

Метод аппроксимации сечений для оптимизации характеризационной сетки при проектировании библиотек элементов

С.В. Гаврилов, О.Н. Гудкова, Ю.Б. Егоров

Учреждение Российской академии наук Институт проблем проектирования в микроэлектронике РАН (ИППМ РАН), gudkova_o@ippm.ru

Аннотация — Статья посвящена алгоритмам построения характеризационной сетки, направленным на снижение вычислительных затрат с обеспечением требуемой точности NLDM макромоделей. Предложены модификации алгоритма на основе бинарного деления и новый подход на основе аппроксимации сечений. Приводятся результаты сравнительного анализа различных вариантов предложенных алгоритмов.

Ключевые слова — временной анализ СБИС, характеристика стандартных цифровых элементов, нелинейная модель задержки (NLDM)

I. ВВЕДЕНИЕ

Многие современные инструменты логико-временного анализа цифровых СБИС используют макромодели библиотечных КМОП элементов в форме NLDM/NLPM [1] или CCS/ECSM моделей [2, 3]. Модели включают в себя таблицы для различных функциональных параметров (ФП) логических элементов (ЛЭ), рассчитанных для дискретных значений длительностей фронтов входных сигналов S_{inp} и нагрузочных емкостей на выходах элементов C_{out} . Процесс определения параметров макромоделей логических элементов называют характеристикой библиотеки. Характеризация библиотеки выполняется для различных значений напряжения питания, температуры и технологических параметров (PVT «углов»).

Для вычисления значений функциональных параметров элементов обычно используют программы электрического моделирования типа Spice: Hspice, Spectre, UltraSim [4-6]. При формировании NLDM макромодели ЛЭ приходится выполнять значительное число расчетов электрической схемы, которое определяется произведением числа узлов сетки $\{S_{inp}^k, C_{out}^l\}, k \in [1:K], l \in [1:L]$, на число PVT «углов». Необходимое число расчетов схемы может составлять несколько сотен. В настоящее время библиотеки стандартных ячеек могут содержать 600-800 ячеек, и, хотя размер электрической схемы ЛЭ, как правило, невелик, процесс характеристики требует значитель-

ных вычислительных затрат, снижение которых является актуальной задачей.

Рассмотрим существующие методы снижения вычислительных затрат на характеристику моделей ЛЭ:

- применение ускоренных алгоритмов электрического моделирования;
- разработка специализированных программ характеристики;
- упрощение моделей электрической схемы и ее элементов;
- оптимизация тестов, которые применяются для определения требуемых функциональных параметров ЛЭ;
- сокращение размерности сетки $\{S_{inp}^k, C_{out}^l\}$.

Наиболее эффективные алгоритмы ускоренного электрического моделирования основаны либо на интегрировании групп уравнений схемы с различными шагами интегрирования (использование свойства «латентности» [7]), либо на использовании регулярности в структуре схемы, если таковая есть [8]. Применительно к логическим элементам, эффективность применения таких алгоритмов сомнительна, ввиду того, что это небольшие схемы.

Более перспективной представляется разработка специализированных программ электрического моделирования, использующих традиционные Spice-алгоритмы, но позволяющие выполнять различные тесты характеристики и вычислять все требуемые ФП ЛЭ за один запуск программы. Дело в том, что универсальные коммерческие программы моделирования такой возможностью не обладают, и, чтобы их применять для характеристики, приходится создавать специальные программы-надстройки, обеспечивающие модификацию описания электрической схемы в соответствии с выполняемым тестом и экстрагировать ФП из файлов результатов моделирования. Такой подход ведет к значительным непроизводительным затратам, т.к. многократно вызываемая программа электрического моделирования каждый раз, кроме решения уравнений схемы, выполняет трансляцию описания

схемы, формирование внутренней структуры данных, формирование выходных файлов.

Упрощение модели электрической схемы и ее элементов допустимо в очень ограниченном объеме. Требования по адекватности макромоделей весьма высоки, а почти любое упрощение моделей ведет к снижению точности вычисления ФП ЛЭ. Но если электрическая схема ЛЭ получена путем экстракции из топологии, что, как правило, имеет место, то эквивалентные преобразования RC-цепочек могут дать существенное уменьшение размерности уравнений схемы без потери точности вычисления ФП.

Тесты, составляемые для характеристики макромоделей, должны обеспечивать определение всех ФП ЛЭ. Для многоходовых ЛЭ эти тесты содержат большое число различных сочетаний логических переключений, которое может достигать нескольких десятков и даже сотен. Понятно, что такие сложные тесты выполняются симулятором за довольно большое время. Поэтому естественно пытаться их как-то упростить. Это можно сделать, если учитывать логическую эквивалентность групп входов ЛЭ. Но логически эквивалентные входы не являются строго электрически эквивалентными, поэтому, например, задержки от таких входов могут отличаться. Если необходимо учитывать эти отличия, то возможность упрощения тестов практически отсутствует. В противном случае, можно выделить входы, задержки от которых больше, чем от других логически эквивалентных входов, и использовать это для минимизации теста. Применение такого метода возможно только для характеристики макромоделей «наихудшего случая», что не всегда приемлемо.

Актуальным является сокращение размерности $\{S_{inp}^k, C_{out}^l\}$ - сетки, т.к. время характеристики прямо зависит от $N_{ch} = K \cdot L$. Но выбор $\{S_{inp}^k, C_{out}^l\}$ - сетки должен обеспечивать требуемую точность таблиц NLDM модели. Дело в том, что при использовании NLDM модели в программах временного/логического моделирования, требуется вычислять ФП ЛЭ при произвольных значениях S_{inp} и C_{out} , в пределах ограничений, определенных при характеристике библиотеки. Это значит, что значение ФП вычисляется путем интерполяции табличных данных. Если сетка имеет недостаточное число узлов, то интерполяция будет выполняться с большой погрешностью, а требования к величине этой погрешности достаточно высоки (типично 2-3 %). Понятно, что априори задать такую сетку можно, если только назначить очень большие значения K и L , что прямо противоречит цели сокращения затрат на характеристику.

II. ПОСТАНОВКА ЗАДАЧИ

Пусть ЛЭ имеет множество функциональных параметров $F_i(S_{inp}, C_{out})$, $i \in [1:M]$. Предположим, что известны дискретные сеточные значения функциональных параметров: $F_i^{k,l} = F_i(S_{inp}^k, C_{out}^l)$. Опираясь на эти значения, требуется вычислить значения функциональных параметров для произвольных значений $S_{inp} \in [S_{inp}^1, S_{inp}^K]$ и $C_{out} \in [C_{out}^1, C_{out}^L]$. Положим для определенности, что заданные S_{inp} , C_{out} значения удовлетворяют неравенствам: $S_{inp}^k \leq S_{inp} < S_{inp}^{k+1}$ и $C_{out}^l \leq C_{out} < C_{out}^{l+1}$. Тогда требуемые значения параметров $F_i(S_{inp}, C_{out})$ могут быть вычислены с помощью билинейной интерполяции $F_i^*(S_{inp}, C_{out})$ сеточных значений в углах прямоугольника, заданного нижним левым углом (S_{inp}^k, C_{out}^l) и верхним правым углом $(S_{inp}^{k+1}, C_{out}^{l+1})$. Относительная погрешность интерполяции определяется по формуле:

$$E = \max_i \left| \frac{F_i^*(S_{inp}, C_{out}) - F_i(S_{inp}, C_{out})}{F_i(S_{inp}, C_{out})} \right|,$$

где $F_i(S_{inp}, C_{out})$ – точное значение (вычисленное программой электрического моделирования).

Обычно принято оценивать погрешность интерполяции в центре прямоугольника, так как определить максимальную погрешность интерполяции на всем прямоугольнике не представляется возможным. В этом случае интерполированное значение параметра вычисляется по формуле:

$$F_i^*(S_{inp}, C_{out}) = 0.25 \cdot (F_i^{k,l} + F_i^{k+1,l} + F_i^{k,l+1} + F_i^{k+1,l+1})$$

Итак, задача заключается в построении сетки $G = \{S_{inp}^k, C_{out}^l\}$, $k \in [1:K]$, $l \in [1:L]$ с минимальным значением $N_{ch} = K \cdot L$, удовлетворяющей условию

$$E_i^{k,l} < \varepsilon; i \in [1:M]; k \in [1:K]; l \in [1:L], \quad (1)$$

где ε - заданное значение погрешности.

Одна из главных сложностей решения этой задачи заключается в том, что вычисление параметров $F_i(S_{inp}, C_{out})$, $i \in [1:M]$ – это выполнение теста программой электрического моделирования. Поэтому, кроме построения минимальной сетки заданной точности, необходимо обеспечить при ее построении возможно меньшее число расчетов схемы.

Заметим, что предельные значения $S_{inp} - S_{min}$ и S_{max} - обычно определяются одинаковыми для всех элементов библиотеки. Также для всех ЛЭ общим является минимальное значение нагрузочной емкости C_{min} , а максимальное значение нагрузочной емкости C_{max} для каждого ЛЭ выбирается из условия, что мак-

симальная длительность фронта на выходах ЛЭ не должна превышать значение S_{max} . Поэтому перед построением сетки для каждого ЛЭ должно быть определено значение C_{max} .

III. МЕТОД БИНАРНОГО ДЕЛЕНИЯ.

Основная идея построения сетки – это последовательное деление исходной прямоугольной области на клетки с оценкой проверки условия (1) в каждой из полученных клеток. В некоторых системах характеристики формирования прямоугольных клеток выполняется методом бинарного деления исходной области. Бинарное деление не является оптимальным с точки зрения получения минимальной сетки, но оно удобно тем, что вершины вновь образуемых прямоугольников находятся в центре уже имеющихся, что значительно экономит количество расчетов схемы ЛЭ.

Итак, у нас имеется исходная область – прямоугольник R_0^0 с вершинами:

$$p_0^0 = (S_{min}, C_{min}), p_1^0 = (S_{min}, C_{max}),$$

$$p_2^0 = (S_{max}, C_{min}), p_3^0 = (S_{max}, C_{max}).$$

Вычислим и запомним значения функций $F(p_0^0)$, $F(p_1^0)$, $F(p_2^0)$, $F(p_3^0)$. (Здесь $F = [F_1 \dots F_M]^T$). Разобьем исходный прямоугольник на 4 одинаковых прямоугольника - $R_0^1, R_1^1, R_2^1, R_3^1$ - вертикальным и горизонтальным прямыми, проходящими через центр исходного прямоугольника. В вершинах вновь образованных прямоугольников вычислим значения F . При этом нам потребуется 5 раз выполнить тест моделирования схемы. Одна из вершин каждого из этих прямоугольников находится в центре исходного прямоугольника R_0^0 , что позволяет сократить количество расчетов при контроле точности. Вычислим погрешность интерполяции E в этой точке и проверим выполнение условия (1). Допустим, что это условие не выполнено, тогда с каждым новым прямоугольником $R_0^1, R_1^1, R_2^1, R_3^1$ - поступим также как с R_0^0 . Получим 16 новых прямоугольников R_0^2, \dots, R_{15}^2 . Теперь потребуется 16 раз выполнить моделирование схемы. После этого можно вычислить погрешности в центре прямоугольников $R_0^1, R_1^1, R_2^1, R_3^1$. Допустим, что для некоторых из этих прямоугольников выполнено условие (1). Тогда эти прямоугольники не подлежат дальнейшему разбиению.

Если после очередного шага разбиения окажется, что все прямоугольники предшествующего поколения удовлетворяют условию (1), то процесс на этом заканчивается. Остается только из списка прямоугольников, для которых выполняется условие (1), извлечь упорядоченные по возрастанию списки

$\{S_{inp}^k\}, k \in [1 : K]$ и $\{C_{out}^l\}, l \in [1 : L]$. Заметим, что нет оснований считать, что полученное решение является оптимальным, так как бинарное деление, удобное для реализации, отнюдь не гарантирует оптимальности. В самом деле, возможно, что для получения заданной точности достаточно разбить очередной прямоугольник не на 4, на 2 прямоугольника по одной из координат. Но, чтобы проверить для этих 2-х прямоугольников выполнение условия (1), нам потребуется вычислить вектор F в центрах этих прямоугольников. Если окажется, что условие (1) не выполнено, и надо делить эти прямоугольники и по второй координате, то точки, в которых был вычислен вектор F , уже не будут являться вершинами новых прямоугольников. Т.е. такая стратегия ведет к увеличению числа моделируемых схем.

IV. МЕТОД АППРОКСИМАЦИИ СЕЧЕНИЙ

Основными параметрами ЛЭ, для которых, прежде всего, нужно обеспечить требуемую точность интерполяции таблиц NLDM моделей, являются задержки и длительности фронтов выходных сигналов. На рис.1 показан график функции задержки $D_{fall}(S_{inp}, C_{out})$ КМОП инвертора.

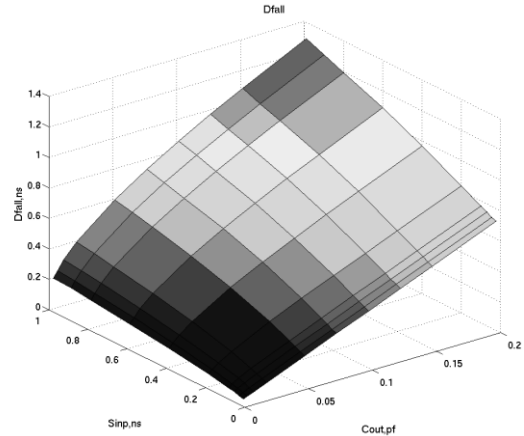
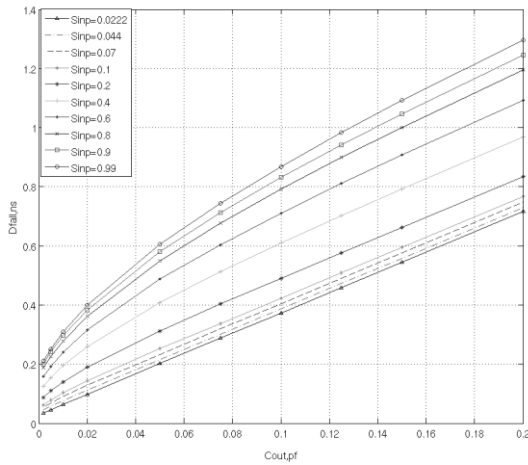


Рис. 1. Функция задержки $D_{fall}(S_{min}, C_{out})$ КМОП инвертора

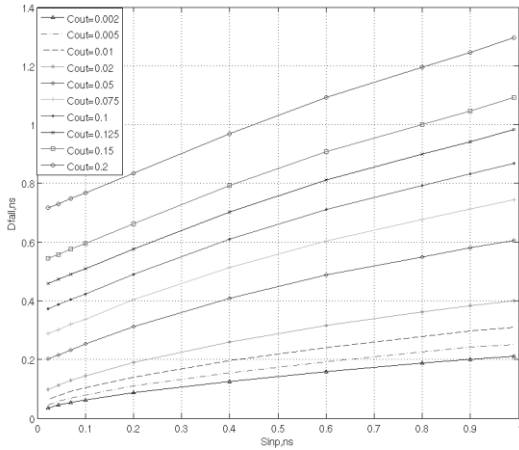
Примерно такой же вид имеют функции задержек и для других ЛЭ. Несмотря на простой вид поверхностей, построение достаточно точной аппроксимации этих функций на всей области определения является трудоемкой задачей. Вместо этого для построения сетки можно попытаться использовать аппроксимации сечений функций задержки по некоторым направлениям.

На рис.2 показаны сечения функций $D_{fall}(S_{inp}, C_{out})$ вертикальными плоскостями вдоль осей C_{out} и S_{inp} . Достаточно точную аппроксимацию функций

$D_{fall}(C_{out}, S_{inp}^k)$ (1) и $D_{fall}(C_{out}^l, S_{inp})$ можно выполнить, используя одномерные сплайны [9].



(а)



(б)

Рис. 2. Графики функций $D_{fall}(C_{out}, S_{inp}^k)$, $k \in [1:K]$ (а) и $D_{fall}(C_{out}^l, S_{inp})$ $l \in [1:L]$ (б) КМОП инвертора

Выберем набор значений S_{inp}^k , $k \in [1:K^*]$ и построим сплайн-аппроксимации $D_i^\alpha(C_{out}, S_{inp}^k)$ функций $D_i(C_{out}, S_{inp}^k)$, $i \in [1:M]$. Выберем набор значений C_{out}^l , $l \in [1:L^*]$ и построим сплайн-аппроксимации $D_i^\alpha(C_{out}^l, S_{inp})$ функций $D_i(C_{out}^l, S_{inp})$, $i \in [1:M]$ (здесь K^*, L^* – количество выбранных сечений по соответствующим осям, M – число функциональных параметров- задержек ЛЭ).

Найдем такую точку C_{out}^2 , что секущая прямая, проходящая через точки $C_{out}^1 = C_{min}$ и C_{out}^2 , отклоняется от любой из функций $D_i^\alpha(C_{out}, S_{inp}^k)$, $i \in [1:M]$, $k \in [1:K^*]$, не более чем на величину $e = \mu \cdot \varepsilon$, где $\mu \in [0.5-0.75]$ – дополнительный коэффициент, ис-

пользуемый для усиления требования по точности (рис. 3).

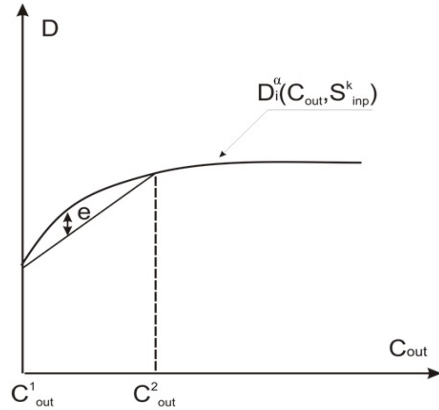


Рис. 3. Определение очередной опорной точки сетки по оси C_{out}

Найти такую точку можно любым поисковым методом с незначительными вычислительными затратами, так как при этом вместо моделирования выполняется расчет по сплайн-аппроксимациям. Понятно, что если вдоль оси C_{out} используются несколько сечений, то выбирается минимальное значение C_{out}^2 по всем сечениям. Далее, исходя из точки C_{out}^2 , таким же способом найдем следующую точку C_{out}^3 . Будем продолжать этот процесс до тех пор, пока очередная точка C_{out}^l не превысит значения C_{max} . Полученные точки C_{out}^l , $l \in [1:L]$ примем, как узлы сетки на оси C_{out} . Аналогичную процедуру применим для построения точек сетки S_{inp}^k , $k \in [1:K]$, используя сплайн-аппроксимации сечений $D_i^\alpha(C_{out}^l, S_{inp})$,

$$i \in [1:M], l \in [1:L^*].$$

Для реализации такого метода нужно решить следующие вопросы. Сколько сечений, и через какие точки S_{inp}^k и C_{out}^l , достаточно построить. Как выполнить сплайн-аппроксимацию функций $D_i^\alpha(C_{out}, S_{inp}^k)$ и $D_i^\alpha(C_{out}^l, S_{inp})$, чтобы обеспечить приемлемую точность. Теоретически ответить на эти вопросы трудно, так как априори известен только приблизительный вид функций задержек $D_i^\alpha(C_{out}, S_{inp})$. Достоверно можно утверждать только следующее:

- задержки монотонно растут с увеличением C_{out} ;
- при малых C_{out} имеет место нелинейная зависимость $D_i(C_{out})$, а при больших C_{out} эта зависимость приближается к линейной;

– нелинейный характер функций $D_i(S_{inp})$ сохраняется во всем диапазоне изменения S_{inp} .

Это необходимо учитывать при построении сплайн-аппроксимации сечений. В рамках данной работы были проведены численные эксперименты для технологии с минимальным размером транзистора 180нм, на основе которых были выбраны следующие шаблоны для опорных точек сплайн-аппроксимации:

по оси C_{out} :

$$C_{out}^i = C_{min} + (C_{max} - C_{min}) \cdot t_i; i \in [1:9];$$

$$t_i = \{0.0, 0.01, 0.025, 0.05, 0.1, 0.25, 0.5, 0.75, 1.0\};$$

по оси S_{inp} :

$$S_{inp}^i = S_{min} + (S_{max} - S_{min}) \cdot t_i; i \in [1:10];$$

$$t_i = \{0.0, 0.02, 0.04, 0.08, 0.16, 0.32, 0.64, 0.75, 0.85, 1.0\};$$

При таком подходе для построения пары аппроксимаций сечений вдоль осей C_{out} и S_{inp} потребуется 18 раз выполнить моделирование схемы. Заметим, что кроме сечений параллельных осям, можно еще использовать диагональное сечение. В рамках данной работы протестированы 3 варианта алгоритма, используя сечения, показанные на рис. 4.

V. РЕЗУЛЬТАТЫ ЧИСЛЕННЫХ ЭКСПЕРИМЕНТОВ

Изложенные ранее методы были реализованы в комплексе программ, на которых проводилась их экспериментальная проверка.

Методика экспериментов состояла в следующем.

1. Для набора ЛЭ были заданы предельные значения величин S_{min} , S_{max} и C_{min} .
2. Для каждого ЛЭ вычислялось предельное значение C_{max} .

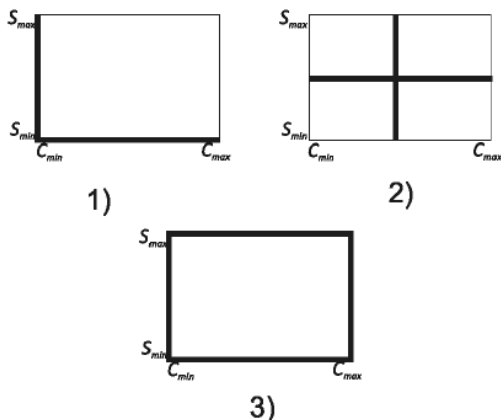


Рис. 4. Схемы сечений, использованные при построении алгоритмов

3. Для всех ЛЭ строились сетки $\{S_{inp}^k, C_{out}^l\}$, $k \in [1:K], l \in [1:L]$, используя описанные выше алгоритмы; обозначим эти алгоритмы соответственно как:

- метод бинарного деления – A1;
- метод аппроксимации сечений – A2.1-A2.3 в соответствии со схемами сечений на рис. 4.

4. На полученных сетках выполнялась характеристизация NLDM модели.

В центре каждой прямоугольной клетки с углами $(S_{inp}^k, C_{out}^l), (S_{inp}^{k+1}, C_{out}^{l+1})$ вычислялись, с помощью программы моделирования, все задержки D_i , $i \in [1:M]$

и их интерполированные значения D_i^* из NLDM таблиц;

вычислялись относительные ошибки интерполяции для каждой клетки: $E^{k,l} = \max_i \left| \frac{(D_i^* - D_i)}{D_i} \right|$;

вычислялись максимальная ошибка E_{max} и средняя ошибка E_{avg} по всей сетке.

Эксперименты выполнялись на следующем наборе КМОП ЛЭ: inv_1 – инвертор, buf_1 – буфер, nor4_4 – элемент «или-не» с 4-мя входами, nand5_1 – элемент «и-не» с 5-ю входами, or4_2 – элемент «или» с 4-мя входами, mux2_2 – мультиплексор с 2-мя входами, xor2_1 – исключающее «или» с 2-мя входами. Требуемая точность интерполяции $\varepsilon = 2\%$.

Результаты численных экспериментов приведены в Таблицах. 1-4. В столбцах « N_{sim} » приводится число моделирований ЛЭ, использованных для построения

сетки, а в столбцах « R_{sim} » – отношение $\frac{N_{sim}}{K \cdot L}$. Число

R_{sim} является показателем сложности алгоритма построения сетки, в то же время, $N_{ch} = K \cdot L$ является показателем времени самого процесса характеристизации.

Таблица 1

Результаты использования метода бинарного деления (A1)

ЛЭ	$K \cdot L = N_{ch}$	$E_{max}(\%)$	$E_{avg}(\%)$	N_{sim}	R_{sim}
inv_1	18·13=234	1.674	0.398	351	1.5
buf_1	9·8 = 72	1.517	0.404	145	2.01
nor4_4	10·7 = 70	1.570	0.604	147	2.1
nand5_1	8·8 = 64	1.234	0.700	145	2.26
or4_2	9·8 = 72	1.419	0.532	145	2.01
mux2_2	11·8 = 88	1.765	0.396	171	1.94
xor2_1	9·8 = 72	1.737	0.680	145	2.01

Таблица 2

Результаты использования метода аппроксимации сечений с использованием схемы сечений 1 (A2.1)

ЛЭ	$K \cdot L = N_{ch}$	$E_{max}(\%)$	$E_{avg}(\%)$	N_{sim}	R_{sim}
inv_1	$8 \cdot 3 = 24$	6.482	1.854	18	0.75
buf_1	$7 \cdot 4 = 28$	1.559	0.853	18	0.64
nor4_4	$7 \cdot 4 = 28$	1.980	0.904	18	0.64
nand5_1	$7 \cdot 4 = 28$	1.946	1.018	18	0.64
or4_2	$7 \cdot 5 = 35$	1.625	0.981	18	0.51
mux2_2	$7 \cdot 5 = 35$	1.634	1.140	18	0.51
xor2_1	$7 \cdot 4 = 28$	2.583	0.974	18	0.64

Таблица 3

Результаты использования метода аппроксимации сечений с использованием схемы сечений 2 (A2.2)

ЛЭ	$K \cdot L = N_{ch}$	$E_{max}(\%)$	$E_{avg}(\%)$	N_{sim}	R_{sim}
inv_1	$6 \cdot 6 = 36$	2.192	0.716	18	0.5
buf_1	$5 \cdot 4 = 20$	2.736	1.329	18	0.9
nor4_4	$5 \cdot 5 = 25$	2.730	1.253	18	0.72
nand5_1	$6 \cdot 5 = 30$	2.433	0.952	18	0.6
or4_2	$5 \cdot 4 = 20$	2.409	1.380	18	0.9
mux2_2	$5 \cdot 5 = 25$	2.964	1.595	18	0.72
xor2_1	$6 \cdot 5 = 30$	1.747	0.880	18	0.6

Таблица 4

Результаты использования метода аппроксимации сечений с использованием схемы сечений 3 (A2.3)

ЛЭ	$K \cdot L = N_{ch}$	$E_{max}(\%)$	$E_{avg}(\%)$	N_{sim}	R_{sim}
inv_1	$8 \cdot 6 = 48$	1.451	0.431	34	0.71
buf_1	$6 \cdot 4 = 24$	1.799	0.938	34	1.41
nor4_4	$7 \cdot 5 = 35$	1.958	0.770	34	0.97
nand5_1	$8 \cdot 5 = 40$	1.394	0.680	34	0.85
or4_2	$7 \cdot 5 = 35$	1.622	0.895	34	0.97
mux2_2	$6 \cdot 5 = 30$	1.941	1.203	34	1.13
xor2_1	$8 \cdot 5 = 40$	1.824	0.693	34	0.85

Анализируя полученные результаты можно сделать следующие выводы.

Метод бинарного деления, дает требуемую точность, но, во-первых, строит, как правило, избыточную сетку, а во-вторых, требует очень большого числа моделирований схемы.

Методы аппроксимации сечений заметно выигрывают как по числу моделирований, так и по компактности получаемых сеток. Следует сразу отбросить алгоритм A2.2, так как почти во всех тестах было нарушено основное условие точности интерполяции. Алгоритм A2.1 требует минимального числа моделирований и строит самые компактные сетки. Однако тест *inv_1* показал, что надежность этого алгоритма не слишком высока. Алгоритм A2.3 показывает оптимальные результаты по точности, компактности построения сеток и временным затратам.

VI. ЗАКЛЮЧЕНИЕ.

Предложены алгоритмы построения сетки характеристики, обеспечивающие снижение вычислительных затрат с требуемой точностью макромоделей. На основе численных экспериментов показано, что наиболее экономичными, в рамках требуемой точности, являются алгоритмы с использованием аппроксимации сечений. Работа выполнена при поддержке Российского фонда фундаментальных исследований (РФФИ) в рамках проекта № 09-07-00077-а.

ЛИТЕРАТУРА

- [1] Liberty User Guide Reference Manual, Version 2006.06 // June 2006, Synopsys.
- [2] CCS Timing Technical White Paper, Version 2.0 // 2006, Synopsys.
- [3] Open Source ECSM Format Specification. Version 1.2 // Sep. 2005, Cadence Design System.
- [4] Virtuoso Spectre Circuit Simulator // http://www.cadence.com/products/cic/spectre_circuit/pages/default.aspx.
- [5] HSPICE: The Gold Standard for Accurate Circuit Simulation // <http://www.synopsys.com/Tools/Verification/AMSVVerification/CircuitSimulation/HSPICE>.
- [6] Virtuoso UltraSim Full-Chip Simulator // http://www.cadence.com/products/cic/UltraSim_fullchip/Pages/default.aspx.
- [7] Rabbat N.B., Sangiovanni-Vincentelli A.L., Hsieh H.Y. A multilevel Newton algorithm with macromodeling and latency for the analysis of large-scale nonlinear circuits in the time domain // IEEE Trans. On CAS. 1979. V. CAS-26. P. 733 – 741.
- [8] Hierarchical Full-chip Circuit Simulation and Analysis <http://www.synopsys.com/Tools/Verification/AMSVVerification/CircuitSimulation/HSIM/Pages/default.aspx>.
- [9] Де Бор К., Практическое руководство по сплайнам. М.: Радио и связь, 1985. 304 с.