

Микроконтроллер 1830BE32У – 8-ми разрядная архитектура MCS-51 в радиационно-стойком исполнении

В.А. Смерек, А.И. Яньков, А.В. Крюков

ФГУП НИИЭТ, smerek@niiet.ru, lab362@niiet.ru, abk@niiet.ru

Аннотация — В статье описывается опыт разработки 8-ми разрядного микроконтроллера 1830BE32У, стойкого к воздействию радиационного излучения. Описываются основные виды сбоев, возникающих при воздействии излучения, механизмы их возникновения и методы защиты.

Ключевые слова — Микроконтроллер, стойкость, радиация, излучение, мажорирование, помехоустойчивость, архитектура.

I. ВВЕДЕНИЕ

Современные интегральные микросхемы находят все более широкое применение в радиоэлектронной аппаратуре различного рода технических объектов, работающих в условиях воздействия проникающей радиации. Эти условия могут возникать при попадании объекта в зону действия источников ионизирующего излучения техногенного происхождения или при расположении РЭА вблизи ядерных силовых и энергетических установок. Высокая стоимость подобных объектов обуславливает особо жесткие требования к безотказности элементной базы РЭА и, в первую очередь, к микросхемам различного функционального назначения. Действительно, отказ одной микросхемы в условиях воздействия вышеперечисленных дестабилизирующих факторов может повлечь за собой выход из строя всего сложного и дорогостоящего объекта, причем последствия подобного отказа не всегда предсказуемы. Поэтому задача гарантированного обеспечения радиационной стойкости ИМС и аппаратуры на их основе является исключительно актуальной.

Радиационная стойкость интегральных схем является важным условием при проектировании систем космического применения. Известно, что в системах военного назначения приборы должны обладать способностью выдерживать облучение нейтронами, гамма-излучением и рентгеновским излучением, а также выдерживать воздействие электромагнитного импульса, создаваемых ядерным взрывом. В космическом пространстве полупроводниковые устройства также должны функционировать в условиях жесткой радиации, обусловленной облучением ионами, при-

сутствующими в космических лучах и солнечном ветре, а также захваченных в радиационных поясах вокруг Земли.

II. ВОЗНИКНОВЕНИЕ СБОЕВ

При торможении на корпусе электронного устройства электронов, протонов, космических частиц возникают рентгеновское и гамма-излучение, тяжелые ионы. Попадая в КМОП-структуры, эти частицы ионизируют затвор и подзатворный оксид. В подзатворном оксиде накапливается индуцированный излучением положительный заряд, а на границе раздела оксида с подложкой возникает паразитный проводящий слой. То есть, изменяются рабочие характеристики транзисторов. Происходит смещение пороговых напряжений и увеличение токов утечки, изменяется время нарастания и спада фронтов. При этом старение интегральной схемы и степень разрушения зависят от суммарной дозы полученной радиации и интенсивности облучения. Возрастание токов утечки уменьшает различие между включенным и выключенным состоянием транзистора. Кроме того, увеличивается ток, протекающий через транзистор в выключенном состоянии.

Чаще всего неполадки происходят по причине случайных воздействий, когда тяжелые частицы (космические лучи, протоны, электроны, альфа-частицы и т.д.) попадают в ИС. Одиночный сбой является наиболее распространенным последствием ионизирующего воздействия. Обычно сбои происходят при попадании ионов в схемы памяти или статических триггеров. Импульс тока, вызванный рекомбинацией индуцированных ионом дырок и электронов, изменяет состояние логического элемента. С уменьшением размеров транзисторов уменьшается и величина ионизирующего заряда, достаточного для сбоя [1].

III. РАДИАЦИОННО-СТОЙКИЕ ИМС ФГУП НИИЭТ

В номенклатуре схем, разработанных в ФГУП НИИЭТ в последние годы, появились изделия, обладающие стойкостью к сбоям, вызванных воздействи-

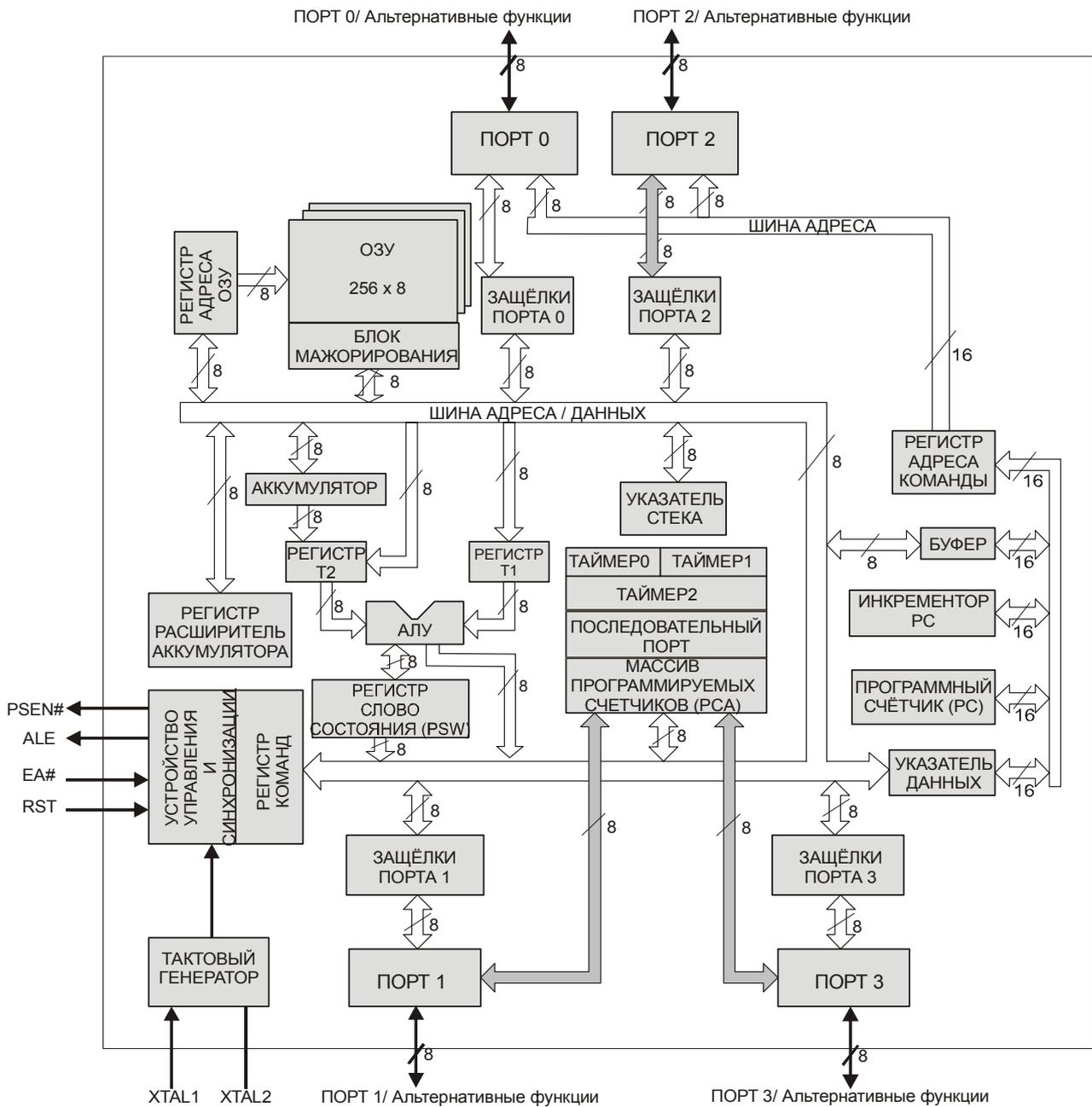


Рис. 1. Структурная схема микроконтроллера 1839VE32У

ем радиационного излучения. Это две ИМС высокой степени интеграции. Первая схема 1874VE05Т представляет собой высокопроизводительный 16-разрядный МК архитектуры MCS-96, частотой 20 МГц, ОЗУ 488x8, последовательным портом ввода/вывода, блоком высокоскоростного ввода/вывода, трехканальным ШИМ. Вторая схема 1830VE32У – 8-ми разрядный МК, принадлежащий к популярной архитектуре MCS-51, функционирующий на частоте 12 МГц, и обладающий ОЗУ 256 байт, тремя 16-ти разрядными таймерами, последовательным портом

ввода/вывода и программируемым массивом счетчиков. Кристаллы изготовлены по технологии КНИ (кремний на изоляторе) 0,5 мкм на линейке 1x1 Научно-исследовательского института системных исследований Российской академии наук (НИИСИ РАН). Использование данных технологических норм позволяет создавать схемы высокой степени интеграции, но при этом еще не доминируют микродозиметрические эффекты, вызванные воздействиями отдельных ядерных частиц [2]. Конструкция библиотечных элементов в сочетании с технологией КНИ обеспечивает

стойкость к накопленной дозе радиации до 800 крад при полном отсутствии тиристорного эффекта. Схемы успешно прошли испытания на соответствие характеристикам по группам исполнения для СВВФ по ГОСТ РВ20.39.414.2: 7.И₁ - 5Ус, 7.И₆ - 6Ус, 7.И₇ - 4×4Ус, 7.С₁ - 5Ус, 7.С₄ - 2×4Ус, 7.К₁ - 2К, 7.К₄ - 1К (для 1874ВЕ05Т) и 7.И₁ - 6Ус, 7.И₆ - 2×6Ус, 7.И₇ - 4×4Ус, 7.С₁ - 6Ус, 7.С₄ - 2×4Ус, 7.К₁ - 2К, 7.К₄ - 1К, 7.И₁₂ - 0,3×3Р (для 1830ВЕ32У). Уровень стойкости ИС 1830ВЕ32У по накопленной дозе составляет $2 \cdot 10^5$ ед. и определяется ростом тока потребления. Функциональных отказов не зафиксировано вплоть до предельного уровня облучения $1 \cdot 10^6$ ед. В данной статье подробнее остановимся на особенностях 8-ми разрядного МК.

IV. СТРУКТУРА ИМС 1830ВЕ32У

Структурная схема разработанного микроконтроллера показана на рисунке 1. Представленный набор периферийных блоков соответствует классической схеме построения ИМС для выбранной архитектуры. Отличительной особенностью микроконтроллера является наличие блока РСА, предназначенного для выполнения различных операций счета и определения временных интервалов, в том числе при широтно-импульсной модуляции. Блок РСА состоит из 16-разрядного таймера/счетчика и пяти 16-разрядных модулей фиксации-сравнения. Таймер/счетчик является источником временной базы и счетчиком событий, значения его текущего отсчета передаются в модуль фиксации-сравнения.

Три программируемых 16-битных таймера/счетчика могут быть использованы как в качестве таймеров, так в качестве счетчиков внешних событий.

Через универсальный асинхронный приемопередатчик осуществляется прием и передача информации, представленной последовательным кодом, в полном дуплексном режиме обмена.

Так как схема не имеет внутрикristальной памяти команд, то для функционирования необходимы блоки внешней памяти. Общий объем адресуемой памяти равен 64 Кбайт.

V. ОБЩИЕ МЕТОДЫ ЗАЩИТЫ ОТ СБОЕВ

Так как микросхема относится к классу радиационно-стойких изделий, при ее проектировании учитывалась способность противостоять одиночным сбоям, вызванным радиационным излучением. Методы борьбы с одиночными сбоями можно разделить на две группы. К первой относятся методы, уменьшающие вероятность возникновения сбоя в элементе при попадании частицы в чувствительный объем. Методы второй группы призваны обеспечить корректность

выполняемой программы, если сбой все-таки произошел.

К первой группе относятся как технологические, так и схемотехнические методы. Из технологических методов можно назвать применение технологии КНИ, при которой объем чувствительной области существенно меньше, чем при стандартной объемной технологии. Соответственно, меньше величина собираемого заряда и вероятность, что он превысит критический уровень сбоя. Данные компании IBM показывают, что схемы по КНИ технологии имеют в 5 раз лучшие показатели частоты сбоев, по сравнению с объемной технологией. Эксперименты, проводимые в НИИСИ РАН, подтверждают этот вывод, причем зафиксировано преимущество схем на КНИ на порядок.

К схемотехническим методам можно отнести как методы построения ячеек, так и некоторые структурные решения. Одним из решений для 1830ВЕ32У был полный отказ от применения динамических элементов при построении схемотехники устройства. Это позволяет избавиться от проблем утечки и разделения заряда, емкостной связи и проникновения тактового сигнала. Внутренние шины с предзарядом уступили свое место шинам с активными низким и высоким уровнями. Так же использование полностью статических элементов снимает ограничения минимальной частоты функционирования схемы. Это позволяет в системах, где нет требований к производительности, использовать медленные режимы тактирования контроллера, серьезно уменьшив тем самым воздействие дестабилизирующих факторов.

Другим из схемотехнических решений стал полный отказ от асинхронных процессов, особое внимание уделялось синхронному сбросу и установке. Так как сброс осуществляется только в момент фронта тактового сигнала, снижается возможность неконтролируемых сбросов частей микросхемы, ввиду наводок на эти цепи. Использование триггеров, переключающихся по фронту, а не по уровню тактового сигнала, позволило существенно упростить и повысить устойчивость схемы генерации. Синхронизация одним сигналом позволяет снизить эффекты, связанные с изменениями параметров формирователя под воздействием дестабилизирующих факторов. Для минимизации расфазировки были сбалансированы пути распространения тактовых сигналов от центрального источника к отдельным синхронизируемым элементам, используя Н-дерево.

VI. ЗАЩИТА ОТ СБОЕВ ОЗУ

Если сбой из-за попадания одиночной частицы все-таки произошел, необходимы меры, чтобы обнаружить и, по возможности, исправить ошибочное значение. Методы обнаружения и исправления ошибок в

регулярных структурах достаточно хорошо изучены и описаны [3]. Основная идея данной группы методов заключается в том, что к защищаемому слову данных добавляется некоторое количество разрядов, значение которых вычисляется по определенному алгоритму в момент записи слова в память. При чтении дополнительных разрядов вычисляются и сравниваются со считанными из памяти. Если во время хранения произошел сбой, то данная схема позволит это обнаружить, тем самым не нарушая правильный процесс функционирования программ. Одним из критичных узлов в микроконтроллерной архитектуре 1830ВЕ32У является его оперативное запоминающее устройство. Потеря или искажение хранящейся в нем информации может привести к некорректному поведению всей системы. На текущий момент наиболее популярными является схема контроля кодом Хемминга с обнаружением двойных и корректированием одиночных ошибок, которая применяется практически во всех современных микропроцессорах, и методы резервирования с мажорированием.

Коды Хемминга являются самоконтролирующимися и самокорректирующимися кодами, т.е. они позволяют не только автоматически обнаруживать наиболее вероятные ошибки при передаче данных, но и исправлять их. Достоинством использования именно этих кодов является возможность управления объемом дополнительной, избыточной информации. Для микроконтроллеров такой способ широко применяется при построении блоков ПЗУ.

При построении помехоустойчивых аппаратных систем широко применяется принцип мажорирования [4]. В устройствах аппаратному межканальному мажорированию могут подвергаться все основные магистральные сигналы процессора, памяти, блока сопряжения с устройствами ввода-вывода, чем достигается парирование сбоев и отказов в каждом из основных функциональных узлов. Общее значение выбирается системой голосования на основании выходов этих узлов. Недостаток этого подхода – увеличение числа элементов для выполнения одной и той же функции.

Принцип тройного резервирования с мажорированием был положен в основу обеспечения отказоустойчивости блока ОЗУ, использованного в 1830ВЕ32У. В микроконтроллере используются три одинаковых по объему блока по 256 байт, соединенные единым блоком, исправляющим ошибки. Это обеспечивает возможность фиксации любого количества единичных сбоев в байте информации. Правильный бит выбирается по принципу "два из трех". Это позволяет организовывать коррекцию неправильной информации "на лету". Так как исправление информации происходит только при операциях чтения, требуется периодическая перезапись ячеек по программе пользователя. При правильной организации управ-

ляющей программы примененный подход позволяет существенно улучшить защищенность системы.

VII. ПЕРСПЕКТИВЫ РАЗВИТИЯ НАПРАВЛЕНИЯ

В дальнейшем ФГУП НИИЭТ планирует расширить линейку радиационно-стойких схем. Возможно как появление модификаций изделий с расширенной функциональностью, так и переводу новых современных архитектур в стойкое исполнение. Рассматривается возможность создания серии микросхем, имеющих еще большую защиту от всех видов сбоев, построенных по принципам, используемым разработчиками аппаратуры. Пробразом таких схем могут являться примеры построения аппаратуры, предназначенной для работы в космическом пространстве. В частности, интересным кажется решение резервирования на уровне функциональных блоков микроконтроллера, с возможностью контроля количества ошибок по программе пользователя. Много можно перенять из опыта построения серверных решений. Так, применяемый при построении таких систем метод защиты от двойных сбоев, состоит в периодическом считывании и корректировании как внутренней, так и внешней памяти. Относительной сложностью является только доступ к технологиям, обеспечивающим требуемую стойкость, нужную степень интеграции, и нужный набор IP блоков. Оптимальным для создания изделий контроллерной тематики являются технологии порядка 0,35 мкм с полным набором корректно характеризованных стандартных элементов, наличие выбора ячеек ввода-вывода, различных типов памяти и генераторов памяти, аналоговых блоков. Только в этом случае возможно создание семейств специальных микросхем, которые бы не только могли бы работать в условиях повышенного радиационного излучения, но и предоставляли все необходимые ресурсы разработчикам аппаратуры.

ЛИТЕРАТУРА

- [1] В.Юдинцев Радиационно-стойкие интегральные схемы. Надежность в космосе и на земле // ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. 2007. №5. С. 72.
- [2] Автоматизация проектирования комплементарных микросхем с учетом одиночных событий / И.П. Потапов, В.М. Антимиров, Ю.К. Фортинский, К.И. Таперо : Воронеж. гос. лесотехн. акад [и др]. – Воронеж : Издательско-полиграфический центр Воронежского государственного университета. 2007. 121 с.
- [3] Mukherjee S. Architecture Design for Soft Errors? Elsevier. 2008. 337 p.
- [4] В.С. Харченко, Ю.Б. Юрченко Анализ структур отказоустойчивых бортовых комплексов при использовании электронных компонентов industry // Технология и конструирование в электронной аппаратуре. 2003. №2. С. 6.