

Двухпроцессорная СБИС СнК К1867ВЦЗАФ для перспективной РЭА

В.П. Крюков¹, Н.В. Данильченко¹, С.О. Попов²

ФГУП НИИЭТ¹, dnv@niiet.ru

ФГУП «НИИ «Аргон»², psa@argon.ru

Аннотация В статье описана СБИС типа «система на кристалле» (далее СБИС СнК), содержащая два 32-х разрядных процессора цифровой обработки сигналов с плавающей запятой, четыре периферийных устройства (Ethernet 10/100, USB 2.0 Device, MilStd1553 и UART) и внутрикристалльную синхронную память. СБИС СнК спроектирована по 0,18 мкм технологическим нормам и предназначена для применения в различных системах управления специального и двойного назначения.

Ключевые слова Система на кристалле, Процессор цифровой обработки сигналов, мультипроцессор, Ethernet 10/100, USB 2.0 Device, MilStd1553, UART16550

СБИС СнК К1867ВЦЗАФ является универсальной двухмашинной вычислительной системой с открытой архитектурой.

По своему функциональному назначению СБИС СнК предназначена, прежде всего, для решения коммуникационных и терминальных задач. Коммуникационные устройства СБИС СнК имеют широкий диапазон скоростей и включают высокоскоростные системные шины, высокоскоростные каналы межпроцессорных

связей, контроллеры локальных сетей специального и общего назначения, стандартные интерфейсы. Наличие стандартных интерфейсов общего назначения дает возможность разработчикам РЭА легко адаптировать ее для применения в системах различного назначения. СБИС СнК может выполнять функции универсальной связной машины, вычислительного ядра распределенной системы управления, системы сбора и обработки данных, а также выполнять функции узла сосредоточенной или распределенной мультипроцессорной системы. Система команд и архитектура процессоров позволяет эффективно решать на СБИС СнК как обычные задачи обработки данных (такие как, реализацию приложений взаимодействия с оператором, коммутацию потока сообщений от одного коммуникационного канала к другому и т.п.), так и задачи цифровой обработки сигналов. На рисунке 1 приведена структурная схема СБИС СнК, в таблице 1 приведены ее основные технические характеристики.

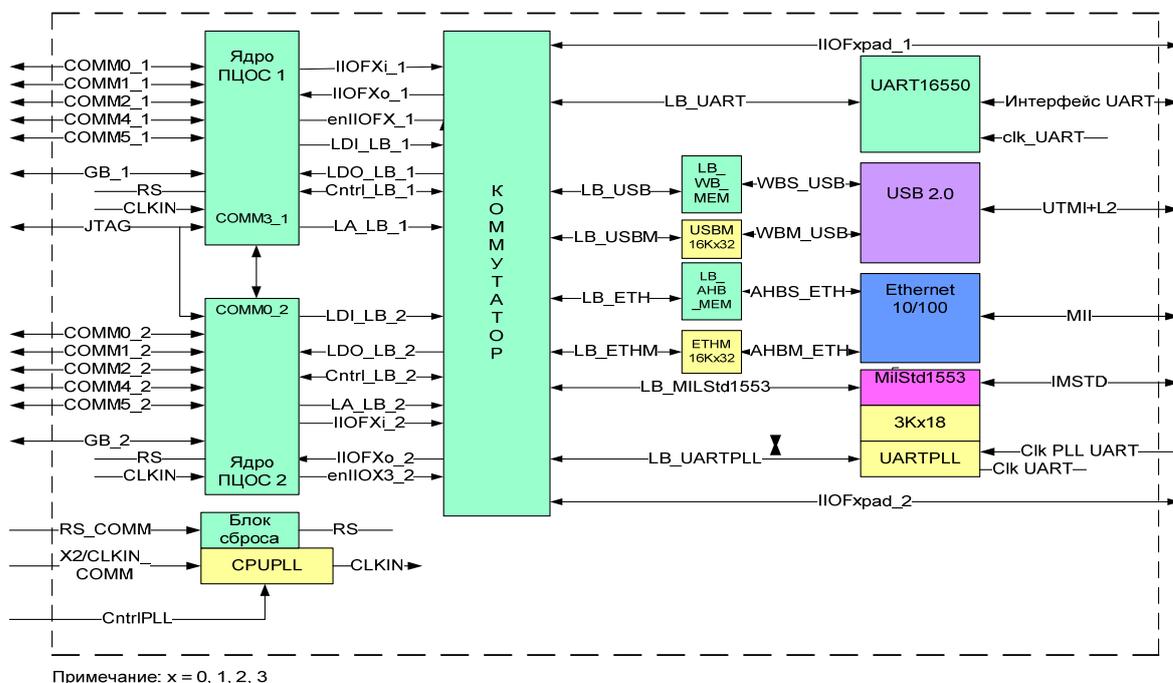


Рис. 1. Структурная схема СБИС СнК К1867ВЦЗАФ

Таблица 1

Основные технические характеристики СБИС СнК К1867ВЦЗАФ

Наименование параметра, единица измерения	Значение параметра
Общие характеристики	
Число процессоров цифровой обработки сигналов	2
Устройство доступа к периферии (коммутатор)	1
Число устройств Ethernet 10/100 (IEEE 802.3x)	1
Число устройств USB 2.0	1
Число устройств MilStd1553	1
Число устройств UART	1
Тактовая частота CPUPLL, МГц	5 – 10
Тактовая частота UARTPLL, МГц	18,432
Размер кристалла, мм ²	10x10
Технологические нормы, мкм	0,18
Напряжение питания ядра/буферов В/В, В	1,8 +/-10% /3,3 +/-10%
Температурный диапазон, град. С	- 60 - +85
Ток потребления ядра СБИС СнК на тактовой частоте 100 МГц, не более мА	270
Корпус 602 выводной типа PGA	6117.602-A
Характеристики процессорного ядра	
Разрядность АЛУ – плавающая запятая (ПЗ)/фиксированная запятая (ФЗ), бит:	40/32
Умножитель – плавающая запятая/фиксированная запятая	40 × 40/32 × 32
Объем ПЗУ, бит	4К × 32
Объем ОЗУ, бит	2К × 32
Объем кэш-ОЗУ, бит	128 × 32
Объем адресуемой памяти, Гбайт	8
Таймеры	2
8-разрядные коммутационные порты	6
Сопроцессор ПДП, количество каналов	6
Производительность ядра процессора, MFLOPS/MIPS, не менее	100/50
Характеристики коммутатора	
Изменение конфигурации	программно, «на лету»
Время коммутации при свободном коммутаторе, не более, тактов	4
Характеристики Ethernet 10/100	
Управление потоком и автоматическая генерация управляющих фреймов в полнодуплексном режиме	есть
Размер буфера передачи/приема, бит	16К × 32
Стандарт	IEEE 802.3x
Автопередача после коллизии	есть
Интерфейс	МII, RMII, SMII
Скорость передачи/приема данных, Мбит/с	10/100
Характеристики USB 2.0	
Число EndPoint	16
Скорость передачи в режимах FullSpeed/HighSpeed, Мбит/с	12/480
Размер буфера передачи/приема, бит	16К × 32
Интерфейс	UTMI+
Характеристики MilStd1553	
Число каналов передачи/приема	2
Число адресуемых оконечных устройств	31
Режим работы	МШ/КШ/ОУ
Размер буфера приема/передачи данных, бит	3К × 18
Стандарт	ГОСТ Р 52070-2003
Характеристики UART	
Архитектура UART (регистровый уровень)	NS16550A
Скорость передачи/приема, бит/с	50 - 5184000
Размер FIFO приема/FIFO передачи, глубина/бит	16x8/8x8
Режим передачи/приема	асинхронный
Контроль четности/нечетности	есть
Управление контролем по четности	есть
Управление модемом	есть
Длина передаваемых/принимаемых данных, бит	5/6/7/8
Число стопбит, бит	1/1,5/2

СБИС СнК построена на базе сложно-функциональных блоков (СФ-блоков) - ядра процессора 1867ВЦЗФ [1], контроллера Ethernet 10/100, контроллера USB 2.0 Device, контроллера MilStd1553 и контроллера UART 16550. Кроме перечисленных выше устройств, СБИС СнК содержит двухпортовую буферную память ЕТНМ и USBM объемом 16К x 32 бит каждая для контроллеров Ethernet 10/100 и USB 2.0 Device, соответственно и буфер объемом 3К x 18 бит для контроллера MilStd1553. Буферы ЕТНМ и USBM могут быть использованы как разделяемая память между процессорами.

Процессоры получают доступ к контроллерам коммуникационных интерфейсов и разделяемой памяти через коммутатор (К), который обеспечивает постоянное соединение с периферийными устройствами и памятью после его соответствующего программирования. Такой способ подключения разделяемых ресурсов позволяет повысить производительность системы в целом.

Коммутатор содержит регистр коммутации, модификация которого осуществляется через механизм доступа к разделяемым ресурсам. Коммутатор позволяет подключать любой из контроллеров к любому из процессоров в любое время. Линии прерываний (ПОВЗ-0)_{1/2} подключаются к соответствующему периферийному устройству. Если линия прерывания данного процессора не используется (т.е. контроллер соответствующий данному прерыванию не подключен к данному процессору), то она может использоваться в качестве линии внешнего прерывания или вывода общего назначения для этого процессора. Настройка системы (подключение контроллеров к одному из процессоров) может осуществляться в любое время работы системы («на лету») из любого процессора, но настройку выгоднее осуществлять при ее инициализации, так как программирование коммутатора занимает несколько тактов процессора (минимальное число процессорных тактов при свободном коммутаторе равно четырем).

Регистр коммутации является разделяемым ресурсом между процессорами, поэтому его модификация со стороны процессоров требует выполнение процедуры «захвата» (чтение из этого регистра может производиться в любое время).

Предоставление разделяемого ресурса, в данном случае регистра коммутации, осуществляется арбитражной логикой по принципу «первый пришел - первый обслужен». Если одновременно два процессора (в течение одного такта процессора) затребовали разделяемый ресурс (одновременно выполняют инструкцию **LDII**), то разделяемый ресурс предоставляется процессору с номером 1. В этом случае процессор с номером 1 является более приорите-

тетным по отношению к процессору с номером 2. В остальных случаях они равнозначны.

Процессоры имеют коммуникационные порты, обеспечивающие скорость обмена до 400 Мбайт/с. Они поддерживаются каналами прямого доступа к памяти (ПДП). В СБИС СнК процессоры объединены в двух-процессорную систему через коммуникационные порты COMM0 и COMM3. После инициализации системы порт COMM0 является передатчиком, а COMM3 приемником данных. В дальнейшем их роли можно изменить. Примеры программирования коммуникационных портов описаны в [2]. Коммуникационные порты COMM(1-5) и COMM(0-2, 4,5) могут использоваться как дополнительные порты ввода/вывода данных, так и для создания многопроцессорных систем различной размерности для реализации параллельных вычислений [3, 4, 5].

Совместимость ядра процессора СБИС СнК на уровне ассемблера и объектного кода с DSP процессором TMS320C40 фирмы Texas Instruments [6] позволяет использовать отладочные средства фирмы Texas Instrument [2] и третьих фирм [7, 8] для программирования и отладки систем, построенных на базе СБИС СнК, а также использовать весь арсенал программного обеспечения, разработанного за время применения процессора TMS320C40. Отладочные средства включают интегрированную среду разработки Code Composer Studio [9] и эмулятор XDS510 от Texas Instrument [6] или подобный ему от третьей фирмы [7].

Контроллер Ethernet реализует протоколы 10/100 MAC уровня в соответствии со стандартами IEEE 802.3x и IEEE 802.3u [10]. Он имеет интерфейс МП (Media Independent Interface), который позволяет подключать ИМС, реализующие физический уровень стандарта IEEE 802.3x, например, ИМС DP83847 от фирмы National Semiconductor [11]. Данные, полученные из сети или передаваемые в сеть находятся в двухпортовом буфере объемом 16Кx32 бит.

Контроллер USB 2.0 Device реализует Universal Serial Bus (USB) интерфейс типа «точка-точка» в соответствии со стандартом USB 2.0 [12] и выполняет функции периферийного устройства. Он имеет стандартный интерфейс UTMI (Universal Transceiver Macrocell) [13] для подключения ИМС физического уровня, например, ИМС USB3250 от фирмы SMSC [14]. Данные, полученные из порта или передаваемые в порт, находятся в двухпортовом буфере объемом 16Кx32 бит.

Контроллер MilStd1553 (контроллер магистрального интерфейса) предназначен для подключения к магистральному последовательному интерфейсу системы электронных модулей в соответствии со стандартами MIL-STD-1553 [15] и ГОСТ Р 52070-2003 [16]. Он может одновременно выполнять функции контроллера (КШ), оконечного устройства (ОУ) и монитора (МШ). Одновременное выполнение различных функций облегчает тестирование контроллера в аппаратуре. Контроллер подключается к двум шинам магистрального

интерфейса (основной и резервной) по схеме подключения ответвителя с согласующим трансформатором. Контроллер канала обеспечивает реализацию всех команд, предусмотренных стандартами [15, 16] как в режиме контроллера, так и в режиме оконечного устройства. Данные, полученные из сети или передаваемые в сеть, находятся в буфере объемом 3Кх32 бит. К каждому каналу подключается ИМС приемников/передатчиков, работающих на трансформаторы, например, ИМС HI-1574 от Holt Integrated Circuits, Inc. [17].

Контроллер UART 16550 реализует интерфейс UART (Universal Asynchronous Receiver/Transmitter), который обычно используется для подключения к стандартным интерфейсам RS232/RS485. Для подключения к интерфейсу RS232 можно использовать ИМС MAX3221E [18], а для подключения к интерфейсу RS-485/RS-422 можно использовать ИМС MAX3483E/MAX3488E [19].

Буферная память USB 2.0 и Ethernet 10/100 может быть использована как разделяемая память между двумя процессорами. Поскольку эта память двухпортовая (один порт относится к процессору, а другой порт относится к USB 2.0 и Ethernet 10/100), то использование этой памяти в качестве разделяемой не снижает производительности системы при реализации межпроцессорных обменов. Это дает возможность организовать либо отдельный, либо совместный, либо смешанный режимы работы с разделяемой памятью. Иными словами, один из процессоров может записать данные в один из блоков памяти, а второй обработать их после записи. И в то же время, с третьим блоком памяти может обмениваться данными периферийное устройство. Также возможна одновременная работа с разделяемой областью памяти в одном из блоков, используя механизм «семафора».

СБИС СнК имеет режимы пониженного энергопотребления как для процессоров, так и для периферийных устройств.

ЗАКЛЮЧЕНИЕ

Проектирование СБИС СнК выполнялось двумя организациями. ФГУП «НИИ «Аргон» (предприятие системного уровня) и ФГУП «НИИЭТ» (предприятие кристалльного уровня). Одними из основных проблем при совместном проектировании СБИС СнК являлась проблема синхронизации выполнения отдельных этапов работ: - при проектировании системы, в котором применяется СБИС СнК и при проектировании кристалла, а также несоответствие архитектур периферийных устройств используемых СФ-блоков и архитектур периферийных устройств прототипа СБИС СнК.

В целом, опыт совместного проектирования СБИС СнК К1867ВЦЗАФ показал, что сотрудниче-

ство предприятий системного и кристалльного уровня при проектировании заказных СБИС является очень важным и полезным для обоих участников проекта. Для предприятия кристалльного уровня очень важны знания и опыт, которые имеет предприятие системного уровня при постановке задачи проектирования СБИС (выбор архитектуры, функций, производительности и т.п. характеристик). Для предприятия системного уровня важны знания, которые имеет предприятие кристалльного уровня при формировании требований к проектируемой СБИС.

ЛИТЕРАТУРА

- [1] Микросхемы интегральные 1867ВЦ3Ф. Техническое описание. КФДЛ.431282.002ТО. www.niiet.ru.
- [2] TMS320C4x. General Purpose Applications. SPRU159A. Texas Instruments. www.ti.com.
- [3] Parallel Processing With the TMS320C40 Parallel Digital Signal Processor Application Report SPRA053. Texas Instruments. www.ti.com
- [4] Parallel Digital Signal Processing: An Emerging Market Application Report Mitch Reifel and Daniel Chen Digital Signal Processing Products — Semiconductor Group. SPRA104. Texas Instruments. www.ti.com
- [5] A Parallel Approach for Matrix Multiplication on the TMS320C4x DSP. SPRA107. Texas Instruments. www.ti.com
- [6] TMS320C4x. User's guide. SPRU063C. Texas Instruments. www.ti.com
- [7] Фирма Spectrum Digital Inc. www.spectrumdigital.com
- [8] Фирма ЗАО «Инструментальные системы». www.insys.ru
- [9] Composer Studio. Version 1.1. Texas Instruments. www.ti.com
- [10] IEEE Std 802.3x-1997. CSMA/CD Access Method and Physical Layer Specifications. www.ieee.org.
- [11] DP83847. DsPHYTER II – Single 10/100 Ethernet Transceiver. Data Sheet. National Semiconductor. www.national.com.
- [12] USB device driver implementers. Chapters 5, 9, and 10. Universal Serial Bus Specifications. www.usb.org.
- [13] USB 2.0. Transceiver Macrocell Interface (UTMI) Specification. Intel Corp. www.intel.com.
- [14] USB3250. Data Sheet. SMSC. www.smsc.com.
- [15] MIL-STD-1553. Aircraft internal time division command/response multiplexer data bus.
- [16] ГОСТ Р 52070-2003 Интерфейс магистральный последовательный системы электронных модулей.
- [17] HI-1573, HI-1574 MIL-STD-1553 3.3V Monolithic Dual Transceivers. Data Sheet. HOLT IC, inc. www.holtic.com.
- [18] MAX3221E. ±15kV ESD-Protected, 1µA, 3.0V to 5.5V, 250kbps, RS-232 Transceivers with AutoShutdown. Maxim Integrated Products. Data Sheet. www.maxim-ic.com.
- [19] AX3486E/MAX3488E/MAX3490E/MAX3491E. Low Power, Slew-Rate-Limited RS-485/RS-422 Transceivers. Maxim Integrated Products. Data Sheet. www.maxim-ic.com.