

Автоматизация проектирования топологии функциональных блоков заказных цифровых СБИС

П.Н. Бибило, И.П. Логинова, В.И. Романов, Л.Д. Черемисинова

Объединенный институт проблем информатики Национальной академии наук Беларуси,

rom@newman.bas-net.by

Аннотация — Описывается система CLTT проектирования функциональных блоков заказных цифровых сверхбольших интегральных схем (СБИС), выполненных на основе КМОП-технологии. Маршрут проектирования топологии позволяет по исходному описанию функциональных блоков на языке VHDL получить послойный топологический чертеж с компактным размещением макроэлементов, а также силовых и информационных связей в соответствии с технологическими требованиями.

Ключевые слова — Автоматизация проектирования; заказная СБИС; макроэлементы СБИС; регулярная МОП-схема; ПЛИМ; ПЗУ.

I. ВВЕДЕНИЕ

Разработка систем автоматизированного проектирования заказных цифровых СБИС представляет собой сложную проблему, обусловленную постоянно увеличивающейся степенью интеграции и большой размерностью решаемых задач. Если для разработки операционных блоков СБИС могут применяться уже готовые решения из ранее созданных проектов СБИС, то проектирование управляющей логики каждый раз ведется заново, поэтому актуальной проблемой является разработка эффективных средств автоматизированного проектирования управляющей логики заказных цифровых СБИС.

Система CLTT является развитием системы CL [1] и предназначена для проектирования топологии функциональных управляющих блоков заказных СБИС на базе программируемых макроэлементов трех типов – ПЛИМ (программируемых логических матриц), РМОП-схем (регулярных МОП-схем с последовательными соединениями транзисторов) и ПЗУ (постоянных запоминающих устройств). Функциональный блок может быть реализован в виде одного макроэлемента либо сети макроэлементов указанных типов.

II. АРХИТЕКТУРА СИСТЕМЫ CLTT

Архитектура системы CLTT представлена на рис. 1.

Исходными для этой системы могут быть описания цифровых блоков на языках VHDL (Very high speed integrated circuits Hardware Description Language) [2] и SF (Structural and Functional description language) [1].

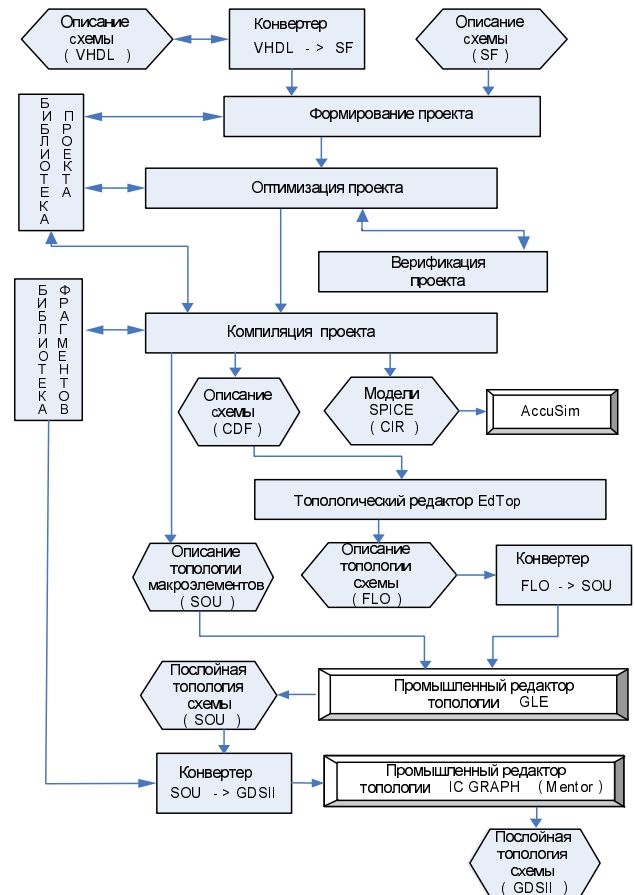


Рис. 1. Архитектура системы CLTT

Язык SF, являясь также и внутренним языком системы, ориентирован на иерархические структурно-функциональные описания, комбинационные блоки в которых задаются либо в виде логических уравнений, либо в матричном виде (парой матриц, описывающих

систему ДНФ (дизъюнктивных нормальных форм) булевых функций.

Система CLTT содержит четыре подсистемы.

Подсистема «*Формирование проекта*» позволяет получить представление иерархически организованного проекта во внутренней форме, т.е. в виде иерархических SF-описаний.

Подсистема «*Оптимизация проекта*» предназначена для решения задач логического проектирования и обеспечивает оптимизацию представлений комбинационной части проекта (систем булевых функций) с учетом разных ограничений и критериев оптимизации. Подсистема включает средства:

- устранения иерархии описания, т.е. получение функционального описания блока из многоуровневого структурно-функционального описания;

- преобразования многоуровневых представлений систем булевых функций в двухуровневые И-ИЛИ представления (системы ДНФ);

- минимизации булевых функций в классе ДНФ, настраиваемой согласно требованиям проектировщика;

- разбиения многоуровневых представлений на блоки с ограниченными числами входных и выходных переменных, элементарных конъюнкций, на которых заданы ДНФ функций каждого из блоков.

Подсистема «*Верификация проекта*» решает задачу определения функциональной эквивалентности различных состояний проекта. Поскольку в процессе проектирования оптимизация проекта сводится к последовательному решению трудоемких логико-комбинаторных задач разными программами, при этом реализуется возможность внесения поправок проектировщиком, необходимо иметь уверенность в неизменной функциональности проекта.

Подсистема «*Компиляция проекта*» предназначена для формирования послышной топологической описаний подсхем, полученных после оптимизации в подсистеме «*Оптимизация проекта*». На входе подсистемы «*Компиляция проекта*» все оптимизированные описания подсхем преобразуются проектировщиком к структурным описаниям трех типов программируемых макроэлементов – ПЛИМ, РМОП-схемы или ПЗУ. Формирование топологии каждой подсхемы проходит следующие фазы компиляции:

- преобразование структурного описания подсхемы в структурное описание макроэлемента заданного типа;

- преобразование структурного описания макроэлемента в символьное описание ее топологии;

- преобразование символьного описания топологии макроэлемента в его послышную топологию.

Формирование конечного описания послышной топологии подсхемы опирается на её компиляцию из параметризованных топологических фрагментов. Для каждого типа макроэлемента разработана библиотека фрагментов, из которых по принципу мозаики собирается его

послышная топология. Топология макроэлемента любого из упомянутых типов на символьном уровне представляется в виде матрицы или совокупности нескольких матриц. Элементом матрицы символьной топологии является имя топологического фрагмента, размещенное в месте, определяемом схмотехнической и топологической реализацией прототипа макроэлемента. Программируемое ядро матриц символьной топологии определяется элементами матриц структурных описаний подсхемы, преобразованных в матрицы структурного описания макроэлемента данного типа.

Подсистема компиляции проекта позволяет также создавать SPICE-модели подсхем, реализованных в виде макроэлементов ПЛИМ и РМОП-схем (соответствующие файлы имеют расширение `.cir`). Эти модели могут быть экспортированы в систему аналогового схмотехнического моделирования, например, в систему «AccuSim» (Mentor Graphics) (рис. 1) для определения схмотехнических характеристик проектируемой подсхемы.

Результатом работы подсистемы «*Компиляция проекта*» являются следующие топологические описания (соответствующие файлы имеют расширение `.sou`), собранные в месте хранения проекта:

- послышной топологии макроэлементов схемы;

- послышной топологии макроэлементов схемы и разводки внутренних шин с оптимизацией числа портов подвода силовых шин;

- топологии огибающих многоугольников макроэлементов схемы с реализацией разводки по двум слоям металлизации внутри огибающего прямоугольника и указанием местоположения портов.

Автоматическая разводка внутри огибающих прямоугольников макроэлементов, определение размеров огибающих прямоугольников и координат их портов проводится одновременно с компиляцией топологии макроэлементов из ячеек топологических библиотек с соблюдением всех правил МОП-технологии согласно нормам 0,5 мкм. Подсистема «*Компиляция проекта*» формирует также информацию для организации процесса расположения макроэлементов на поле кристалла заказной СБИС, который осуществляется встроенным топологическим редактором «*EdTop*».

Информация о топологических размерах огибающих многоугольников макроэлементов, координатах расположения портов для подвода информационных и силовых шин, о связях макроэлементов с другими макроэлементами проектируемой схемы формируется в виде текстового файла, который имеет расширение `.cdf` и находится в месте хранения проекта.

Топологический редактор «*EdTop*» предназначен для решения основных задач топологического проектирования – размещения элементов и макроэлементов (и их связей) с учетом технологических ограничений. Он реализует различные процедуры размещения макроэлементов, реализованные как в автоматическом, так и

интерактивном режиме работы проектировщика. Результатом работы топологического редактора EdTop является информация о размещении элементов и их связей – соответствующий файл имеет расширение **.flo**.

Конвертер *FLO* → *SOU* реализует этап получения описания послойной топологии в формате **.sou**. Он производит замену абстрактного представления огибающих многоугольников макроэлементов и всех связей, представленных в файле формата **.flo**, ссылками на 1) соответствующие описания послойной топологии макроэлементов схемы, 2) топологические описания всех связей в двух слоях металлизации, 3) ячейки межслойных переходов.

Конвертер *SOU* → *GDS*, входящий в состав промышленного редактора GLE, реализует заключительный этап получения послойной топологии в формате **.gds**. Он производит «раскрытие» иерархии многоуровневого описания послойной топологии схемы в формате **.sou** с использованием библиотек топологических фрагментов макроэлементов.

Программное обеспечение системы CLTT состоит из: 1) оболочки, обеспечивающей проведение сеанса проектирования; 2) программных модулей, реализующих проектные процедуры в четырех подсистемах; 3) графического редактора EdTop, обеспечивающего в автоматическом и интерактивном режимах создание эскиза топологии с оптимальным размещением макроэлементов схемы и трассировкой всех соединений.

II. КОМПИЛЯЦИЯ ТОПОЛОГИИ МАКРОЭЛЕМЕНТОВ, ИНФОРМАЦИОННЫХ И СИЛОВЫХ СВЯЗЕЙ

Этап логического синтеза завершается получением структурных описаний функциональных блоков в виде тройных и булевых матриц, на основе которых составляются описания символической топологии макроэлементов схемы. Элементы символической топологии определяющие «программируемые» МОП-транзисторы, соответствуют элементам матриц в структурных описаниях макроэлементов. Топологическая структура фрагментов с «программируемыми» МОП-транзисторами для каждого типа макроэлемента определяется схематической реализацией данного типа макроэлемента на кристалле СБИС. Топологии «программируемых» ячеек и, соответственно, их размеры, для ПЛМ, ПЗУ и РМОП-схем различаются. Однако, принцип образования из «программируемых» ячеек матриц в макроэлементах разных типов одинаков (примыкание ячеек по горизонтали и по вертикали). Совокупности топологических фрагментов «программируемых» и других функциональных частей макроэлемента параметризованы по вертикальным и горизонтальным размерам, поэтому они собираются в автоматическом режиме, согласно описанию символической топологии, в искомую послойную топологию.

Например, вид послойной топологии (представлены не все технологические слои) макроэлементов ПЛМ и РМОП-схемы небольшой размерности, реализующих одну подсхему, приведен на рис. 2 и 3.

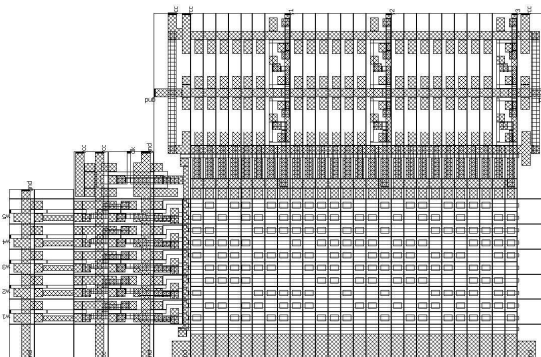


Рис. 2. Изображение послойной топологии РМОП-схемы

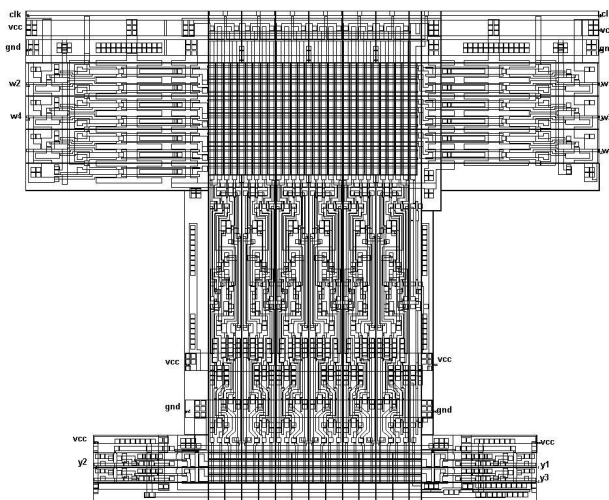


Рис. 3. Изображение послойной топологии ПЛМ

Побочной стороной обеспечения максимально возможной параметризации библиотечных топологических фрагментов является наличие в макроэлементах многократного дублирования шин «земли», питания и синхронизации, подводимых к различным функциональным блокам макроэлемента. В целях эффективного решения задач размещения и трассировки при работе с редактором EdTop производится устранение дублирующего подвода силовых и синхронизирующих линий путем автоматического формирования и оптимального размещения единственного порта вне макроэлемента с соблюдением всех технологических правил для каждого типа силовых линий. Эти порты размещаются на новой границе макроэлемента, на которой также размещаются порты для подвода входных и выходных информационных связей. Вся инфраструктура внутренней трассировки к портам на новой границе макроэлемента, определяющей форму огибающего многоугольника макроэлемента, формиру-

ется автоматически и добавляется к послыной топологии макроэлемента.

Вся совокупность сформированной таким образом топологии объявляется оптимизированной послыной топологией макроэлемента. Описание последней организовано иерархическим образом в виде ссылок на послыную топологию макроэлемента и ссылок на послыную топологию внутренней трассировки макроэлемента, оформленную в виде отдельного элемента библиотеки. Такая организация описания топологии макроэлемента позволяет в дальнейшем осуществлять различную ориентацию и зеркальную трансформацию топологии, которая определяется итогами размещения и трассировки. Таким образом, подготовка к проектированию прототипа эскиза топологии в редактор EdTop заключается в:

- 1) преобразовании системы координат описания топологии (SOU-формат);
- 2) проведении оптимизирующих преобразований топологии макроэлементов;
- 3) импортировании в редактор EdTop списков макроэлементов схемы; координат огибающих прямоугольников; координат, имен и типов портов макроэлементов; связей макроэлементов.

III. РАЗМЕЩЕНИЕ И ТРАССИРОВКА СОЕДИНЕНИЙ МАКРОЭЛЕМЕНТОВ

При проектировании топологии заказных СБИС одной из наиболее важных и сложных задач является задача размещения на кристалле спроектированных макроэлементов электрической схемы. Основными целями, которые ставятся в процессе размещения, являются минимум занимаемой площади кристалла и создание наилучших условий для последующей трассировки соединений схемы.

В разработанном в рамках системы CLTT топологическом редакторе EdTop, в отличие от известного редактора OT-TO Layout Editor [3], приняты следующие соглашения о классификации контактов и связей проектируемой схемы. Контакты, расположенные на границе огибающего прямоугольника для всей схемы, соответствующие ее входам и выходам, называются *внешними*. Внешние контакты могут располагаться в любом месте границы прямоугольника схемы, но их положение фиксируется при проведении процедур размещения и трассировки. Внешние контакты участвуют в образовании *внешних* информационных связей. *Внутренние* информационные связи образуются между парами контактов макроэлементов или элементов схемы.

Проблема размещения интенсивно изучается в течение последних 30 лет. Наибольшие успехи получены для случая размещения одногабаритных элементов и элементов (таких как БМК), имеющих одну и ту же высоту, а также для случая, когда имеются крупные макроэлементы, но их немного. В редакторе EdTop

реализован общий случай задачи размещения, когда на размеры макроэлементов не накладывается никаких ограничений, за исключением общей площади проектируемого кристалла. Решение задачи размещения предполагает:

- задание критериев размещения;
- начальное размещение элементов на кристалле;
- дальнейшую оптимизацию начального размещения.

Макроэлементы на эскизе представляют собой прямоугольники, имеющие контактные площадки внешних полюсов на границах. Вводится модель площади кристалла, выделяемой под элементы и называемой коммутационным полем. Это поле представляет собой координатную сетку, служащую для задания размеров площадей макроэлементов и их позиций. Макроэлементы сначала размещаются плотно друг к другу, но после начального размещения, перед трассировкой, они раздвигаются на некоторое расстояние, устанавливаемое параметрически.

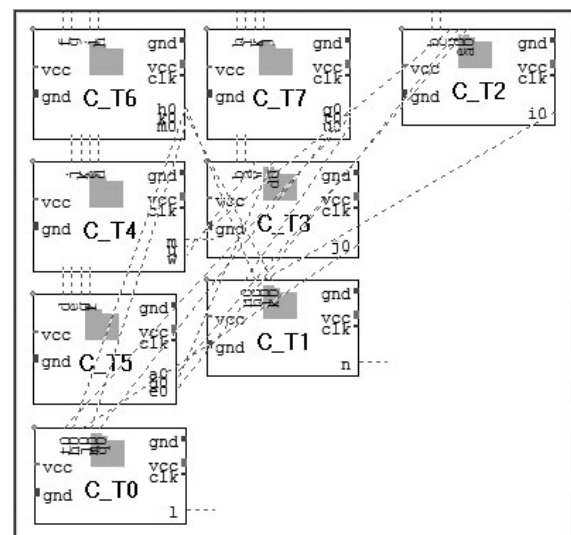


Рис. 4. Начальное размещение макроэлементов

Под задачей начального размещения элементов понимается поиск такого отображения O_{best} элементов схемы $e_i \in E$ на множества S_i позиций коммутационного поля, при котором минимизируется функция штрафов

$$F(O_{best}) = \min_{e_i \in E} \sum F(O_i),$$

при условии, что

$$S_i \cap S_j = \emptyset \text{ (для всех } i \neq j) \text{ и } \sum S_i = \min.$$

Здесь $F(O_i)$ – количественная оценка штрафа за вносимые на коммутационное поле «белые пятна» (неиспользуемые области) при размещении элемента e_i на прямоугольнике S_i позиций коммутационного поля (прямоугольники не могут перекрываться).

Вначале для размещения выделяется квадрат, размеры которого вычисляются в зависимости от размеров размещаемых макроэлементов. Размещение ве-

дятся, начиная от левого верхнего угла, имеющего координаты (0,0). Привязка размещенных элементов задается также координатами их левых верхних углов. Макроэлементы перед размещением упорядочиваются по невозрастанию их площадей, именно из такой последовательности осуществляется их выбор для размещения.

Реализованный алгоритм размещения основывается на последовательном заполнении прямоугольных областей размещения $K_i((X_i, Y_i), (W_i, H_i), (W_i^d, H_i^d))$ коммутационного поля, характеризующихся координатами (X_i, Y_i) левого верхнего угла, фактически возможными шириной и высотой (W_i, H_i) фактически возможной области размещения, шириной и высотой (W_i^d, H_i^d) подобласти «предпочтения». Последние определяются числом позиций поля, занятых макроэлементами выше и слева от K_i . Аналогично задается размещаемый макроэлемент $e_j(x_j, y_j), (w_j, h_j)$.

На каждом шаге алгоритма для размещения выбирается очередной еще не размещенный макроэлемент e_j , для него подбирается та из областей $K_i((X_i, Y_i), (W_i, H_i), (W_i^d, H_i^d))$ с $w_j \leq W_i, h_j \leq H_i$, выбор которой минимизирует площадь появляющихся на поле «белых пятен». При этом рассматриваются варианты размещения с поворотом макроэлемента на 90° . После привязки макроэлемента параметры «затронутых» областей размещения пересчитываются, включая деление одной области на две новые: справа и снизу от размещенного элемента.

После получения начального размещения макроэлементов (пример которой приведен на рис. 4) осуществляется автоматическая разводка всех связей (рис. 5). Такая разводка допускает появление на эскизе «некорректных» (пересекающих другие соединения или макроэлементы) соединений, которые впоследствии должны быть поправлены в интерактивном режиме.

В рамках обслуживания проекта редактором EdTop ручная работа проектировщика сочетается с автоматически выполняемыми процедурами начального размещения макроэлементов и последующей разводки силовых и сигнальных шин, обеспечивающих требуемые связи межсоединений.

При реализации разводки шин редактор EdTop обеспечивает два режима исполнения: с фиксированным набором позиций внешних контактов и их произвольным размещением. Вариант фиксированных позиций предполагает, что все внешние входы проектируемой схемы располагаются на левой стороне прямоугольной площадки кристалла сверху, в порядке их присутствия в файле описания схемы.

В основе алгоритма разводки межсоединений лежит анализ взаимного расположения на плоскости исходного и конечного положений соединяемых контактов. На основе выполненного анализа выбирается один из заранее перечисленных планов топологического раз-

мещения сегментов линии межсоединения. Естественно, что построенный вариант разводки, скорее всего, не является конечным и требует вмешательства проектировщика для устранения некорректных разводок – разнесения пересекающихся линий соединений по разным слоям металлизации.

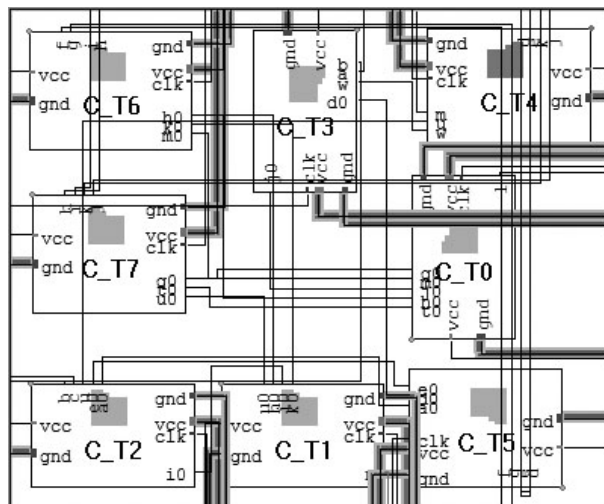


Рис. 5. Автоматическая трассировка соединений

Технологически корректное размещение макроэлементов и связей является результатом работы в топологическом редакторе (рис. 6).

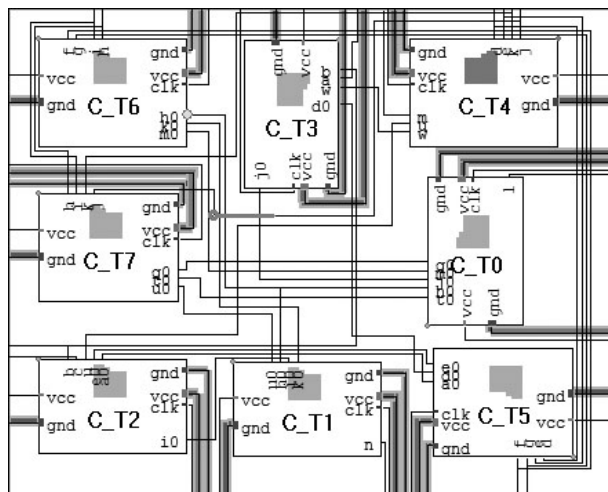


Рис. 6. Результат работы редактора EdTop

В процессе интерактивного проектирования возможно и проведение оптимизационных преобразований, направленных на сокращение суммарной длины линий соединения схемы.

Для этого проектировщику предоставляются удобные инструменты коррекции автоматически выполненного начального размещения. К ним относятся средства:

- настройки конфигурационных параметров редактора EdTop;
- переразмещения макроэлементов и их совокупностей;
- перетрассировки построенных соединений;
- демонстрации свойств выделенных компонентов схемы с возможностью их частичной модификации;
- масштабируемого отображения эскиза проектируемой схемы;
- навигации видимого на экране фрагмента эскиза по всей площади будущего кристалла.

Получение послойной топологии проектируемого функционального блока осуществляется конвертером $FLO \rightarrow SOU$. Результат конвертации эскиза (рис. 6) в послойную топологию схемы представлен на рис. 7.

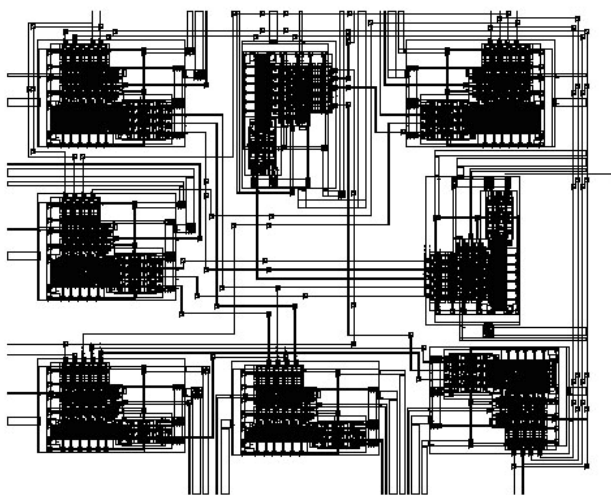


Рис. 7. Послойная топология функционального блока

IV. ПРИМЕР РАЗМЕЩЕНИЯ И ТРАССИРОВКИ МАКРОЭЛЕМЕНТОВ УПРАВЛЯЮЩЕГО БЛОКА КОНТРОЛЛЕРА

Для демонстрации качественной оценки эффективности технологии проектирования в рамках системы CLTT можно привести следующий выполненный с помощью предлагаемой системы CLTT проект. Функциональный блок *example* – таблица микрокоманд контроллера, заданного на проектирование, содержала 2130 строк и была задана системой из 63 частично определенных булевых функций, зависящих от 18 аргументов и заданных на 2130 наборах булева пространства. Задание на проектирование контроллера было представлено в виде VHDL-описания.

В процессе проектирования VHDL-описание было преобразовано в матричное представление системы частичных булевых функций в формате SF. Функции были отдельно минимизированы в классе ДНФ, в результате все 63 функции оказались заданными 710 элементарными конъюнкциями. Разбиение минимизированной системы на четыре подсистемы позволило

получить одноуровневую логическую сеть из четырех макроэлементов, представляющих собой РМОП-схемы. Результат топологического проектирования полученной одноуровневой сети макроэлементов представлен на рис. 8.

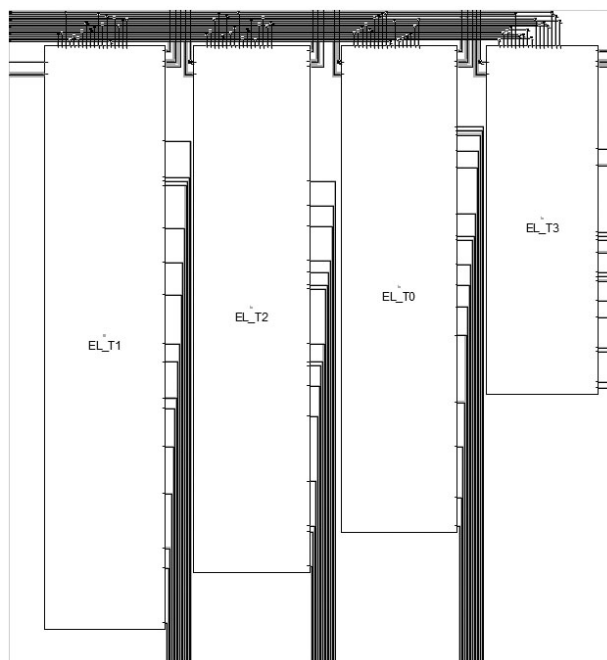


Рис. 8. Конечный результат размещения макроэлементов схемы *example* в редакторе EdTop

V. ЗАКЛЮЧЕНИЕ

Система CLTT по своим функциональным возможностям соответствует последним достижениям в области автоматизации проектирования отечественных заказных СБИС, она обеспечивает сокращение сроков проектирования и увеличивает надежность процесса проектирования. Разработанная система создает предпосылки для формирования комплексной системы автоматизации проектирования управляющей логики за счет использования других типов макроэлементов и готовых топологических решений IP-блоков.

ЛИТЕРАТУРА

- [1] Система “Custom Logic” автоматизированного проектирования управляющей логики заказных цифровых СБИС / П.Н. Бибило, И.В. Василькова, С.Н. Кардаш и др. // Микроэлектроника. - 2004. - Т. 32. - № 5. - С. 379 - 398.
- [2] Бибило П.Н. Синтез логических схем с использованием языка VHDL – М.: Солон-Р, 2002. – 384 с.
- [3] Бобовский В., Потапов Ю. Профессиональный редактор топологий микросхем OT_TO Layout Editor 2002 // EDA Expert. Инженерная микроэлектроника. - №2 (65). - 2002. - С. 69-73.