

СБИС декодера цифрового телевизионного сигнала. Технология разработки

П.А. Шевченко

ЗАО НТЦ «Модуль», pshevch@module.ru

Аннотация — В статье П.А. Шевченко «СБИС декодера цифрового телевизионного сигнала. Технология разработки» приводится описание технологии разработки и маршрута проектирования системы на кристалле (СнК) декодера SD/HD ТВ сигнала.

Дается описание СБИС декодера цифрового телевизионного сигнала (ДЦТС), основных характеристик микросхемы и области ее применения. Изложена концепция построения СБИС исходя из требований к конечному продукту, в виде аппаратной составляющей, включая микросхему и комплект разработчика пользовательских устройств и ПО, включая инструментальное и системное программное обеспечение. Описывается построение структуры СБИС с использованием готовых IP блоков и блоков собственной разработки, особенности совместного применения в системе IP блоков различных типов.

Изложены основные принципы организации разработки и отладки проекта, в том числе, аспекты использования аппаратно-программной платформы проектирования СБИС в качестве основного инструмента аппаратно-программной верификации сложных функциональных блоков микросхемы и создания программного обеспечения устройств на основе СБИС.

Ключевые слова — технология разработки, система на кристалле, декодер телевизионного сигнала, СБИС, IP блок, маршрут проектирования.

I. ВВЕДЕНИЕ

Важным этапом развития современного телевидения является переход к новым, цифровым форматам вещания.

Согласно государственной программе развития цифрового телевидения, к концу 2011 года принимать программы в новом цифровом формате вещания сможет не менее 80% общего населения России, для чего, по приблизительным расчетам, потребуется, порядка, 30 млн. цифровых телевизионных приставок (из расчета использования по одной приставке на семью). В 2015 году планируется окончательный переход на цифровое вещание и прекращение аналогового [1].

Основной элементной базы любой современной цифровой телевизионной приставки является микросхема декодера цифрового телевизионного сигнала класса системы на кристалле. Система на кристалле (СнК) декодера цифрового телевизионного сигнала, разработанная в ЗАО НТЦ «Модуль», допускает возможность создания различных конфигураций телевизионной приставки, от бюджетной до hi-end класса.

II. КОНЦЕПЦИЯ ПОСТРОЕНИЯ СБИС ДЦТС

A. Маршрут проектирования

Определяющим фактором в построении СБИС класса системы на кристалле является то, что это, в первую очередь, система. То есть, разработка начинается с системного уровня. Обычно, система – прототип существует в виде многокомпонентного устройства на одной или нескольких печатных платах и задача разработчика системы на кристалле – перенести подобную систему внутрь кристалла, сохранив или увеличив ее производительность.

Разработка СБИС требует тщательной организации взаимодействия разработчиков на всем маршруте проектирования. Структура такого взаимодействия приведена на рис. 1. Разработчиками конечных устройств, в данном случае – цифровых телевизионных приставок, составляется спецификация требований к элементной базе. Эти требования используются разработчиками СБИС в качестве исходной точки формирования проекта.

Сам процесс проектирования СБИС, при этом, укладывается в традиционный маршрут разработки микросхем типа ASIC ([3],[4]).

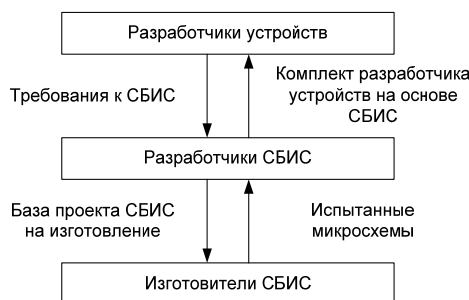


Рис. 1. Организация взаимодействия разработчиков в маршруте проектирования СБИС

Сформированный проект СБИС передается на изготовление на кремниевую фабрику. Готовые микросхемы не являются конечным продуктом. Для того, чтобы микросхема могла быть использована разработчиками конечных устройств, необходимо сформировать комплексное решение, включая прототип уст-

ройства на базе СБИС и программное обеспечение, включая операционную систему с комплектом драйверов устройств, библиотеки, реализующие ключевые функции системы и демонстрационное ПО.

Определяющим фактором в разработке программного обеспечения является наличие в системе на кристалле ведущего процессора. Как правило, в качестве основного процессора выбирается устройство с широко известной и используемой системой команд. В этом случае, обеспечивается возможность использовать ПО сторонней разработки, что значительно сокращает и облегчает работу.

С другой стороны, каждая система на кристалле имеет свой уникальный набор дополнительных устройств, начиная с устройств цифровой обработки сигналов и заканчивая различными периферийными и интерфейсными устройствами. Работа с функциями и устройствами, уникальными для данной системы, осуществляется специализированным программным обеспечением, которое может создаваться для каждого проекта в отдельности и, зачастую, содержит именно ту существенную функциональную часть системы на кристалле, которая отличает ее от других таких же.

Как правило, работой системы управляет операционная система. В таком случае организация управления периферийными устройствами сводится к написанию драйверов устройств, которые для общеупотребимых интерфейсов стандартны.

Следует учитывать и обратный эффект. Если общеупотребимый компонент ПО поддерживает определенное множество функций, то расширение этого множества в аппаратуре может оказаться неэффективным, так как не будет поддержано в ПО и не будет использоваться.

Таким образом, выбор используемого ПО напрямую влияет на выбор функциональности аппаратуры системы и должен быть сделан на этапе формирования требований к СБИС.

Разработка систем на кристалле неотделима от разработки устройств на основе этих микросхем. Система на кристалле разрабатывается для определенного приложения, устройства или набора устройств. В этих устройствах, помимо системы на кристалле, присутствуют и другие элементы, взаимодействие и интерфейс с которыми должны быть обеспечены в полном объеме.

Опыт разработки СБИС ДЦТС показывает, что требования к СБИС не могут быть полностью сформированы до начала разработки. Разработка микросхем уровня системы на кристалле – это процесс далеко не мгновенный и, зачастую, оказывается достаточно сложно с точностью спрогнозировать какие пользовательские функции будут пользоваться спросом к моменту появления микросхемы и устройств на ее осно-

ве на рынке. Телекоммуникационные стандарты постоянно развиваются, крайне важно осуществлять своевременную поддержку изменений.

Требуется итеративный процесс по отладке требований, исходя из динамически изменяющейся ситуации. Таким образом, разработка устройства на основе системы на кристалле должна вестись одновременно с разработкой самой микросхемы, только так возможно добиться оптимизации системы, и, соответственно, ее удешевления, что очень важно для коммерческих устройств [4].

Б. Функциональные требования к системе

Задачи, которые должна решать система, можно разделить на несколько групп: прием и декодирование транспортного и программного потоков данных, поступающих от различных источников, декодирование и обработка аудио и видео потоков, дешифрация данных для обеспечения условного доступа. Корректная работа цифровой телевизионной приставки невозможна без использования операционной системы реального времени, отвечающей требованиям, накладываемым особенностями работы устройства, осуществляющей управление многочисленными интерфейсами ввода/вывода и создающей удобный пользовательский интерфейс [5].

На данном этапе разработки поддерживаются следующие алгоритмы кодирования видео: MPEG2 MP/HL, MPEG4-10/H.264 HP/L4.1 (Amd 2, апрель 2007), SMPTE 421M (VC-1) MP/HL, MPEG4-2 ASP/L5 (DivX, XviD), WMV9 MP/HL. Вместе с этим, поддержана возможность масштабирования и фильтрации видео изображения, а также преобразования форматов в реальном времени [2].

Для реализации алгоритмов обработки аудио используется программный подход. SnK поддерживает как стандартные алгоритмы, имеющие широкое применение в домашних и переносных устройствах, такие как MPEG1/2 Layer I, II, MPEG1 Layer III (MP3) и MPEG4 AAC LC, так и новейшие алгоритмы обработки многоканального аудио, используемые в домашних кинотеатрах и технике Hi-end класса: Dolby Digital / Dolby Digital + и DTS / DTS HD.

В качестве ОС для конечного устройства выбран Linux. Организация основных функций системы строится на использовании известных компонентов и библиотек, упрощая разработку пользовательского ПО. В качестве медиакодека используется система GStreamer. Обработка входных транспортных потоков унифицируется с библиотекой linuxdvd. Графический ускоритель для интерфейса пользователя поддерживает библиотеки DirectFB и QT.

Таким образом, набор функциональных задач и компонентов ПО формирует набор функциональных требований к СБИС ДЦТС.

В. Система для приема ЦТВ.

Основой устройства является микросхема класса “система на кристалле”, обеспечивающая исполнение большинства функций устройства приемника. В силу высокой стоимости разработки подобных микросхем, имеет смысл выпуск микросхем одного типа с максимальным разнообразием поддерживаемых функций, нежели разработка различных типов кристаллов для разных приложений.

На рисунке 2 приведена схема устройства приема цифрового ТВ, построение которого возможно с использованием описываемой системы на кристалле. Такая конфигурация отвечает всем требованиям по созданию самых современных медиа центров на базе цифровых телевизионных приставок [5].

Блок приемной части радио тракта устройства состоит из тюнеров для приема наземного (DVB-T), кабельного (DVB-C) или спутникового (DVB-S/S2) телевизионного сигнала, а также из блоков демодуляции данных сигналов. В микросхему декодера из данного блока сигнал поступает в формате транспортного потока. Управление демодуляторами осуществляется по универсальной шине I²C центральным процессором системы.

Коммуникационная подсистема состоит из интерфейсов Ethernet, UART и USB 2.0. Интегрированный контроллер Ethernet позволяет использовать микросхему декодера HDTV для приема цифрового телевизионного сигнала по IP сетям. Кроме того, при помощи интерфейсов Ethernet и UART возможна организация обратного канала для поддержки многочисленных мультимедийных сервисов. Система содержит высокоскоростной интерфейс USB Host High Speed версии 2.0. С помощью последнего возможно внешнее подключение систем для хранения и структурирования данных и дисковых приводов для воспроизведения или записи выбранного медиа контента.

Звук на выходе аудио подсистемы передается с помощью цифровых интерфейсов I²S и S/PDIF с поддержкой до 8 каналов звука. Для получения аналогового сигнала необходимого качества могут использоваться внешние ЦАП с разрядностью до 24 разрядов на канал. Обеспечивается поддержка от одного канала звука (моно) до восьми каналов (7.1).

Выдача видео и аудио сигналов из микросхемы декодера может осуществляться с помощью цифрового интерфейса HDMI с поддержкой системы защиты информации HDCP. Возможна организация второго канала HDMI, используя внешние интерфейсные микросхемы. Цифровой видео порт позволяет, также, организовать интерфейс аналогового видео, используя внешние ЦАП.

Работа с интерфейсом пользователя обеспечивается интерфейсами SPI, UART и портами общего назначе-

ния GPIO.

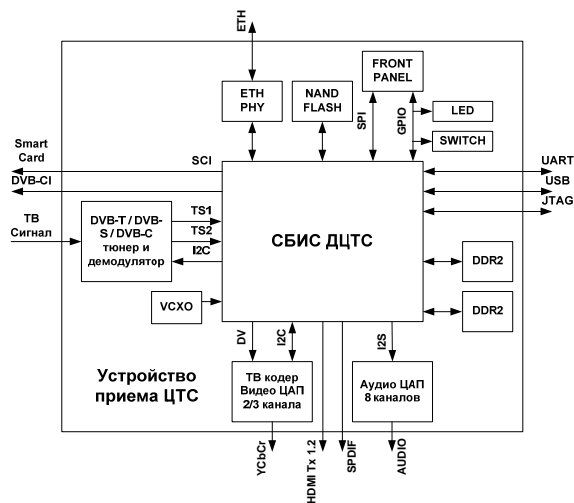


Рис. 2. Устройство приема ЦТВ.

Организация системы условного доступа возможна, используя данные карты пользователя по интерфейсу Smart Card, либо путем использования внешних модулей условного доступа по интерфейсу DVB-CI.

Наличие двух внешних 16-разрядных интерфейсов с динамической памятью типа DDR-II обусловлено требованиями алгоритма декодирования видео H.264 к высокой пропускной способности памяти. Необходимое для работы системы программное обеспечение хранится во внешней flash памяти. Обеспечивается аппаратная защита ПО от несанкционированной модификации.

Таким образом, структура конечного устройства определяет аппаратные требования к интерфейсам СБИС ДЦТС.

III. СТРУКТУРА И ХАРАКТЕРИСТИКИ СБИС ДЦТС

А. Структура СБИС.

В основе системы на кристалле декодирования и обработки аудио и видео информации для устройств цифрового телевидения лежит центральный процессор ARM1176JZF-S (см. рисунок 3). Обмен данными в системе осуществляется по шинам данных в соответствии со спецификацией AMBA 3.0 AXI.

Основными преимуществами ядра ARM1176JZF-S являются: производительная архитектура версии v6, наличие интегрированных в ядро кэшей команд и данных и сверхоперативной памяти команд и данных TCM (Tight Coupled Memory), поддержка новейшего формата шины – AMBA 3.0 AXI, наличие сопроцессора для работы с данными в формате с плавающей точкой. Ядро поддерживает работу с 64-разрядными данными.

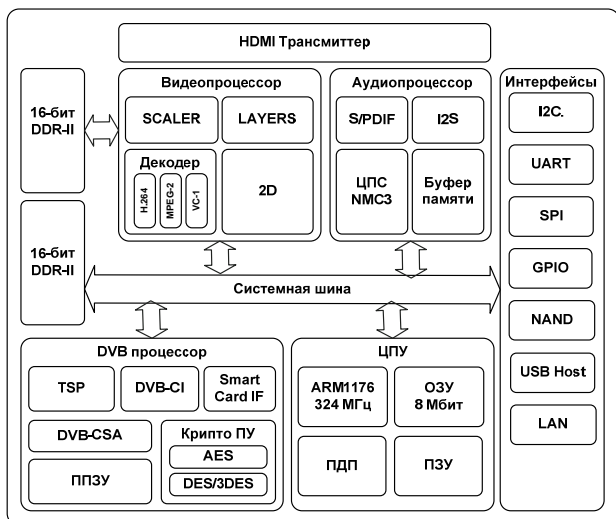


Рис. 3. Структура СБИС ДТС

Взаимодействие между отдельными устройствами системы обеспечивается настраиваемой матрицей коммутации (interconnect matrix unit). Матрица коммутации осуществляет возможность одновременной передачи данных от нескольких источников к нескольким приемникам. В том числе, используется пакетный режим передачи данных и возможность одновременной передачи нескольких пакетов данных с чередованием данных из разных пакетов от разных источников.

Многоканальный контроллер прямого доступа в память (ПДП) обеспечивает загрузку данных в требуемые области памяти. Система использует иерархическую многоуровневую систему памяти для максимальной загрузки данными всех вычислительных устройств системы.

Система памяти содержит четыре банка внутренней памяти общим объемом 8 Мбит, два интерфейса с внешней динамической памятью типа DDR2, интерфейсы с внешней flash памятью. Такая конфигурация в сочетании с кэшем команд и данных, памятью TCM процессора ARM обеспечивает иерархическую систему памяти с высокой пропускной способностью.

Видеопроцессор включает мультистандартный блок декодирования видео сигнала, 2D графический ускоритель и видеоконтроллер высокого разрешения с поддержкой функций масштабирования и наложения графических и видео слоев.

Аудиопроцессор содержит ЦПС на основе ядра NeuroMatrix, позволяющий программно решать задачи декодирования аудио сигнала. Многоканальный аудиоконтроллер поддерживает выдачу аудио сигнала по интерфейсам I²S и S/PDIF.

Цифровой интерфейс HDMI с поддержкой функции HDCP обеспечивает возможность построения устройств без использования дополнительных внешних компонент в аудио и видео тракте.

Система содержит DVB процессор, включающий: демультимплексор транспортного потока TSP, осуществляющего разбор транспортного потока от нескольких источников, криптопроцессор, поддерживающий основные алгоритмы условного доступа, в том числе, CSA, DES, 3DES. Возможно подключение внешних модулей условного доступа по интерфейсу DVB-CI и работа со смарт-картами. Уникальные для микросхемы ключи хранятся в однократно программируемом ПЗУ.

Многочисленные коммуникационные интерфейсы обеспечивают возможность построения на базе описываемой микросхемы линейки устройств с различными потребительскими свойствами используя, при этом, минимальное количество дополнительных микросхем.

Б. Формирование системы из набора IP блоков

Система на кристалле построена на основе готовых функциональных блоков. Такой подход обеспечивает возможность максимальной унификации системы и значительно упрощает адаптацию необходимого программного обеспечения. Собственно говоря, большая часть программного обеспечения для процессоров ARM из имеющегося на рынке, может исполняться системой без внесения каких-либо изменений, либо с минимальной адаптацией.

СБИС включает в свой состав IP блоки многих известных производителей, таких как: ARM, Silicon Image, Fujitsu, Aeroflex Gaisler, Takumi.

В то же время, микросхема включает набор IP блоков собственной разработки: видео и аудио контроллеры, контроллер NAND Flash памяти, ЦПС на основе ядра NMC3, блок декодирования транспортного потока и криптопроцессор.

Использование IP блоков различных поставщиков порождает потенциальные проблемы согласования их работы в составе системы.

Типичными задачами интеграции сторонних IP блоков в систему являются:

- Согласование интерфейсов блоков, как на физическом уровне, так и на уровне транзакций. Разрабатываются оболочки для согласования протоколов работы шинных интерфейсов.
- Согласование программных интерфейсов блоков, например, форматов данных при их размещении в памяти. Решение этих задач может потребовать как модификаций в программном коде, так и разработки аппаратных блоков, формирующих данные в требуемом формате.
- Разработка дополнительных моделей тестового окружения и функциональных тестов, отрабатывающих сценарии работы, характерные для разрабатываемой СБИС.

Таким образом, использование готовых IP, хотя и

снижает трудозатраты по общей разработке системы, но, все равно, объем работ по интеграции таких блоков может оказаться значительным.

В. Характеристики микросхемы.

В таблице 1 приведены технические параметры кристалла.

Таблица 1

Технические параметры микросхемы.

Технология изготовления	КМОП 90 нм
Размер кристалла	8 x 8 мм
Напряжение питания	1,2/1,8/3,3 В
Типовая мощность потребления	<2 Вт
Частота ядра	324 МГц
Частота внутренней шины	162 МГц
Объем внутренней памяти	8 Мбит
Тип корпуса	BGA544

Характеристики микросхемы вполне могут позволить ей занять достойное место на отечественном рынке, в различных областях применения, от цифровых телевизионных приставок бюджетного уровня до многофункциональных мультимедийных центров.

IV. ОСНОВНЫЕ ПРИНЦИПЫ ОРГАНИЗАЦИИ РАЗРАБОТКИ

Организация разработки и отладки системы строится на следующих принципах:

- Многоступенчатая отладка системы на всех этапах проектирования. Тестовые последовательности формируются на этапе разработки отдельных блоков системы и используются для проверки системы вплоть до испытаний прототипа устройства на базе СБИС.
- Отладка попарного взаимодействия между отдельными блоками системы, как на уровне физических интерфейсов, так и на уровне приложений.
- Отладка в сочетании с разработкой ПО, позволяющая отработать реалистичные сценарии функционирования системы.
- Раннее прототипирование целевой системы. Основная стратегия отладки – выявление возможных ошибок на ранних этапах разработки, когда их исправление обходится дешевле.

Отладка СБИС возможна тремя методами: логическим моделированием СБИС или ее частей; прототипированием частей СБИС; отладкой тестовых кристаллов. Логическое моделирование – достаточно медленный процесс, обеспечивающий частоту работы устройства в 10^2 - 10^3 Гц, что в 10^6 раз меньше реаль-

ных рабочих частот. Создание тестовых кристаллов – процесс длительный и дорогостоящий.

Таким образом, наиболее эффективным средством отладки блоков СБИС является прототипирование.

Для отладки проекта СБИС ДЦТС была разработана специализированная аппаратно-программная платформа (АПП).

Аппаратно-программная платформа состоит из:

- комплекта модулей, в том числе: базового модуля, вычислительного модуля, логического модуля, одного или нескольких, набора интерфейсных модулей;
- управляющего оборудования, осуществляющего контроль АПП, которое включает персональный компьютер и интерфейсные устройства, обеспечивающее связь между персональным компьютером и модулями АПП;
- дополнительного тестового и измерительного оборудования для экспертной и качественной оценки функционирования АПП, включая: генератор тестовых транспортных потоков, устройство воспроизведения аудио, устройство воспроизведения видео и так далее в зависимости от набора функциональных блоков СБИС ДЦТС;
- тестового программного обеспечения, для оценки правильности функционирования модулей АПП и АПП в целом;
- системного программного обеспечения, обеспечивающего функционирование АПП как под управлением персонального компьютера, так и автономно, включая: операционную систему, работающую на АПП, набор драйверов модулей АПП, в том числе, драйверов логических устройств СБИС ДЦТС, размещаемых в логическом модуле; программного обеспечения управляющего компьютера, обеспечивающего конфигурирование АПП, запуск и отладку ОС, драйверов устройств, прикладного ПО под управлением ОС;
- маршрута проектирования СБИС ДЦТС с использованием АПП (технологии разработки СБИС), регламентирующего разработку СФ-блоков СБИС ДЦТС, подготовку их к прототипированию в аппаратуре АПП, тестирование и отладку блоков, используя прототипирование, разработку и отладку ПО СФ-блоков СБИС ДЦТС, отладку взаимодействия блоков в составе СБИС ДЦТС.

Комплект модулей АПП включает в себя:

- базовый модуль;
- основной вычислительный модуль;
- набор логических модулей;
- набор интерфейсных модулей

Структура аппаратно-программной платформы представлена на рисунке 4.

Основой моделируемой системы является ядро процессора ARM1176JZF-S и системная шина по спецификации AMBA 3.0 AXI. Системная 64-разрядная

шина AXI является связующим элементом между компонентами системы и доступна для всех компонентов АПП.

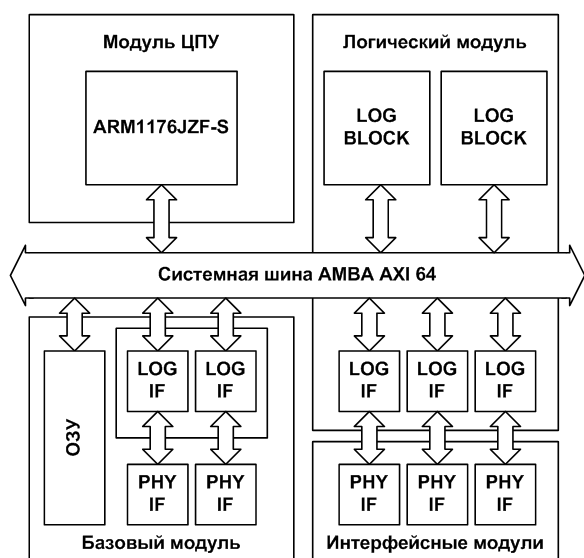


Рис. 4. Структура аппаратуры АПП

В соответствии со структурой СБИС ДЦТС строится структура АПП.

Типовые, общепотребимые интерфейсы размещаются на базовом модуле и могут быть использованы при проектировании СБИС различного назначения.

В качестве основного вычислительного модуля использован модуль на основе ядра процессора ARM1176JZF-S, аналогичный примененному в СБИС.

Логический модуль предназначен для размещения исследуемых блоков как вычислительных, так и интерфейсных.

В случае отладки интерфейсных блоков, в логическом модуле размещаются цифровые части специализированных интерфейсных устройств. Физические, аналоговые специализированные части интерфейсных блоков изготавливаются в виде модулей расширения.

Управление системы осуществляется:

- в режиме пошагового контроля, путем подключения к JTAG порту системы персонального компьютера через специализированное интерфейсное устройство, в качестве такого устройства может быть использован RealView ICE;
- в автономном режиме, путем запуска на АПП операционной системы и взаимодействия с системой по сетевому протоколу обмена.

Отладка блока при помощи АПП включает: размещение блока в ПЛИС логического модуля, создание необходимой оснастки для проверки физических характеристик интерфейса, создание специализированного ПО: драйвера устройства, библиотек, позволяющих интегрировать устройство в систему. Таким образом, уже на этапе отладки отдельных блоков разра-

батывается ПО, которое может быть в дальнейшем использовано в основной системе, а тестирование происходит на реальных сценариях работы.

Сложность современных СБИС не позволяет макетировать их полностью, на рабочих частотах. Однако, вполне возможно осуществлять попарную отладку блоков для проверки взаимодействия между ними.

Опыт использования АПП при разработке СБИС ДЦТС продемонстрировал ее эффективность при отладке. Использование АПП позволило выявить ряд функциональных ошибок на ранних стадиях проектирования и разработать и отладить ПО устройств СБИС до изготовления микросхемы, ускорив, таким образом, отладку конечного устройства.

V. ЗАКЛЮЧЕНИЕ

В данной публикации изложена концепция построения СБИС на основе требований к конечным устройствам и используемому ПО. На примере СБИС ДЦТС показано как требования к микросхеме определяются из функциональных задач и структуры устройства телевизионного приемника.

Дается описание основных характеристик микросхемы. Описано построение структуры СБИС с использованием различных IP, особенности совместного применения в системе блоков различных типов и разработчиков.

Изложены основные принципы организации разработки и отладки проекта, в том числе, аспекты использования аппаратно-программной платформы проектирования СБИС в качестве основного инструмента аппаратно-программной верификации сложных функциональных блоков микросхемы и создания программного обеспечения устройств на основе СБИС.

ЛИТЕРАТУРА

- [1] М. Симонов, А. Лейбов, Ю. Шавдия Переход на цифровое телевизионное вещание в Российской Федерации // Электроника: Наука, Технология, Бизнес. - 2007. - №8. - С. 20-27.
- [2] П.А. Шевченко, А.В. Шкуренко Декодер цифрового телевизионного сигнала высокой четкости: система на кристалле // Электроника: Наука, Технология, Бизнес. - 2007. - №8. - С. 62-66.
- [3] В. Немудров, Г. Мартин Системы-на-кристалле. Проектирование и развитие. - М.: Техносфера, 2004. - 216 с.
- [4] Ю.И. Бочаров, А.С. Гуменюк, А.Б. Симаков, П.А. Шевченко Проектирование БИС класса «Система на кристалле: Учебное пособие. - М.: МИФИ, 2008. - 188 с.
- [5] К. Быструшкин Современная элементная база для аналого-цифровых телевизоров TV/DVB // Электронные компоненты. - 2002. - №6. - С. 1-4.