

# Конвейерные аналогово-цифровые преобразователи с цифровой калибровкой

В.В. Ракитин

ФГУП "Научно-исследовательский институт физических проблем им. Ф.В. Лукина",  
rakitin@niifp.ru

**Аннотация** – Рассмотрены вопросы повышения точности аналогово-цифровых преобразователей (АЦП) за счет самонастройки. Описана структура полуторазрядного конвейерного АЦП. Приведены различные способы и варианты калибровки. Представлены данные по эффективности конвейерных АЦП с калибровкой.

**Ключевые слова** – АЦП, конвейерные АЦП, цифровая калибровка.

## I. ВВЕДЕНИЕ

Прогресс кремниевой КМОП технологии повышает эффективность цифровых интегральных схем, но затрудняет построение аналоговых интегральных схем. При нанометровых размерах транзисторов сильно проявляются короткоканальные эффекты, снижение напряжения питания приводит к уменьшению динамического диапазона. Для устранения подобных проблем начинают использовать цифровую компенсацию (цифровую самонастройку) аналоговых устройств [1]–[8]. В аналогово-цифровых системах присутствие АЦП позволяет выполнить их калибровку.

Цель данной статьи – показать возможности цифровой калибровки на примере конвейерных АЦП.

## II. КОНВЕЙЕРНЫЕ АЦП С КАЛИБРОВКОЙ

Введению калибровки в конвейерные АЦП способствует идентичность и независимость его каскадов, внутренняя избыточность, встроенные средства исправления ошибок – в их составе имеются цифровые схемы коррекции результата, рис. 1.

Конвейерные АЦП включают входную схему выборки и последовательно соединенные каскады мало-разрядных АЦП с сохранением остатка.

Большой популярностью пользуются 1.5 битные конвейерные АЦП (1.5 b АЦП), в которых каскады (за исключением последнего) представляют собой тернарные АЦП с сохранением остатка.

Каждый такой каскад содержит входную схему выборки и хранения (S/H), два компаратора, образующие тернарный АЦП, управляемый им тернарный цифро-аналоговый преобразователь (ЦАП) и сумматор с удвоением напряжения.

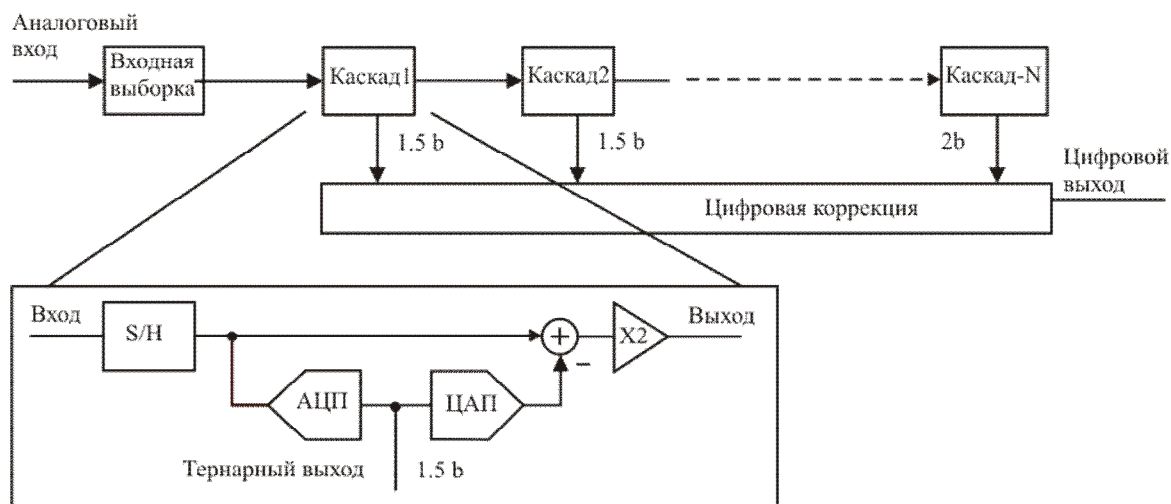


Рис. 1. Конвейерный 1.5 битный АЦП

Он преобразует входной сигнал в цифровой и аналоговый выходные сигналы в соответствии с ниже-следующей Табл.1

Таблица 1

Алгоритм работы тернарного АЦП

Входной Сигнал	Цифровой выход	Аналоговый выход
$V_{I,k}$	$d_k$	$V_{O,k}$
$V_{I,k} \leq -V_R/4$	-1	$2 \cdot V_{I,k} + V_R$
$-V_R/4 \leq V_{I,k} \leq V_R/4$	0	$2 \cdot V_{I,k}$
$V_{I,k} \geq V_R/4$	1	$2 \cdot V_{I,k} - V_R$
$V_R$ – опорное напряжение, $-V_R \leq V_{I,k} \leq V_R$		

Тернарные коды преобразуются в двоичное много-разрядное число специальной схемой цифровой коррекции.

Избыточность конвейерного АЦП (двухразрядные АЦП выдают тернарные коды) позволяет исправлять ошибки, обусловленные неточностью порогов компараторов и шумами, пока те не очень велики. Так если на некотором шаге преобразования вместо кода 01 появится код 00, то на следующем шаге код 10 способен во многих случаях скомпенсировать эту ошибку.

Основной вклад в отклонения от идеальности АЦП вносят аналоговые операции сложения и умножения (удвоения). Будем полагать эти отклонения небольшими. Тогда цифровой выход конвейерного АЦП можно представить в виде  $N$  разрядного числа  $D_{1N}$

$$D_{1N} = \sum_{k=1}^N d_k \cdot \prod_{i=1}^k (ra)_i^{-1} \cong \sum_{k=1}^N d_k \cdot (2)^{-k} \cdot (1 + \sum_{i=1}^k m_k) = \sum_{k=1}^N d_k \cdot (2)^{-k} + \left\{ \sum_{k=1}^N d_k \cdot (2)^{-k} R_k \right\} \quad (1)$$

где:  $(ra)_i$  – основания систем преобразования, отличные от 2,  $m_k$  – калибровочные коэффициенты обратных оснований,  $R_k$  – калибровочные коэффициенты разрядов АЦП. Первое слагаемое в (1) соответствует идеальному преобразованию, а второе – ошибке преобразования. Для коррекции работы АЦП необходимо из его выходного сигнала вычитать величину ошибки. Ошибка представляет собой взвешенную сумму текущих значений разрядов  $d_k$ , весами которых выступают калибровочные коэффициенты  $R_k$  или  $m_k$ . Могут использоваться и калибровочные коэффициенты, непосредственно определяемые разбором параметров элементов каскадов.

### III. СПОСОБЫ КАЛИБРОВКИ

Определение калибровочных коэффициентов (калибровка) может быть предварительным (foreground) [1-2] и постоянным – фоновым (background) [3-8]. Первое выполняется до или между сеансами работы

АЦП и не учитывает ухода параметров под влиянием внешних воздействий (изменения температуры, вариации напряжения питания). Второе связано с необходимостью отвлечения части ресурсов АЦП.

Суть калибровки заключается в формировании специального пробного входного сигнала и сравнений реального цифрового сигнала с идеальным. Их различие используется для изменения калибровочных коэффициентов, которые сохраняются во внутренней памяти АЦП. Существуют различные способы и алгоритмы калибровки.

При последовательном способе производится по-каскадная калибровка, начиная от некоторого разряда к более значащим [1]. Выбранный  $k$  разряд считается старшим для усеченного АЦП, который может выдать  $(N - k + 1)$  разрядный код  $D_{kN}$  при подаче на его вход определенного сигнала. Этому сигналу соответствует идеальный код  $D_{kN}^*$ . Различие  $D_{kN}$  и  $D_{kN}^*$  будет служить сигналом настройки калибровочного коэффициента  $k$  разряда. После завершения калибровки текущего разряда он считается идеальным.

В реальных условиях работы АЦП имеется только один точный аналоговый сигнал – опорное напряжение  $V_R$ . Вместе с тем достаточно просто сформировать сигналы приблизительно равные опорному сигналу с некоторым коэффициентом, например,  $V_R/4$ . Если порог компаратора также равен этой величине, то появляется возможность определения  $m_k$ . Блок схема, реализующая такой подход, приведена на рис.2.

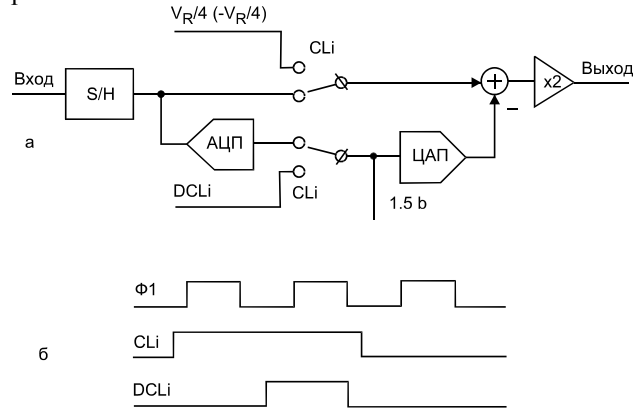


Рис. 2. Коммутация сигналов (а) и временная диаграмма (б) при калибровке отдельного каскада

Выполним дважды цифровое преобразование аналогового сигнала  $V_R/4$ , принудительно установив  $d_k$  равным 0 и 1. В идеальном случае за счет избыточности 1.5 b АЦП (его корректирующей способности) результаты совпадут с точностью до единицы младшего разряда. Если  $m \neq 0$  результаты будут различны:  $D_{kN}(0)$  и  $D_{kN}(1)$ ,

соответственно. Поскольку в обоих случаях преобразуется одна величина, то различие выходных кодов на шаге  $T$  можно использовать для итерационной калибровки

$$m[T + 1] = m[T] + \Delta \cdot \{D_{KN}(1) - D_{KN}(0)\}, \quad (2)$$

где:  $\Delta$  – коэффициент, определяющий точность и скорость настройки. В отсутствие шумов настройка может быть проведена за один шаг.

После калибровки  $k$ -го каскада, переходят к более значащему ( $k - 1$ ) каскаду.

При параллельном способе, калибровка всех каскадов выполняется одновременно по сигналу ошибки преобразования в соответствии с вкладом в общую ошибку. В отличие от последовательных, параллельные алгоритмы рассматривают АЦП как "черный" ящик, описываемый моделью с настраиваемыми коэффициентам [4]. Блок схема, реализующая подобный подход, изображена на рис.3.

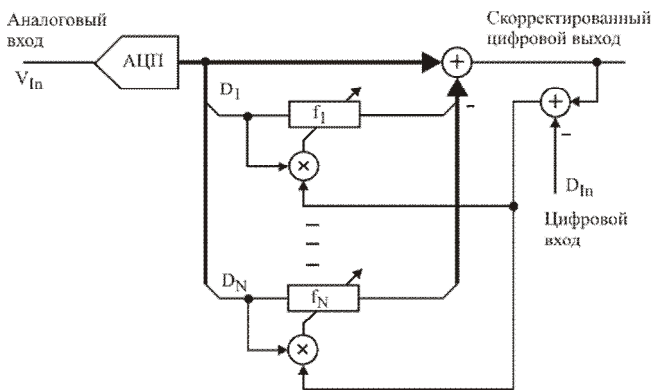


Рис. 3. Параллельная калибровка

Если имеется набор входных сигналов с известными значениями и соответствующие им значения выходных кодов  $D_{iN}^*$ , то  $R_k$  можно определить, решая систему линейных уравнений или итерационным процессом, если данные поступают последовательно. Обычно для этого используется алгоритм минимизации среднеквадратичной ошибки

$$R_k[T + 1] = R_k[T] + \Delta \left( D_{iN}^*[T] - \sum_{k=1}^N d_k[T] \cdot R_k[T] \right) \cdot d_k[T]$$

Оба способа эффективны при малых отклонениях параметров каскадов АЦП от идеальных значений.

Важнейшим вопросом, при любом способе, является скорость сходимости процесса калибровки. Она существенно зависит от наличия шумов в системе, обусловленных, в том числе, и точностью вычислений. Как следует из литературы и результатов наших исследований, при последовательной калибровке количество итераций лежит в интервале от нескольких десятков до нескольких сотен на каскад.

Параллельная калибровка занимает значительно большее время.

#### IV. ВАРИАНТЫ КАЛИБРОВКИ

Выполнение калибровки требует дополнительных аппаратных и временных затрат. Их объем определяется способом калибровки, некоторые из которых показаны на рис.4.

При предварительной последовательной калибровке на входы каскадов, начиная с некоторого, подаются опорные уровни и вычисляются калибровочные коэффициенты. Последние хранятся в специальных регистрах и в сеансе преобразования добавляются к выходному цифровому сигналу, рис.4,а.

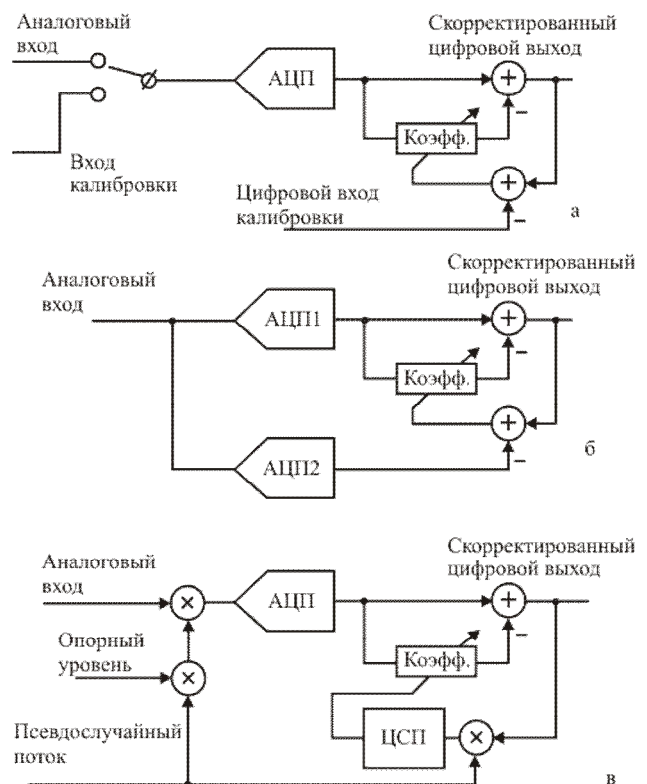


Рис. 4. Способы калибровки: а – по входному калибровочному сигналу, б – с помощью дополнительного АЦП, в – корреляционный способ.

Последовательная калибровка возможна и в фоновом режиме, если для нее выделить специальные интервалы. Поскольку в этих интервалах АЦ преобразование блокируется, то для сохранения непрерывности его выходных данных используют интерполяцию, что неизбежно приводит к снижению рабочей полосы пропускания АЦП [3].

При параллельной калибровке АЦП преобразование не прерывается, но требуются точные данные о входном сигнале или о дополнительном сигнале, обратимо встраиваемом в него. В этом случае реальный выходной сигнал можно сравнить с ожидаемым (идеаль-

ным) выходным сигналом, а их разницу использовать для настройки поправочных коэффициентов [4].

Для точного измерения входного сигнала используют дополнительный АЦП, который обладает более высокой разрешающей способностью за счет, например, меньшего быстродействия, рис.4,б. Таким АЦП может быть алгоритмический АЦП, работающий на более низкой частоте дискретизации [6] или сигма-дельта АЦП, обладающий более высокой точностью за счет усреднения последовательных измерений.

Особо можно выделить вариант использования двух конвейерных АЦП одинаковой разрядности, но отличающихся способом формирования остаточного сигнала, которые калибруются вместе по их разностному сигналу [5].

Заслуживает внимания корреляционный способ калибровки [8]. При этом ко входному сигналу добавляется, а из выходного сигнала вычитается псевдослучайный поток с известной амплитудой, рис.4,в. Если отсутствует корреляция между входным сигналом и псевдослучайным потоком, то реальный коэффициент корреляции может служить сигналом для калибровки АЦП.

#### V. РАЗРАБОТКИ АЦП С КАЛИБРОВКОЙ

Разработки АЦП с цифровой калибровкой ведутся уже на протяжении длительного периода и становятся все более интенсивными при переходе к субмикронной технологии. Параметры некоторых экспериментальных АЦП с калибровкой приведены в Табл.2.

Таблица 2

#### Параметры АЦП с калибровкой

Источник	[5]	[6]	[7]	[8]
Технология, мкм	0.25	0.35	0.25	0.18
Калибровка	BP	BP	B	BK
Питание, В	2.5	3.3	2.5	1.8
Диапазон, В		±0.8	±0.5	±1
P, Вт	0.1	0.24	0.76	0.29
N, бит	16	12	12	15
F, МГц	1	20	80	20
FOM, пДж	1.6	3	2.3	0.45
DNL (LSB)	0.66		0.1	0.4
INL (LSB)	2.1	0.47	0.24	1.3
SNDR, дБ		71	73	73
Площадь, мм <sup>2</sup>	2.9	7.5	22.6	3.9
Сокращения: В –последовательная, BP – параллельная, BK –корреляционная				

Все представленные в Табл.2 АЦП выполнены по КМОП технологии с минимальным топологическим размером, указанным в таблице. Выигрыш по точности при наличии калибровки составляет не менее двух разрядов. Ее введение неизбежно приводит к услож-

нению схемы и дополнительным затратам мощности. Тем не менее, интегральный показатель эффективности АЦП ( $FOM = \frac{P}{F \cdot 2^N}$ ) значительно снижается.

Ключевыми элементами АЦП традиционно являются операционные усилители (ОУ). Введение калибровки позволяет ослабить требования к ОУ. Более того, калибровка позволяет применять упрощенные варианты ОУ без обратной связи и с неполной установкой. В последнее время обсуждаются альтернативные варианты построения КМОП АЦП на переключаемых конденсаторах с заменой ОУ на компаратор, управляющий источниками тока [9]. По прогнозам это позволит в несколько раз повысить эффективность быстродействующих АЦП.

#### VI. ЗАКЛЮЧЕНИЕ

Использование цифровой калибровки в аналогово-цифровых схемах становится эффективным средством повышения точности АЦП. С развитием субмикронной и нанотехнологии оно становится все более востребованным. Проектирование перспективных аналогово-цифровых микросистем предъявляет новые требования как к их архитектуре, так и к методам и алгоритмам оптимизации.

#### ЛИТЕРАТУРА

- [1] Karanicolas A., Lee H., Bacrania K. A 15-b 1MSample/s digitally self-calibrated pipeline ADC // IEEE J. Solid-State Circuits. – 1994. - V.28. - № 12. - P. 1207 – 1215.
- [2] Chuang S-Y, Sculley T. A Digitally Self-Calibrating 14-bit 10-MHz CMOS Pipelined A/D Converter. // IEEE J. Solid-State Circuits. – 2002. - V.37. - № 6. – P. 674 – 683.
- [3] Moon U.-K., Song B.-S. Background digital calibration techniques for pipelined ADCs. // IEEE Trans. Circuits Syst. II. – 1997. - V. 44. - № 2. - P. 102 – 109.
- [4] Chiu Y., Tsang C., Nikolic B., Gray P. Least Mean Square Adaptive Digital Background Calibration of Pipelined Analog-to-Digital Converters // IEEE Trans. Circuits Syst. II. – 2004. - V. 51. - №. 1. -, P 38 - 46.
- [5] McNeill J., Coln M., Larivee B. "Split ADC" Architecture for Deterministic Digital Background Calibration of a 16-bit 1-MS/s ADC. // IEEE J. Solid-StateCircuits. - 2005 - V. 40. - № 12. – P. 2437 – 2445.
- [6] Wang X., Hurst P., Lewis S. A 12-Bit 20-Msample/s Pipelined Analog-to-Digital Converter With Nested Digital Background Calibration // IEEE J. Solid-StateCircuits. – 2004. – V. 39. - №11. – P. 1799 - 1808.
- [7] Grace C., Hurst P., Lewis S. A 12-bit 80-MSample/s Pipelined ADC With Bootstrapped Digital Calibration // IEEE J. Solid-StateCircuits. – 2005. - V. 40. - № 5. – P. 1038 – 1046.
- [8] Shu Y-S, Song B-S. A 15-bit Linear 20-MS/s Pipelined ADC Digitally Calibrated With Signal-Dependent Dithering. // IEEE J. Solid-StateCircuits. – 2008. - V. 43. – P. 342 – 350.
- [9] Lee H-S, Sodini C. Analog-to-Digital Converters: Digitizing the AnalogWorld // Proceedings of the IEEE. – 2008. – V. 96. - № 2. – P. 323 – 334.