

Модель учета рельефа границы раздела Si/SiO₂ наноразмерного МДП-транзистора в среде TCAD Sentaurus

Е.А. Артамонова, А.А. Голишников, Т.Ю. Крупкина, Д.В. Родионов, Ю.А. Чаплыгин

Национальный исследовательский университет «МИЭТ», ieem@miee.ru

Аннотация — Рассмотрены эффекты, связанные с атомным рельефом на границе раздела кремний – подзатворный окисел. Проведен анализ составляющей подвижности, связанной с рассеянием на рельефе границы раздела Si/SiO₂ в наноразмерном МДП-транзисторе. Рассмотрены особенности моделирования таких транзисторов с учетом влияния шероховатости границы раздела Si/SiO₂ в среде TCAD Synopsys.

Ключевые слова — приборно-технологическое моделирование, TCAD, граница раздела Si/SiO₂, МДП-транзистор, атомистические эффекты, моделирование подвижности носителей.

I. ВВЕДЕНИЕ

Программная среда TCAD (Technology Computer Aided Design) [1] позволяет исследовать характеристики интегральных структур, используя в качестве входной информации топологию исследуемого элемента и описание технологического процесса его формирования. Такой подход чрезвычайно полезен, если необходимо установить взаимосвязь между электрическими характеристиками элементов ИС и параметрами технологических операций, оценить воспроизводимость рабочих характеристик элемента при заданных значениях технологического разброса, определить устойчивость проектируемой схемы к изменению технологического процесса, к переходу на новый уровень проектных норм.

Большинство исследований, требующих многократного численного моделирования структур с учетом вариаций технологических параметров, выполняется с использованием специальной программной оболочки или автоматизированного рабочего места. Такая оболочка интегрирует программные продукты в единую среду TCAD, позволяет создавать и выполнять в автоматическом режиме вычислительные проекты, объединяющие многовариантное высокоточное технологическое и приборное моделирование, и представляет собой, по сути, систему виртуального производства. Точность численных экспериментов в среде виртуального производства определяется алгоритмами формирования сетки и точностью используемых моделей. Однако адекватность моделей требует

дополнительных исследований в условиях, когда осуществляется переход к созданию интегральных устройств, выполненных на основе проектных норм нанометрового диапазона, и размеры областей в транзисторе становятся сравнимы с периодом кристаллической решетки кремния. В частности, традиционные программные средства сквозного моделирования, объединяемые в систему виртуального производства, не позволяют учитывать шероховатость границы раздела Si/SiO₂, влияющую на характеристики наноразмерных интегральных структур.

Задачей данного исследования является разработка подхода к настройке моделей подвижности носителей, используемых в системе виртуального производства TCAD Sentaurus с учетом наличия рельефа на границе Si/SiO₂.

II. АТОМИСТИЧЕСКИЕ ЭФФЕКТЫ В НАНОРАЗМЕРНЫХ ТРАНЗИСТОРАХ

Наблюдаемый экспериментально [2, 3] значительный статистический разброс характеристик наноразмерных транзисторов связан с различными проявлениями дискретности материи. Вытекающие из фундаментальных свойств материи эффекты оказывают, с одной стороны, влияние на процессы формирования наноразмерных интегральных структур, а с другой стороны, воздействуют на результирующие электрические характеристики. В настоящее время выделен целый ряд таких эффектов в области создания наноразмерных элементов ИС, в том числе:

- дискретность распределения легирующей примеси;
- рельеф границы раздела Si/SiO₂;
- шероховатость края линий (LER – line edge roughness);
- гранулированная структура поликремниевых слоев и флуктуации разности работ выхода затвор – подложка.

Данная работа рассматривает эффекты, связанные с атомным рельефом на границе раздела кремний – подзатворный окисел. Нарушения регулярности и случайный характер связей в аморфном оксиде

кремния приводит к флуктуациям рельефа границы раздела Si/SiO₂ в атомном масштабе. Флуктуации рельефа Si/SiO₂ обуславливают дополнительный разброс порогового напряжения в транзисторах малых размеров, а также дополнительное рассеяние носителей в инверсионном слое.

Современные методы исследований позволяют анализировать характер поверхности с атомарной точностью и проводить экспериментальную оценку параметров границы раздела. К таким методам относятся просвечивающая электронная микроскопия и атомная силовая микроскопия.

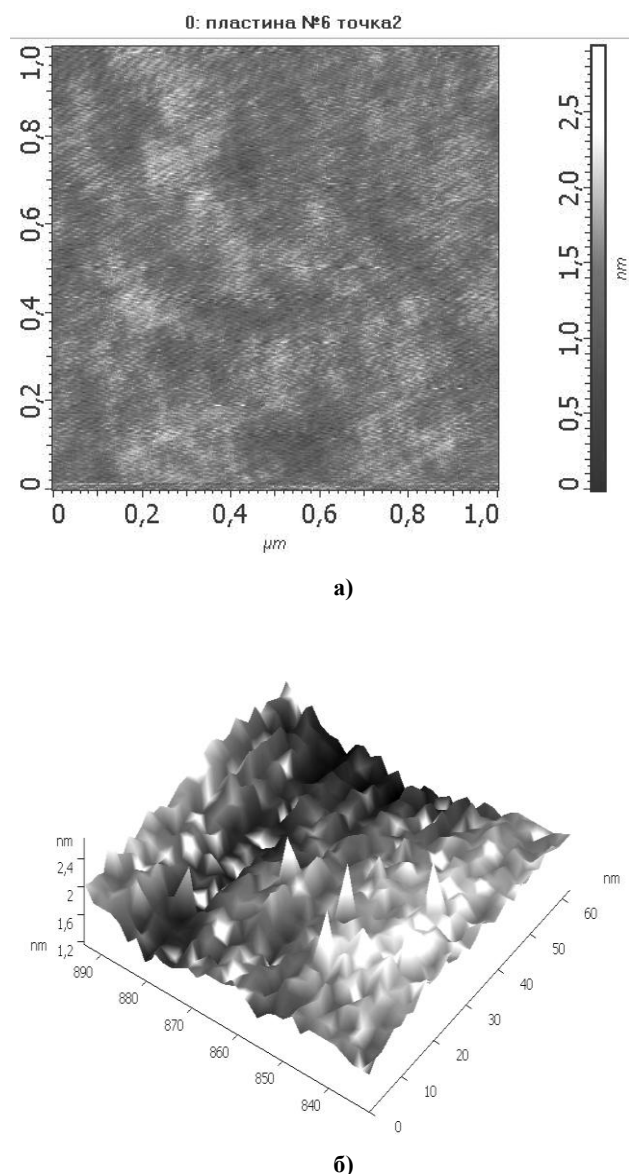


Рис. 1. Результаты исследования поверхности кремниевой пластины методом АСМ: а – двумерное изображение; б - трехмерное изображение фрагмента поверхности

Метод атомной силовой микроскопии (АСМ) позволяет получать информацию о топографии

исследуемого образца путем регистрации взаимодействия кантилевера с исследуемой поверхностью. Использование АСМ для анализа рельефа поверхности позволяет оперативно оценивать статистические параметры, характеризующие ее неоднородность, такие как: максимальная и минимальная высота рельефа, средняя высота точек поверхности, среднее арифметическое отклонение (шероховатость), среднеквадратичное отклонение, асимметрия и эксцесс распределения точек по высоте и другие. На рис. 1 приведено изображение участка поверхности кремниевой пластины с ориентацией <100>, полученное методом атомной силовой микроскопии в полуконтактной моде (а) и трехмерное изображение фрагмента поверхности (б).

Как видно на рис. 1, поверхность кремниевой подложки, если рассматривать ее в диапазоне десятков и единиц нанометров, не может считаться идеально ровной. В данном случае исследованный участок имел типичные параметры, характеризующие поверхность кремния: максимальный перепад высот около 3 нм, средняя квадратичная шероховатость 0.27 нм.

Роль рассеяния носителей на поверхностном рельефе возрастает с ростом эффективного электрического поля в канале, что характерно для наноразмерных МДП-транзисторов. Это обуславливает важность учета атомного рельефа при численном моделировании транзисторных структур.

III. ЧИСЛЕННЫЙ АНАЛИЗ С УЧЕТОМ РАССЕЯНИЯ НА ФЛУКТУАЦИЯХ РЕЛЬЕФА

Применяемые в среде TCAD Synopsys модели подвижности носителей заряда учитывают основные механизмы рассеяния носителей, связанные с границей раздела Si/SiO₂. К ним относится рассеяние на акустических фонах и рассеяние на неоднородностях границы раздела.

Анализ адекватности модели составляющей подвижности, связанной с рассеянием на рельефе границы раздела Si/SiO₂ в МДП-транзисторе, был проведен путем сравнения [4] результатов численного моделирования в среде TCAD и экспериментальных данных, полученных в работе [5]. Встроенная теоретическая модель для μ_{sr} имеет вид [1]:

$$\mu_{sr} = \left\{ \left[\left(\frac{F_{\perp}}{F_{ref}} \right)^{A^*} / \delta \right] + \frac{F_{\perp}^3}{\eta} \right\}^{-1},$$

где F_{\perp} - поперечное электрическое поле, перпендикулярное к границе раздела Si/SiO₂, $F_{ref}=1$ В/см, $A^*=2$, δ , η - калибровочные коэффициенты модели.

При использовании данной модели были получены расчетные зависимости μ_{sr} от плотности заряда в канале. Результаты моделирования в сравнении с экспериментом приведены на рис. 2. Моделирование

транзисторных структур проводилось для типового технологического маршрута с проектными нормами 45 нм. Однако в структурах, формируемых при моделировании технологического маршрута в среде виртуального производства с идеально ровной границей раздела, возникновение флуктуаций рельефа не учитывается, таким образом, роль данного физического механизма рассеяния оказывается заниженной. Зависимость μ_{sr} от плотности заряда в канале не соответствует экспериментально наблюдаемым величинам (кривые 1 и 2, рис. 2). Эта зависимость является более слабой по сравнению с экспериментом и не поддается калибровке в случае идеально ровной границы раздела, получаемой в традиционном маршруте сквозного моделирования от технологического процесса к приборным характеристикам. Расхождение с экспериментальными данными удастся преодолеть только в случае введения реальных флуктуаций рельефа подложки на границе с подзатворным диэлектриком (кривые 1 и 3, рис. 2).

На первом этапе коррекция границы раздела выполнялась вручную в процессе редактирования структуры перед расчетом приборных характеристик. Сформированный рельеф соответствовал параметрам структуры, экспериментально исследованной в работе [5]. Амплитуда рельефа границы составляла +/- 0.5 нм, рельеф имел периодическую структуру с периодом 6 нм. Введение искусственно сформированного рельефа позволило выполнить настройку модели с помощью калибровочных коэффициентов.

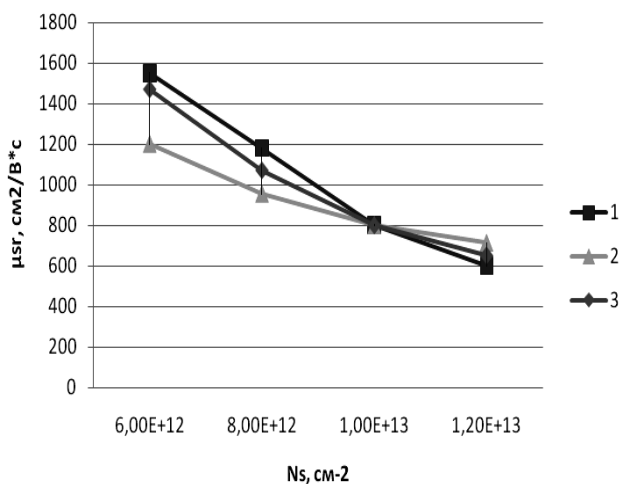


Рис. 2. Зависимость подвижности μ_{sr} от плотности заряда в инверсионном слое (1 – эксперимент [5], 2 – расчет для типового маршрута, 3 – расчет при введении флуктуаций рельефа)

На втором этапе подход с использованием формируемого рельефа применен для исследования влияния данного эффекта на вольтамперные характеристики МДП-транзистора на примере типовых структур, создаваемых в рамках КМОП-процесса с топологическими нормами 45 нм.

Рис. 3 иллюстрирует используемый подход, основанный на сравнении расчетных характеристик МДП-транзисторов с длиной канала 45 нм. Структура транзистора формируется путем сквозного двумерного моделирования в среде TCAD Sentaurus и имеет идеально ровную границу раздела Si/SiO₂ (рис. 3,а). Шероховатость границы вводится путем редактирования геометрии слоев (рис. 3,б), все остальные параметры структуры сохраняются без изменений. На рис. 4 показаны также результаты моделирования подвижности носителей (электронов) для структуры с ровной границей Si/SiO₂ (рис. 4,а) и структуры, учитывающей флуктуацию границы (рис. 4,б).

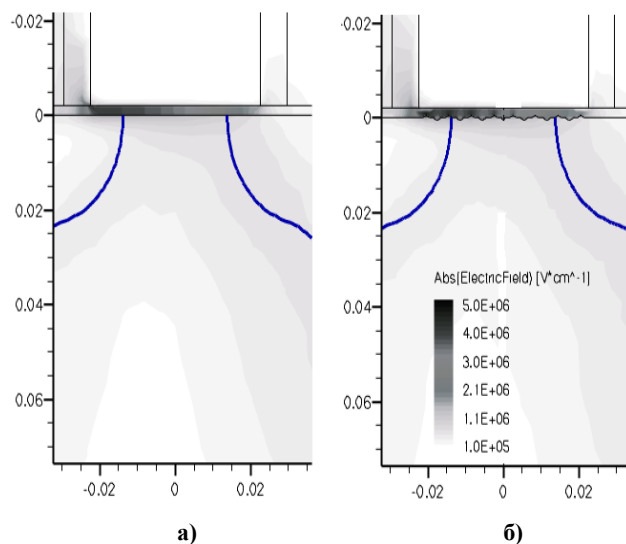


Рис. 3. Распределение электрического поля в канале МДП-транзистора для ровной (а) и шероховатой (б) границы Si/SiO₂

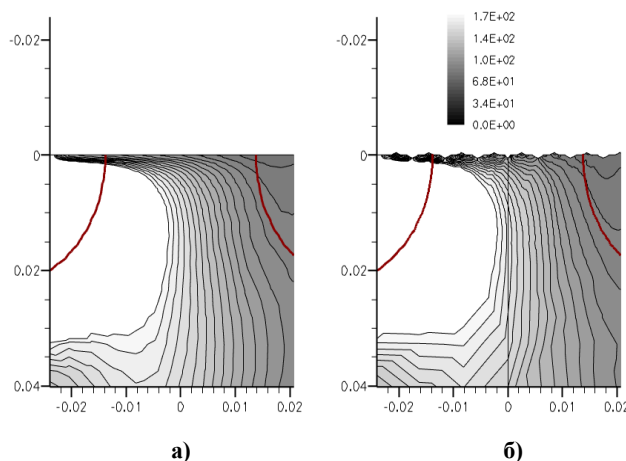


Рис. 4. Распределение подвижности электронов в канале МДП-транзистора для ровной (а) и шероховатой (б) границы Si/SiO₂

Для расчета использовалась гидродинамическая модель переноса заряда, которая позволяет учесть

влияние разогрева носителей заряда и кремниевой решетки. Модель подвижности учитывает рассеяние носителей на акустических фононах (μ_{ac}) и рассеяние на границе Si/SiO₂ (μ_{sr}):

$$\frac{1}{\mu} = \frac{1}{\mu_b} + \frac{D}{\mu_{ac}} + \frac{D}{\mu_{sr}},$$

где μ_b – объемная подвижность, $D = \exp(-x/l_{crit})$, x – расстояние от границы раздела Si/SiO₂, l_{crit} – характеристическая длина. Таким образом, весовой коэффициент D при учете механизмов рассеяния, связанных с поверхностью, падает в e раз на расстоянии l_{crit} от границы раздела.

В табл. 1 приведены результаты моделирования n-МДП-транзистора с топологической длиной канала 45 нм. Значение характеристической длины в модели Ломбарди для подвижности составляет по умолчанию 10 нм [1].

Таблица 1

Расчетные значения тока стока при $U_{cu} = 1.2$ В

I_{cu} , мкА/нм	$U_{зи} = 0.3$ В	$U_{зи} = 1.2$ В
I_1	0.128	1.284
I_2	0.127	1.276
I_3	0.127	1.277

Расчетные значения тока в таблице 1 соответствуют условиям: $I_1 - l_{crit} = 10$ нм, ровная граница; $I_2 - l_{crit} = 10$ нм, рельеф; $I_3 - l_{crit} = 12$ нм, ровная граница. Приведенные данные показывают, что при расчете ВАХ введение рельефа в структуру транзистора эквивалентно увеличению характеристической длины в модели подвижности, следовательно, такой подход может быть применен при выполнении калибровки на этапе приборного моделирования в системе виртуального производства.

IV. ЗАКЛЮЧЕНИЕ

В работе рассмотрены вопросы моделирования в среде TCAD наноразмерных транзисторных структур с учетом атомистических эффектов, проанализировано влияние рельефа на границе раздела Si/SiO₂ на составляющие подвижности носителей в канале и вольтамперные характеристики МДП-транзисторов с наноразмерными проектными нормами. Наличие рельефа расширяет приповерхностную область, в которой преобладает вклад поверхностных механизмов рассеяния. Рассмотрены источники погрешности, возникающие при моделировании структур в приближении идеально ровной границы раздела Si/SiO₂. Показано, что в этом случае зависимость подвижности, связанной с поверхностным

рассеянием, от плотности заряда в инверсионном слое является более слабой по сравнению с экспериментальными данными.

Повышение точности моделирования с использованием методов и средств системы «виртуального производства» на базе TCAD Synopsys, особенно актуальное при дальнейшем уменьшении размеров транзисторов, может осуществляться за счет перехода к использованию метода Монте-Карло, как при моделировании процесса роста окисла, так и при расчете электрических характеристик. С учетом значительной трудоемкости данного метода в качестве альтернативы можно рассматривать использование подходов, связанных с калибровкой моделей, проводимой на основе экспериментальных результатов, в частности, моделей, описывающих подвижность носителей. В данном исследовании рассмотрен один из возможных подходов настройки моделей подвижности в присутствии рельефа границы раздела – увеличение относительного вклада рассеяния на поверхности за счет увеличения характеристической длины l_{crit} на величину, характеризующую рельеф поверхности. В качестве такого параметра возможно использовать экспериментально определяемое (например, с помощью метода атомной силовой микроскопии) среднее значение высоты рельефа (первый момент функции распределения) или оценку рельефа по 10 наиболее выдающимся (вершины и впадины) точкам.

ЛИТЕРАТУРА

- [1] <http://www.synopsys.com>.
- [2] Reid D., Millar C., Roy G., Roy S., Asenov A. Analysis of Threshold Voltage Distribution Due to Random Dopants: A 100000-Sample 3-D Simulation Study // IEEE Transactions on Electron Devices. 2009. V. 56. № 10. P. 2255-2263.
- [3] Hiraiwa A., Nishida A., Mogami T. Statistical Model of Line-Edge and Line-Width Roughness for Device Variability Analysis // IEEE Transactions on Electron Devices. 2011. V. 58. № 6. P. 1672-1680.
- [4] Крупкина Т.Ю., Родионов Д.В., Титова И.Н., Швец А.В. Учет рельефа границы раздела Si/SiO₂ при моделировании наноразмерных МДП-транзисторов // Тр. Международной конференции «Опто-, наноэлектроника, нанотехнологии и микросистемы». Ульяновск, 2011. С. 454-455.
- [5] Zhao Y., Matsumoto H., Sato T., Koyama S., Takenaka M., Takagi S. A Novel Characterization Scheme of Si/SiO₂ Interface Roughness for Surface Roughness Scattering-Limited Mobilities of Electrons and Holes in Unstrained- and Strained-Si MOSFETs // IEEE Transactions on Electron Devices. 2010. V. 57. № 9. P. 2057-2064.