

Быстродействующий АЦП с малым энергопотреблением

Ю.В. Агрич, В.Б. Лифшиц

ИППМ РАН, agrich@ippm.ru

Аннотация — Представлены результаты разработки и измерений быстродействующего конвейерного АЦП с пониженным энергопотреблением. АЦП предназначен для работы в широком диапазоне частот выборки от 10 до 125 МГц. Потребляемая АЦП мощность при работе с одним источником питания напряжением 1.8 В не превышает 80 мВт на максимальной частоте выборки. Предусмотрен режим тока потребления, пропорционального частоте выборки, что позволяет минимизировать ток и потребляемую мощность. АЦП имеет одновольтовый встроенный источник опорного напряжения, но может работать и с внешним опорным напряжением величиной до 1.6 В. Измеренные значения эффективного числа бит АЦП – 10.4 и энергии преобразования – 0.46 пДж/бит.

Ключевые слова — быстродействующий АЦП, конвейерный АЦП, флэш-каскад, УВХ, RSD-каскад.

I. ВВЕДЕНИЕ

Снижение потребляемой мощности быстродействующих АЦП актуально в связи с их широким использованием в связной аппаратуре с батарейным питанием. Развитие технологии с уменьшением проектных норм и напряжения питания позволяет повышать быстродействие АЦП при сохранении и даже снижении потребляемой мощности. Однако разработка специальных архитектурных и схемных решений для уменьшения напряжения питания и тока потребления аналоговых блоков может существенно повысить энергоэффективность АЦП при достигнутом технологическом уровне.

В настоящей работе представлены результаты разработки и исследования быстродействующего

конвейерного АЦП с уменьшенным энергопотреблением. АЦП разработан на базе архитектуры и схемных решений, описанных в работах [1]–[4]. Схема АЦП и методики калибровки доработаны для улучшения точностных параметров, в том числе введена калибровка сегментов, компенсирующая погрешности резистивного делителя.

II. АРХИТЕКТУРА И ОСОБЕННОСТИ СХЕМЫ АЦП

Архитектура и схемные особенности АЦП подробно описаны в [1]–[4], в связи с чем, в настоящей работе проведено только краткое рассмотрение схем и особенностей, важных для анализа и понимания результатов моделирования и исследования параметров АЦП.

На рис. 1а представлена структурная схема АЦП, включающая:

- входной 4-х разрядный флэш-каскад;
- выходной 2-х разрядный флэш-каскад;
- центральный конвейер из 1.5 разрядный Redundant Signed Digit (RSD) каскадов [5];
- два компаратора напряжения (КН) выхода конвейера для калибровки;
- буферные операционные усилители (ОУ) источников опорного напряжения и синфазного уровня конвейера;
- два ЦАП калибровки смещения нуля АЦП и смещения буферного усилителя опорного напряжения конвейера;
- блок логики синхронизации, цифровой коррекции ошибок и калибровки.

Входной флэш-каскад АЦП включает:

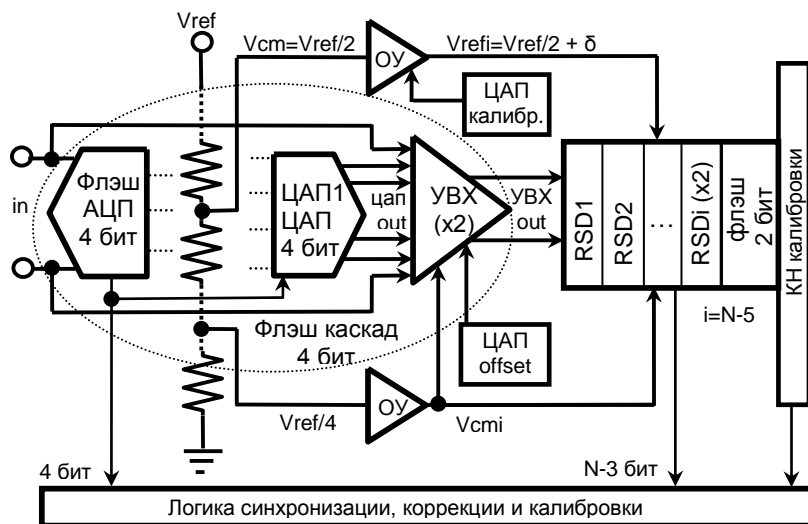


Рис. 1а. Структурная схема N-бит АЦП

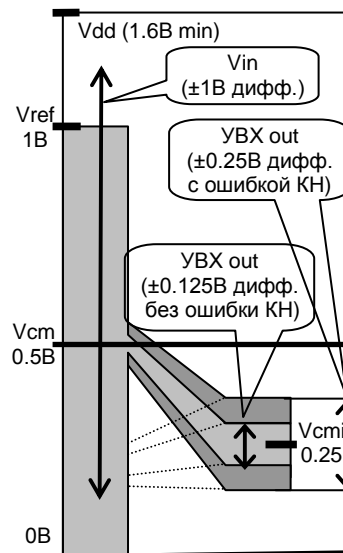


Рис. 1б. Диаграмма напряжений

- 4-х разрядный параллельный АЦП из 16 КН с компенсацией смещения и устройствами выборки-хранения (УВХ);

- сдвоенный 4-х разрядный ЦАП с дифференциальными выходами и последовательным делителем из 32 резисторов, формирующим сетку потенциалов опорных входов КН;

- УВХ, формирующий удвоенную разность входного сигнала и выходного напряжения ЦАП.

1.5-разрядные RSD каскады центрального конвейера содержат по 2 КН и вычитатель–умножитель на 2. Избыточные 0.5 разряда используются для цифровой коррекции ошибок КН [5].

На рис. 16 показана диаграмма опорных напряжений и сигналов на входе и в конвейере АЦП. На диаграмме показаны стандартные опорное и входное напряжения 1В. Однако АЦП сохраняет работоспособность при увеличении опоры и входных напряжений вплоть до напряжения питания, что позволяет увеличить отношение сигнал-шум АЦП.

Выходной сигнал УВХ равен удвоенной разности входного сигнала и напряжения выхода ЦАП. При этом максимальная амплитуда выходного сигнала УВХ в 4 раза меньше амплитуды входного сигнала, что обеспечивает повышение быстродействия при уменьшенном токе потребления.

Уменьшенное опорное напряжение конвейера формируется буферным усилителем от отвода резистивного делителя. Его величина калибруется подстройкой смещения буферного усилителя токовым ЦАП калибровки. Код ЦАПа калибровки определяется в режиме калибровки АЦП. В этом режиме входы УВХ с помощью ключей двух ЦАП поочередно подключают к смежным отводам выбранного сегмента резистивного делителя флэш-каскада и, по результатам сравнения напряжения выхода последнего RSD-каскада с опорным напряжением конвейера, определяют код ЦАПа калибровки опорного напряжения конвейера. Код определяется многократно для всех сегментов резистивного делителя и усредняется.

Калибровка опорного напряжения конвейера компенсирует ошибки, связанные с делением напряжения, смещением буферного усилителя и систематические ошибки усиления УВХ, вызванные рассогласованием емкостей и конечным усилением ОУ.

С целью дальнейшего улучшения точностных параметров, особенно для высокоразрядных АЦП, введена калибровка сегментов, компенсирующая погрешности сегментов резистивного делителя. Эта калибровка использует те же ресурсы аналоговой части АЦП, что и калибровка опорного напряжения конвейера. Калибровка сегментов подробно описана в [4] и в докладе «Калибровка сегментов в конвейерных АЦП» на настоящей конференции.

В АЦП реализована калибровка смещения нуля путем подстройки смещения усилителя УВХ токовым ЦАП. При калибровке смещения вход УВХ подключается к средней точке делителя. По главному переходу выходного кода АЦП последовательным приближением определяют код ЦАПа подстройки смещения усилителя УВХ.

УВХ и КН флэш-каскада, а также все RSD каскады АЦП выполнены с двойной выборкой для повышения быстродействия. Двойная выборка реализуется в УВХ двумя семплерами на переключаемых конденсаторах, поочередно подключаемыми к входу каскада или усилителя. Усилитель все время, за исключением короткого периода переключения семплеров, работает в режиме усиления сигнала. Плата за повышение быстродействия в УВХ с двойной выборкой – дополнительные статические и динамические ошибки из-за рассогласования параметров ключей и конденсаторов, а также моментов выборки.

Предложенная архитектура требует на входах компараторов флэш-каскада масштабированных УВХ, подобных основному УВХ АЦП [2], [3]. Подобие УВХ компараторов и АЦП обеспечивает равенство постоянных времени заряда конденсаторов выборки и, соответственно, минимальное рассогласование моментов выборки входного сигнала в компараторах и УВХ, что необходимо при работе с высокочастотным входным сигналом.

Ошибки КН флэш и RSD каскадов не влияют на точностные характеристики АЦП, если эти ошибки не превышают допустимый уровень, исправляемый цифровой коррекцией с использованием избыточного кодирования в конвейере.

С целью оптимизации тока потребления и мощности АЦП при работе с разной частотой выборки, использован источник тока смещения ОУ и КН, пропорционального тактовой частоте. Источник обеспечивает максимальный ток смещения в наихудших для быстродействия АЦП условиях: параметры моделей транзисторов с минимальным быстродействием, повышенная температура (125°C), минимальное напряжение питания (1.7В). При уменьшении температуры и (или) других параметрах моделей ток смещения уменьшается, обеспечивая экономию тока потребления и мощности АЦП.

По рассмотренной архитектуре разработаны IP блоки и тестовые кристаллы 12 и 16 разрядных 125МГц АЦП на 180нм КМОП технологии с изоляцией глубоким n-карманом, поликремниевыми резисторами, металлическими конденсаторами и 6 слоями металла.

Активная площадь IP блоков АЦП составляет 0.75мм² для 12 бит и 1.41мм² для 16 бит.

III. МОДЕЛИРОВАНИЕ АЦП

Методики моделирования аналоговых блоков и АЦП в целом были ранее представлены в [1] и в настоящей работе не рассматриваются.

A. Моделирование аналоговых блоков АЦП

Приведем результаты моделирования блоков, в наибольшей степени влияющих на точностные параметры АЦП. Параметры блоков определялись в полном диапазоне условий эксплуатации: $V_{dd}=1.6-2V$, температура от $-60^{\circ}C$ до $+125^{\circ}C$ для всех технологических моделей.

Максимальная ошибка по входному напряжению КН флэш и RSD каскадов с учетом рассогласования элементов не превышает 30мВ при допустимой корректируемой ошибке 64мВ. При таком значительном запасе можно считать, что ошибки КН не должны ухудшать параметры АЦП.

Учитывая, что на точностные параметры АЦП влияет множество различных факторов, удобно оценивать их по вкладу в приведенную к входу АЦП среднеквадратичную (rms) ошибку. Полная rms-ошибка АЦП, определяющая его динамические параметры: отношение сигнала к шуму (SNR) и сигнала к шуму с искажениями (SNDR), вычисляется как квадратный корень из суммы квадратов rms-ошибок от различных факторов.

Rms-ошибка обработки постоянного входного сигнала флэш-каскадом (включая ошибки ЦАП и УВХ) по результатам моделирования (tran - анализ) не превышает 50мкВ.

Приведенное к входу АЦП rms-напряжение теплового шума от УВХ и первого RSD-каскада, рассчитанное по результатам noise-анализа в диапазоне частот до 62.5МГц, равно 75мкВ.

Типовое значение rms-джиттера момента выборки, обусловленного блоком формирования сигналов выборки, составляет 0.1пс, что при входном сигнале 2В с частотой 62.5МГц эквивалентно 28мкВ.

Приведенные параметры блоков приемлемы для реализации АЦП с разрядностью до 16 бит.

B. Моделирование IP блока АЦП

Моделирование (tran - анализ) IP блоков АЦП проводилось с учетом паразитных сопротивлений и индуктивностей критичных внешних выводов: земли, питания, опорного напряжения, аналогового и тактового входов. Моделирование проводилось как для исходных схем АЦП (schematic), так и для схем с экстрагированными из топологии основными блоками. Экстракция проводилась с паразитными емкостями (extracted CC) и с паразитными емкостями и сопротивлениями (extracted RC).

Параметры 16 бит АЦП, полученные в результате данного вида моделирования при частоте выборки 125МГц, частоте входного сигнала 61МГц и внешнем опорном напряжении 1В, приведены в таблице 1.

Финишное моделирование статических и динамических параметров АЦП с калибровкой и учетом рассогласования элементов проводилось на

статистической модели АЦП в среде MATLAB [6]. При этом моделировании также учитывались внешние по отношению к статистической модели погрешности: rms-шум АЦП, полученный по результатам tran-анализа, «джиттер» тактового сигнала, приведенный к входу тепловой шум. Обобщенные результаты моделирования 16 разрядного АЦП на статистической модели приведены в таблице 2.

Таблица 1
Параметры 16 бит АЦП по результатам tran-анализа

Параметр	Schematic		Extracted	
	typical	worst	CC,worst	RC,worst
SNDR, дБ	91.8	84.7	79.9	77.4
rms шум, lsb	0.62	1.24	2.33	3.21
Idda, мА	37.2	37.5	37.9	36.6

Таблица 2
Параметры 16 бит АЦП по статистической модели

Выход годных	INL,	DNL	rms error	SNDR
50 %	3 lsb	-1 / +1.5 lsb	4.1 lsb	75 дБ

Таким образом, результаты моделирования 16 разрядного АЦП с учетом всех видов погрешностей показывают достижимость уровня SNDR в 75дБ при аналоговом токе потребления менее 40мА.

B. Моделирование влияния помех от входов/выходов

Для оценки влияния на параметры АЦП помех от входов/выходов проведено моделирование схемы флэш-каскада совместно с полной схемой цифровых и аналоговых входов/выходов, питания, земли и опорного напряжения, включая схемы электростатической защиты, паразитные диоды, сопротивления и индуктивности шин разводки и внешних выводов корпуса. В аналоговые цепи входов, опорного напряжения и выхода УВХ проникают помехи от цифровых выходов и тактового сигнала. Приведенная к входу rms-ошибка флэш-каскада при индуктивности выводов корпуса 5нГн составила 0.17мВ, что ограничивает эффективное число бит АЦП на уровне менее 12.

В частности, для АЦП с разрядностью 12 бит в корпусе с индуктивностью выводов 5нГн приведенная к входу rms-ошибка составит 0.52lsb, что соответствует SNDR=69дБ.

IV. ИЗМЕРЕНИЯ ПАРАМЕТРОВ АЦП

В настоящем разделе представлены результаты измерений параметров 16-разрядных АЦП в режиме 12-разрядных, то есть информация 4-х младших бит игнорировалась. Все измерения проводились с 1В внутренним опорным источником и КМОП выходом.

Параметры нелинейности (INL) и дифференциальной нелинейности (DNL) АЦП измерялись на частоте выборки $F_s=50МГц$ и частоте входного сигнала $F_{in}=10.23МГц$ гистограммным методом по выборке объемом 512М.

Измерения показали типовые значения $INL=2.8lsb$ и $DNL=0.8lsb$, что существенно больше ожидаемых.

Основной причиной больших INL и DNL являются чрезмерно большие погрешности резистивного делителя флэш-каскада из-за влияния краевых условий, некорректно учтенных в топологии. В результате погрешность резистивного делителя превысила расчетный уровень более, чем в 5 раз, что привело к переполнению регистров при расчете кодов калибровки сегментов. Однако по измеренной нелинейности можно рассчитать требуемые коды калибровки сегментов и принудительно ввести их в регистры калибровки АЦП в тестовом режиме (scan mode). Назовем такую калибровку «ручной», в отличие от обычной «автокалибровки». Далее все параметры приводятся для АЦП с автокалибровкой, кроме особо оговоренных случаев использования ручной калибровки.

На рис. 2 представлена INL АЦП:
 - до калибровки (INL_{max}=2.77lsb);
 - после ручной калибровки (INL_{max}=0.54lsb).

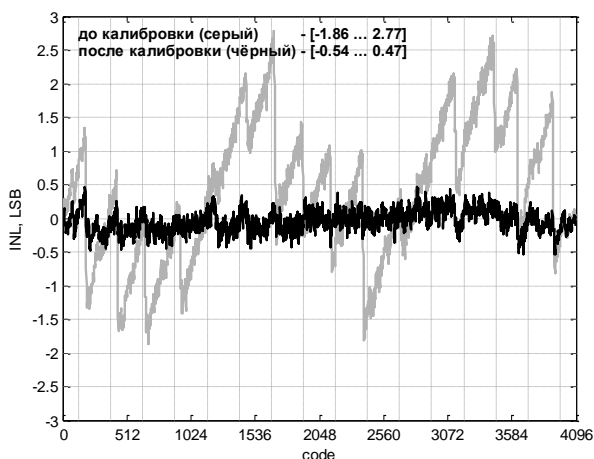


Рис. 2. Нелинейность АЦП до калибровки и после калибровки

Как видим, при условии увеличения ширины регистров и устранения их переполнения, калибровка сегментов способна существенно исправить нелинейность даже при аномально больших погрешностях резистивного делителя.

На рис. 3 представлены нелинейность (INL_{max}=0.54lsb) и дифференциальная нелинейность (DNL_{max}=0.35lsb) АЦП с ручной калибровкой.

Отметим, что DNL, в отличие от INL, слабо зависит от калибровки сегментов из-за шума компараторов флэш-каскада и рассогласования семплеров УВХ. Вследствие этого, даже при некорректной автокалибровке, DNL АЦП менее 1lsb и пропуски кодов отсутствуют, тогда как INL достигает 1.8lsb.

На рис. 4 представлены спектры и SNDR АЦП при $F_s=100\text{МГц}$, $F_{in}=10.234\text{МГц}$ (верхний график) и спектры и SNDR отдельно по каждому семплеру (нижний график).

На рис. 5 представлены спектры и SNDR АЦП и отдельных семплеров в тех же режимах, но после ручной калибровки.

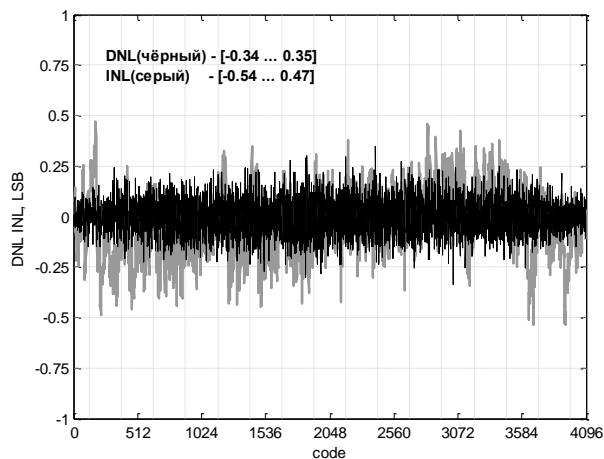


Рис. 3. Нелинейность и дифференциальная нелинейность АЦП после калибровки

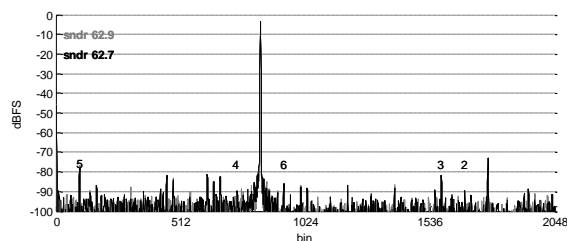
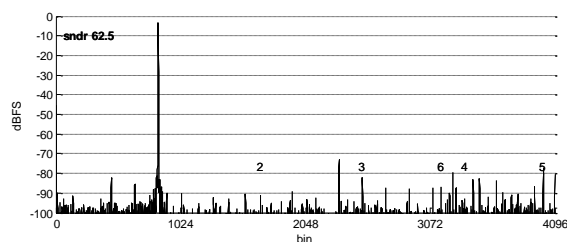


Рис. 4. Спектр и SNDR АЦП с автокалибровкой

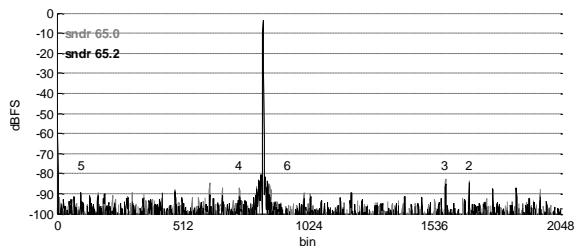
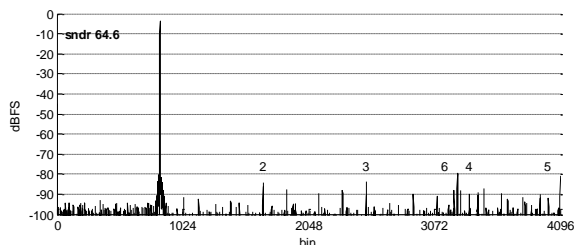


Рис. 5. Спектр и SNDR АЦП с ручной калибровкой

Малая разница в SNDR между двумя семплерами и между худшим семплером и полным АЦП с двойной выборкой показывает, что при достигнутом уровне SNDR рассогласование семплеров вносит несущественную ошибку.

Повышение SNDR АЦП до 64.6дБ после ручной калибровки обусловлено уменьшением INL и нелинейных искажений. Максимальный пик при этом уменьшился с -74дБ до -80дБ.

На рис. 6 представлены зависимости SNDR разработанного АЦП от частоты выборки при двух значениях тока смещения, определяемого опорным напряжением (V_{refbs}) источника тока смещения. Частота выборки, при которой SNDR максимальна, увеличивается с увеличением тока смещения, задаваемого V_{refbs} . Для сравнения на рис. 6 приведён SNDR 12-бит 125МГц АЦП AD9233, измеренный в аналогичных условиях с тем же измерительным оборудованием.

Максимальное значение SNDR 62.6дБ на частоте выборки 105МГц получено при V_{refbs} равном 482мВ. При увеличении частоты выборки более 105МГц SNDR резко падает из-за недостаточного быстродействия ОУ. Увеличение V_{refbs} до 602мВ и, соответственно, тока смещения ОУ обеспечивает то же максимальное SNDR уже на частоте выборки 125МГц.

На рис. 7 представлены зависимости аналогового (I_{dda}) и полного (I_{dd}) токов потребления АЦП от частоты выборки для двух режимов по току смещения.

Максимальному SNDR на частоте выборки 105МГц соответствует полный ток потребления АЦП, включая источник опорного напряжения, всего 37.5мА. Максимальное SNDR на частоте выборки 125МГц достигается при токе потребления АЦП 49мА.

Для сравнения, АЦП AD9233 показывает максимальный SNDR 67дБ на частоте выборки 150МГц при токе потребления 230мА.

Ранее было показано, что неоткалиброванная нелинейность в разработанном АЦП привела к снижению SNDR более, чем 2дБ.

Из зависимостей SNDR для 2-х разных V_{refbs} на рис. 6 видно, что увеличение тока смещения и, соответственно, тока потребления АЦП ведет к ухудшению SNDR на низкой частоте. Повышение напряжения аналогового питания до 2В с увеличением тока потребления, напротив, улучшает SNDR на высокой частоте выборки. Такое anomalous поведение SNDR может быть объяснено в предположении влияния помех, вызванных импульсами тока на индуктивностях выводов аналоговой земли и питания. Для проверки этого предположения проведено измерение SNDR с неподключенными выводами земли (одного из трех) и питания (одного из двух) аналоговых блоков АЦП. Измерение на частоте выборки 100МГц показало снижение SNDR на 1дБ при напряжении аналогового питания $V_{dda}=2В$ и на 1.6дБ при $V_{dda}=1.8В$. Осциллограммы напряжений на неподключенном

выводе аналоговой земли показали броски напряжений величиной до 206мВp-p, синхронные с частотой выборки. Оба вышеприведенных экспериментальных результата свидетельствуют в пользу сделанного предположения.

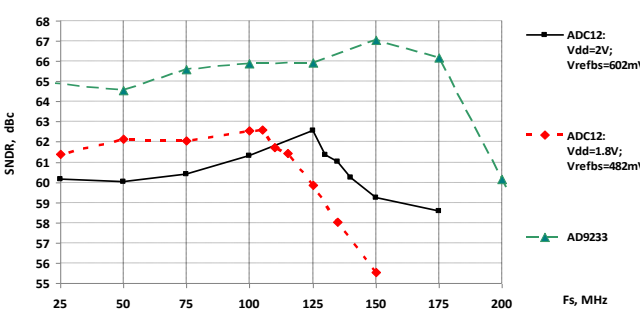


Рис. 6. Зависимости SNDR разработанного АЦП и АЦП AD9233 от частоты выборки ($F_{in}=10.234МГц$)

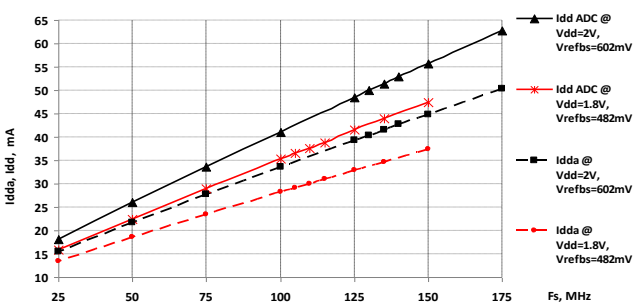


Рис. 7. Зависимости токов потребления разработанного АЦП от частоты выборки

На рис. 8 представлены зависимости SNDR от тока потребления аналоговых блоков АЦП при разных частотах выборки.

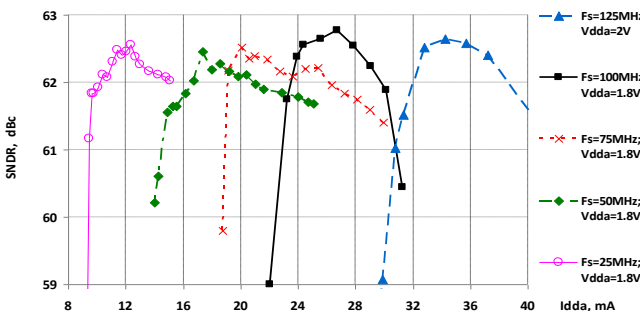


Рис. 8. Зависимости SNDR от аналогового тока потребления ($F_{in}=10.234МГц$)

Участки резкого уменьшения SNDR в областях меньших токов показывают минимальный аналоговый ток потребления, обеспечивающий требуемое для каждой частоты выборки быстродействие. Пологие правые участки спада SNDR обусловлены увеличением шумов с возрастанием тока. Более крутые правые участки спада SNDR при частотах выборки 100МГц ($V_{dda}=1.8В$) и 125МГц ($V_{dda}=2В$) могут быть связаны с недостаточным для ОУ напряжением при больших токах потребления.

На рис. 9 представлены зависимости SNR и SNDR разработанного АЦП и АЦП AD9233 от частоты входного сигнала при частоте выборки 100МГц.

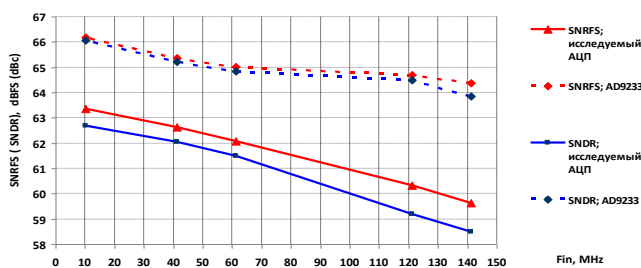


Рис. 9. Зависимости SNDR разработанного АЦП и АЦП AD9233 от частоты входного сигнала при $F_s=100$ МГц

В диапазоне частот от 10 до 60МГц наклон зависимостей у разработанного АЦП и AD9233 примерно одинаков и соответствует значению джиттера тактового сигнала менее 1пс. При частоте входного сигнала более 60МГц наклон зависимости у разработанного АЦП существенно больше. Это может быть связано с увеличением величины ошибок компараторов флэш-каскада при повышении частоты входного сигнала.

В таблице 3 приведены параметры разработанного АЦП и АЦП AD9233, измеренные в идентичных условиях с внутренним опорным источником и КМОП выходом при $F_{in}=10$ МГц.

Таблица 3
Измеренные параметры 12 бит АЦП

Параметр	Разработанный АЦП		AD9233 [7]
	Авто-калибровка	Ручная калибровка	
F_s (SNDRmax), МГц	125		150
INL, lsb	2.8	0.5	0.5
DNL, lsb	0.8	0.35	0.2
Offset, lsb	2		12
SNDR, дБ	62.5	64.6	67
SFDR, дБ	72	78	80
Idd, мА	49		230
Power, мВт	79		415
Stby Power, мВт	0.02		40
FOM, пДж/бит	0.58	0.46	1.51

Данные таблицы показывают, что точностные параметры разработанного АЦП с ручной калибровкой приближаются к параметрам АЦП AD9233, тогда как потребляемые ток и мощность существенно ниже.

Низкая потребляемая мощность разработанного АЦП обусловила и существенно меньшую энергию преобразования на бит, представленную параметром качества FOM (Figure of merit).

Отметим, что образцы разработанного АЦП собраны в корпус с размерами в 2.5 раза большими, чем корпус AD9233, поэтому можно ожидать улучшения точностных параметров в корпусе с

меньшим размером и, соответственно, меньшими индуктивностями выводов.

V. ЗАКЛЮЧЕНИЕ

Предложены и экспериментально апробированы технические решения, обеспечивающие существенное уменьшение энергопотребления быстродействующих конвейерных АЦП.

Измеренные параметры АЦП (SNDR=64.6дБ при потребляемой мощности 79мВт) обеспечивают эффективное число бит 10.4 и энергию преобразования всего 0.46пДж/бит.

Анализ результатов измерений выявил ряд проблем, ухудшающих точностные параметры разработанного АЦП, таких как:

- некорректная топология резистивного делителя;
- наличие паразитных емкостных связей в критических цепях УВХ;
- повышенный шум в аналоговых цепях из-за больших индуктивностей выводов корпуса;
- проникновение помех от цифровых выходов.

Устранение указанных проблем, а также планируемые доработки схемы для повышения эффективности калибровки, по оценке авторов позволят повысить SNDR до 68дБ для 12 бит АЦП и до 75дБ для 16 бит АЦП при сохранении малой потребляемой мощности.

БЛАГОДАРНОСТИ

Авторы выражают благодарность ЗАО «ПКК Миландр» за изготовление образцов АЦП и помощь в изготовлении измерительной оснастки.

ЛИТЕРАТУРА

- [1] Агрич Ю.В., Лифшиц В.Б. Архитектура быстродействующих конвейерных АЦП, оптимизированная под современные субмикронные технологии // Проблемы разработки перспективных микро- и нанoeлектронных систем – 2010. Сб. трудов / под общ. ред. ак. РАН А.Л. Стемповского. М.: ИППМ РАН, 2010. С. 497-502.
- [2] Пат. №2341017 РФ. Быстродействующий аналого-цифровой преобразователь и способ его калибровки / Агрич Ю.В. ; заявл. 29.09.2006 ; опубл. 10.04.2008.
- [3] Пат. №2352061 РФ. Дифференциальный компаратор с выборкой входного сигнала / Агрич Ю.В. ; заявл. 11.02.2008 ; опубл. 10.04.09.
- [4] Пат. №2442279 РФ. Аналого-цифровой преобразователь и способ его калибровки / Агрич Ю.В., Лифшиц В.Б. ; заявл. 27.08.2010 ; опубл. 10.02.2012.
- [5] Rakers et al. US Patent No. 5,644,313 Jul. 1, 1997 redundant signed digit A-to D conversion circuit and method thereof.
- [6] Лифшиц В.Б., Агрич Ю.В. Моделирование статической погрешности конвейерных АЦП с калибровкой // Проблемы разработки перспективных микро- и нанoeлектронных систем – 2010. Сб. трудов / под общ. ред. ак. РАН А.Л. Стемповского. М.: ИППМ РАН, 2010. С. 527-532.
- [7] 12-Bit, 80MSPS/105MSPS/125MSPS, 1.8V Analog-to-Digital Converter, AD9233 // Data Sheets. Analog Devices Inc, U.S.A, 2006.