

# Создание IBIS моделей цифровых микросхем с учетом воздействия внешних факторов

К.О. Петросянц<sup>1</sup>, И.А. Харитонов<sup>1</sup>, А.С. Адонин<sup>2</sup>, А.В. Сидоров<sup>3</sup>, А.В. Александров<sup>3</sup>

<sup>1</sup> Московский институт электроники и математики (технический университет)

<sup>2</sup> ФГУП «НПП «Пульсар»

<sup>3</sup> ФГУП «Всероссийский НИИ Автоматики им. Н.Л. Духова»

**Аннотация** — Оработана методика построения IBIS моделей цифровых микросхем с учетом воздействия факторов температуры и радиации по результатам моделирования их характеристик с использованием SPICE моделей, учитывающих указанные факторы. Модели включены в пакет HyperLynx компании Mentor Graphics для анализа помех и наводок в устройствах на печатных платах

**Ключевые слова** — IBIS-модели, определение параметров, система HyperLynx, Mentor Graphics, повышенная температура, радиационное воздействие, наводки в печатных платах.

## I. ВВЕДЕНИЕ

Проектирование современных высокоскоростных и высокочастотных схем на печатных платах требует учета параметров и взаимовлияния трасс межсоединений платы на работу схемы. Возникает проблема анализа целостности сигналов, т.е. отсутствия паразитных колебаний («звон»), перекрестных помех и изменения потенциала шины земли («дребезг земли»). С ростом рабочих частот цифровых микросхем, их времени переключения и крутизны фронтов важность учета паразитных эффектов печатных плат существенно возрастает. Для описания свойств входных и выходных цепей микросхем, требуемых при анализе целостности сигналов, используется специальный класс IBIS-моделей. IBIS (Input/Output Buffer Information Specification) модели были введены в процесс моделирования вначале фирмой Intel в 90-х годах и затем стандартизованы альянсом электронной промышленности (Electronics Industry Alliance) [1]. Они описывают в табличном виде входные и выходные вольт-амперные характеристики (ВАХ) микросхемы, времена нарастания и спада выходных сигналов, входной и выходной импедансы микросхемы с учетом влияния параметров корпуса (паразитных емкостей и индуктивностей). При этом IBIS модели не описывают внутреннее устройство микросхемы, ее логику работы. За счет своей простоты данный тип моделей обеспечивает в десятки раз меньшие затраты машинного времени при анализе переходных процессов

по сравнению с подробными SPICE описаниями микросхем. Этот класс моделей поддерживается большинством крупнейших фирм-разработчиков ПО (Mentor Graphics, Cadence, Altium и др.) для проектирования схем и систем на печатных платах [2].

К сожалению, отечественные разработчики электронной компонентной базы (ЭКБ), в частности, предназначенной для жестких условий эксплуатации, не предоставляют IBIS-модели для разрабатываемых ими элементов. В этой связи возникают задачи, во-первых, создания таких моделей для отечественных компонентов и, во-вторых, включения их в системы моделирования устройств на печатных платах.

В литературе [3 - 7] описаны стандартные методики создания IBIS моделей цифровых устройств с учетом изменений напряжения питания и рабочей температуры. Вопросы определения параметров этих моделей с учетом влияния фактора радиационного воздействия практически не рассмотрены. В настоящей работе рассмотрено получение IBIS моделей цифровых устройств с учетом факторов температуры и радиационного воздействия и включения их в один из наиболее популярных пакетов для анализа целостности сигналов, помех и наводок на печатных платах HyperLynx компании Mentor Graphics.

## II. СТРУКТУРА И СОСТАВ IBIS МОДЕЛЕЙ

В состав описания IBIS – модели входят структурные элементы GND Clamp, Power Clamp, Pullup и Pulldown, Ramp [4], представленные на рис. 1.

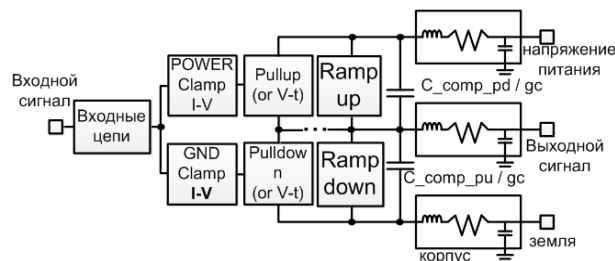


Рис. 1. Состав IBIS-модели

GND Clamp - вольт амперные характеристики входных защитных диодов между входом и землей.

POWER Clamp - вольт амперные характеристики входных защитных диодов между входом и питанием.

Pulldown - характеристики выходной части схемы между выходом и землей, когда схема переведена в состояние логического нуля на выходе.

Pullup - характеристики выходной части схемы между выходом и питанием, когда схема переведена в состояние логической единицы на выходе.

Ramp - скорость переключения описываемой схемы из 0 в 1 и из 1 в 0.

Описания IBIS-моделей получаются на основе знаний вольт-амперных характеристик входов и выходов при различных логических состояниях, паразитных параметров корпуса и переходных характеристик при нормированной активной нагрузке. Для учета возможного разброса параметров микросхем в IBIS модели закладываются номинальные, минимальные и максимальные значения параметров. Для определения параметров моделей используются два метода [4, 7]. Первый из них, практикуемый в зарубежных компаниях, - это использование подробной SPICE модели анализируемой микросхемы для расчета требуемых статических и динамических характеристик с дальнейшей генерацией IBIS модели. Второй метод – создание моделей на основе результатов измерений и обработки характеристик реальных микросхем.

Использование экспериментального подхода для построения IBIS моделей радиационно стойких ИМС сопряжено с серьезными техническими сложностями, большими временными и материальными затратами и для большинства разработчиков трудно реализуемо.

SPICE модели элементов схем, встроенные в стандартные схемные симуляторы, как правило, учитывают влияние температуры на п/п приборы и могут быть использованы для получения номинальных, минимальных и максимальных характеристик IBIS моделей в диапазоне температур. Для микросхем специального назначения в дополнение к температурным эффектам необходимо учитывать факторы радиационного влияния. Однако учет радиационных эффектов вызывает серьезные сложности. Во-первых, SPICE-модели с радиационно-зависимыми параметрами отсутствуют в стандартных симуляторах, а в случае использования специальных библиотек они являются строго охраняемыми фирменными секретами. Во-вторых, даже при наличии таких моделей необходим предварительный анализ наилучших и наихудших характеристик для построения IBIS моделей микросхем как при воздействии только радиации, так и совместном действии температуры и радиации. Эти вопросы практически не отражены ни в отечественных, ни в зарубежных публикациях.

Цель настоящей работы - заполнить имеющийся пробел и распространить методику создания IBIS-моделей цифровых ИМС на случай комплексного воздействия тепловых и радиационных факторов. Задача решается на основе многолетнего опыта разработки и применения SPICE моделей с учетом эффектов температуры и радиации для ИМС, изготовленных по различным технологиям [8-12].

### III. ОПРЕДЕЛЕНИЕ ПАРАМЕТРОВ IBIS-МОДЕЛЕЙ С УЧЕТОМ ВОЗДЕЙСТВИЯ ВНЕШНИХ ФАКТОРОВ

Для иллюстрации процесса создания IBIS модели рассмотрим его на примере хорошо известной микросхемы KP1561IE21 [13], в аппаратуре специального применения. В таблице 1 приведены основные параметры микросхемы. Корпус микросхемы 238.16-1 - 16 выводной DIP.

Таблица 1

*Основные параметры микросхемы KP1561IE21 [13]*

|  |           |
|--|-----------|
| Ток потребления при 5В                                   | 10 мА     |
| Входной ток  | < 0.05мкА |
| Максимальный выходной ток в состоянии логической единицы | 24 мА     |
| Максимальный выходной ток в состоянии логического нуля   | 26 мА     |

Процесс создания IBIS-моделей включает в себя следующие шаги:

1) предварительный анализ микросхемы: определение диапазона напряжений питания, температурного диапазона, технологических разбросов; выбор требуемой версии модели (различные версии моделей имеют разную степень детализации). Поскольку в модели закладываются номинальные, минимальные и максимальные значения параметров, то на данном шаге выясняют, при каких условиях наблюдаются эти значения соответствующих параметров схемы. Традиционно анализ выполняется при разных питающих напряжениях, температурах среды, технологических разбросах. В отличие от традиционного подхода в данной работе дополнительно учитывался фактор радиационного влияния.

2) Расчет (или измерение) требуемых наборов статических и динамических характеристик входных цепей и выходных каскадов данной микросхемы при обеспечении на входах и выходах требуемых логических состояний. Учитывались следующие особенности.

При оценке характеристик диапазон напряжений выбирается из следующих условий. Считается, что максимально возможное напряжение равно удвоенной величине источника питания - с учетом максимального положительного отражения от «длинной линии», которой является трасса на печатной плате. Минимальное значение напряжения равно напряжению питания, но со знаком «минус» для учета максимального отрицательного отражения от «длинной линии». Для питания +5В максимальный диапазон составляет от -5 до +10В.

В дополнение к традиционным измерениям характеристик входных и выходных цепей микросхемы в данной работе проводились расчеты соответствующих характеристик в диапазоне температур -60 +120°C и полученных доз  $\gamma$ -излучения.

Характеристики микросхемы в диапазоне температур достаточно хорошо исследованы и их адекватность подтверждения не требует.

Характеристики микросхемы в диапазоне доз излучения исследованы в гораздо меньшей степени и требуют дополнительного комментария.

Для ряда отечественных КМОП микросхем, используемых в аппаратуре специального назначения и выполненных по проектным нормам 4-6 мкм, в том числе для серии КР1561, авторами разработаны SPICE модели МОП транзисторов с учетом полученной дозы [8, 10]. Адекватность моделей проиллюстрирована на рис. 2, где приведены измеренные (значки) и смоделированные (линии) выходные вольт-амперные характеристики тестового р-канального МОП транзистора с  $W/L=40/4$  мкм (а,б), времена фронтов и задержек КМОП инвертора (в) и RDT-триггера (г) в зависимости от относительной полученной дозы. Здесь и в дальнейшем приведены характеристики для дозы  $D_0$ , при которой схема еще сохраняет логику работы, но заметно деградируют ее характеристики.

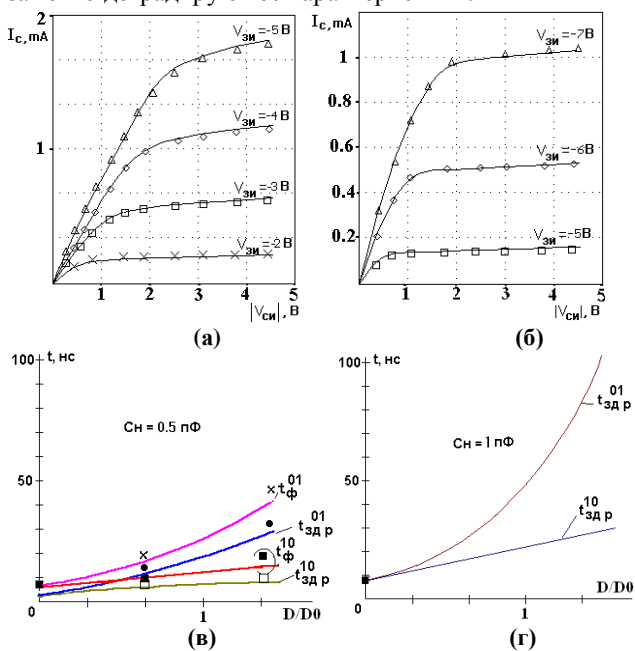


Рис. 2. Измеренные (значки) и смоделированные (линии) выходные вольт-амперные характеристики тестового р-канального МОПТ с  $W/L=40/4$  мкм (а- до облучения, б – после дозы  $2 \cdot D_0$ ), времена фронтов и задержек КМОП инвертора (в) и RDT-триггера (г) в зависимости от относительной полученной дозы.

На рис. 3-6 приведены характеристики каждого блока IBIS модели, рассчитанные с помощью SPICE моделирования данной микросхемы, учитывая влияние температуры ( $-60^\circ\text{C}$ ,  $+27^\circ\text{C}$ ,  $+120^\circ\text{C}$ ) и радиации (доза  $D_0$ ).

#### GND clamp характеристики

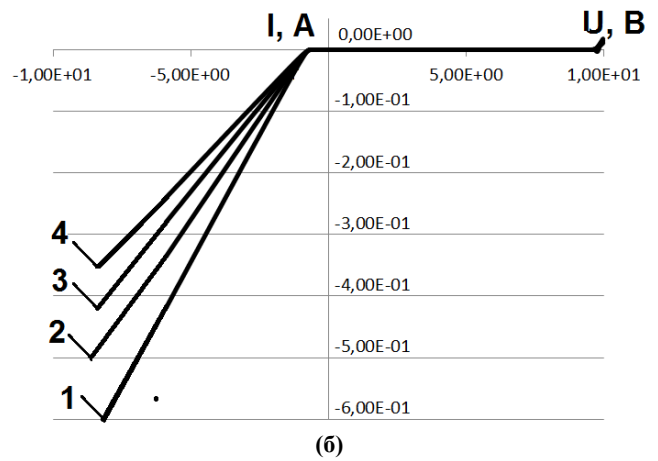
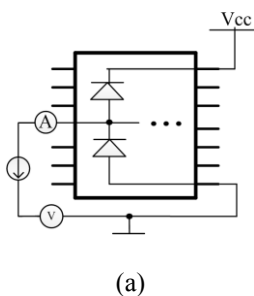


Рис. 3. Схема измерения (а) и смоделированная характеристика (б) GND Clamp (1 -  $-60^\circ\text{C}$ ,  $\max E_{\text{пит}}$ , 2 -  $+27^\circ\text{C}$ , 3-  $+27^\circ\text{C}$  и  $D_0$ , 4 -  $+120^\circ\text{C}$ ,  $D_0$ ,  $\min E_{\text{пит}}$ )

#### Power clamp характеристики

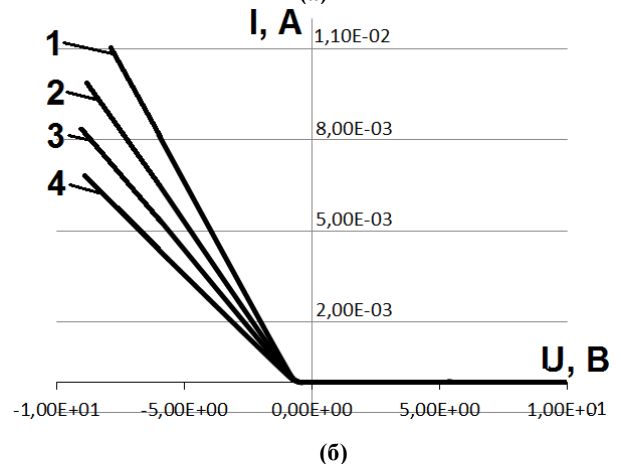
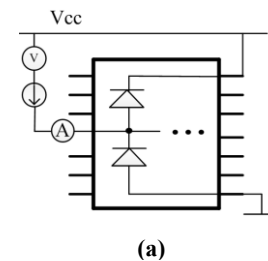
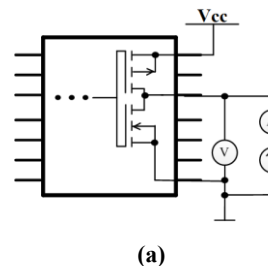


Рис. 4. Схема измерения (а) и смоделированная характеристика (б) POWER Clamp. (1 -  $-60^\circ\text{C}$ ,  $\max E_{\text{пит}}$ , 2 -  $+27^\circ\text{C}$ , 3-  $+27^\circ\text{C}$  и  $D_0$ , 4 -  $+120^\circ\text{C}$ ,  $D_0$ ,  $\min E_{\text{пит}}$ )

#### Pulldown характеристики



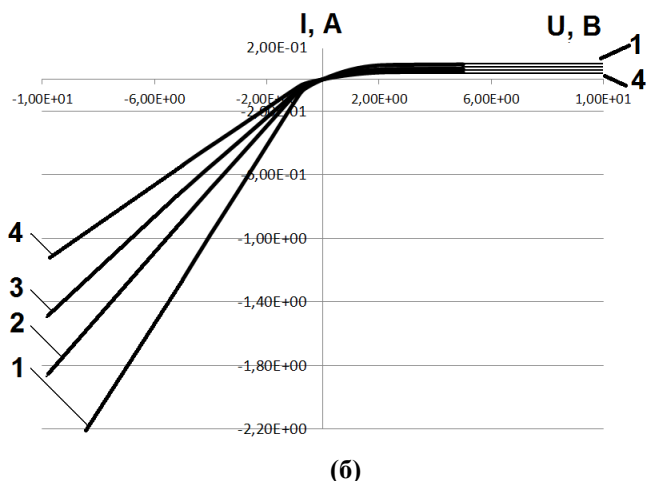


Рис 5. Схема измерения (а) и смоделированная характеристика (б) Pulldown (1 -  $-60^{\circ}\text{C}$ , max  $E_{\text{пит}}$ , 2 -  $+27^{\circ}\text{C}$ , 3 -  $+27^{\circ}\text{C}$  и D0, 4 -  $+120^{\circ}\text{C}$ , D0, min  $E_{\text{пит}}$ )

### Pullup характеристики

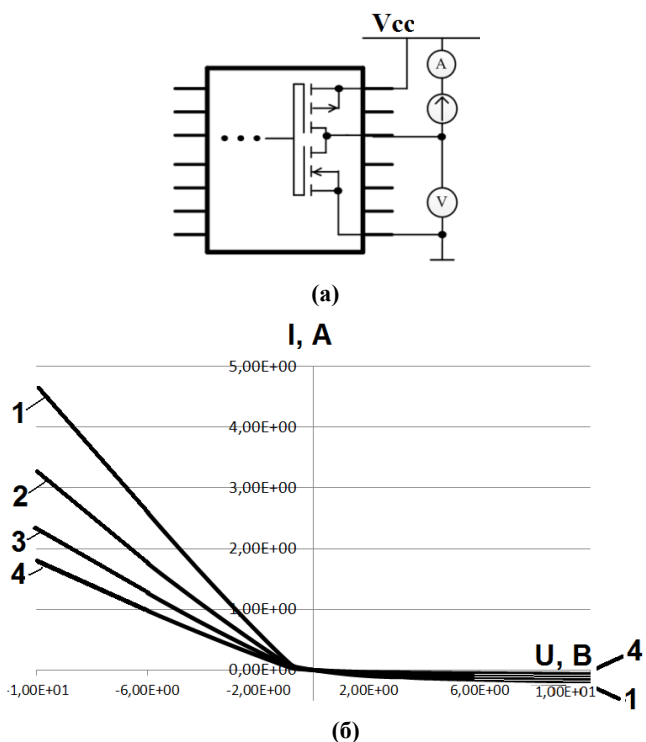


Рис 6. Схема измерения (а) и смоделированная характеристика (б) Pullup (1 -  $-60^{\circ}\text{C}$ , max  $E_{\text{пит}}$ , 2 -  $+27^{\circ}\text{C}$ , 3 -  $+27^{\circ}\text{C}$  и D0, 4 -  $+120^{\circ}\text{C}$ , D0, min  $E_{\text{пит}}$ )

Из рисунков 3-6 видно влияние эффекта радиации на характеристики частей IBIS модели. Для входных диодов (рис. 3-4) влияние дозы D0 сказывается в уменьшении величин токов на 15-25% при отрицательных входных напряжениях, а при положительных – в увеличении величин токов утечки примерно на порядок. Для выходных каскадов (рис. 5-6) влияние дозы D0 приводит к уменьшению величин токов на 20-25% при отрицательных входных напряжениях и в 1.5- 2 раза при положительных.

### 3) Выбор минимальных и максимальных значений

Из рисунков 3-4 видно, что для входных защитных диодов (GND Clamp и POWER Clamp) максимальные (по модулю) значения токов получаются в случае

максимального значения напряжения питания и температуры  $-60^{\circ}\text{C}$  (кривые 1); минимальные (по модулю) значения токов получаются при минимальном значении напряжения питания, температуре  $+120^{\circ}\text{C}$  и полученной дозе радиации (доза D0) вследствие увеличения сопротивлений областей и деградации параметров диодов (кривые 4).

Для Pulldown характеристики (рис. 5) максимальные (по модулю) значения токов получаются при максимальном значении напряжения питания и температуре  $-60^{\circ}\text{C}$  (кривая 1); минимальные токи наблюдаются при минимальном питании, повышенной температуре  $+120^{\circ}\text{C}$  и полученной дозе D0 вследствие увеличения сопротивления и деградации подвижности транзистора.

Для Pullup характеристики (рис.6) ситуация аналогична.

4) форматирование полученных данных в соответствии с требованиями IBIS моделей. Полученные на предыдущем шаге наборы ВАХ представляются в табличном виде в соответствии со стандартными требованиями к IBIS моделям.

5) определение динамических параметров микросхемы: времен нарастания и спада сигнала на выходах. В соответствии с требованиями [1, 2] и с учетом специфики работы микросхем эти параметры определялись на чисто активной нагрузке при колебаниях напряжения питания, в диапазоне температур ( $-60^{\circ}\text{C}$ ,  $+27^{\circ}\text{C}$ ,  $+120^{\circ}\text{C}$ ) и с учетом радиационного воздействия (доза D0).

6) определение паразитных емкостей и индуктивностей выводов микросхемы производилось на основе информации о параметрах ее корпуса (16-ти выводной DIP).

Для обработки измеренных характеристик и их визуального анализа использовался пакет HyperLynx Visual IBIS Editor [14].

## IV. ВКЛЮЧЕНИЕ IBIS МОДЕЛЕЙ В СИСТЕМУ МОДЕЛИРОВАНИЯ HYPERLYNX

Для подключения IBIS моделей к системе моделирования HyperLynx использовался пакет HyperLynx IBIS Editor и были выполнены следующие шаги:

1) Подключение IBIS модели в соответствии с требованиями пакета Hyper Lynx и формальная проверка корректности модели в рамках пакета Hyper Lynx, что включало в себя следующие шаги:

- проверка и исправление синтаксиса (наличие и правильность описания в модели всех необходимых компонентов);
- устранение ошибок, немонотонностей кривых и несоответствий между различными характеристиками модели.

На рис. 7 приведены примеры описаний всех частей IBIS модели.

```

[IBIS Ver] 3.2
[File Name] diod1561E21.ibs
[File Rev] 0.1
[Component] diod1561E21 Package
[Manufacturer] vniia
[Package]
  typ min max
R_pkg 10.000mOhm 5.000mOhm 15.000mOhm
L_pkg 2.000nH 1.000nH 3.000nH
C_pkg 0.800pF 0.400pF 1.200pF
[Pin] signal_name model_name
P001 out1 OUT

P016 gnd GND
[Model] IN
[Model_type] Input
Vinl = 0.800V
Vinh = 2.000V
  typ min max
C_comp 10.000pF 5.000pF 15.000pF
[Voltage Range] 5.000V 4.500V 5.500V
[GND Clamp]
  Voltage I(typ) I(min) I(max)
-5.0000V -259.66mA -173.93A -515.24mA
10.0000V 0.0000A 0.0000A 0.0000A
[POWER Clamp]
  Voltage I(typ) I(min) I(max)
-5.0000V 296.37mA 198.45mA 587.95mA
10.0000V 0.0000A 0.0000A 0.0000A

[Model] OUT
[Model_type] Output
Polarity Non-Inverting
Vmeas = 1.500V
Cref = 50.000pF
Rref = 1.000kOhm
Vref = 0.000V
  typ min max
C_comp 10.000pF 5.000pF 15.000pF
[Voltage Range] 5.000V 4.500V 5.500V
[Pulldown]
  Voltage I(typ) I(min) I(max)
-5.0000V -703.68mA -429.79mA -1.29A
10.0000V 265.74mA 132.37mA 397.11mA
[Pullup]
  Voltage I(typ) I(min) I(max)
-5.0000V 1.03A 678.37mA 2.04A
10.0000V -301.01mA 150.51mA -451.51mA
[Ramp]
  typ min max
dV/dt_r 4500m/2160p 4500m/2160p 4500m/2160p
dV/dt_f 4500m/2400p 4500m/2400p 4500m/2400p
[End]

```

Рис. 7. Примеры описаний всех частей IBIS модели

2) Тестирование модели в HyperLynx Linesim.

Проверялась рассчитанная в HyperLynx скорость изменения выходного сигнала тестируемой схемы при активной нагрузке и различных условиях (Рис. 8) и сравнивалась с данными SPICE моделирования и справочными данными.

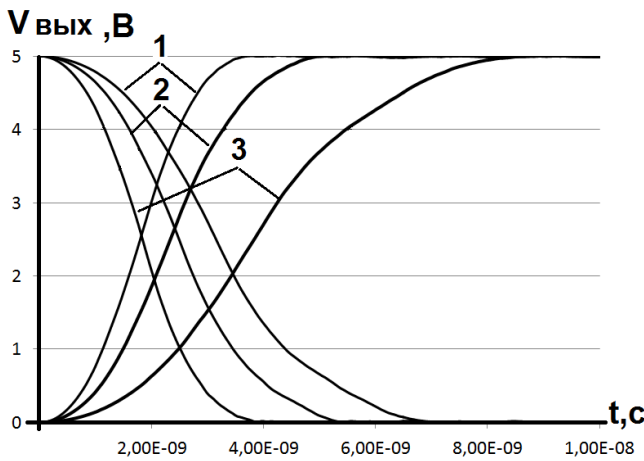


Рис. 8. Выходные сигналы тестируемой IBIS модели схемы KP1561IE21с активной нагрузкой, рассчитанные с использованием пакета HyperLynx Linesim (1- -60°C, 2- +27°C, 3- +120°C, D0)

На основании сравнения времен фронтов и задержек тестируемой схемы, рассчитанных с помощью IBIS модели, с результатами их SPICE моделирования

(табл. 2) можно сделать вывод об адекватности созданной модели.

Таблица 2

Сравнение времен нарастания  $t^{0-1}$  и спада  $t^{1-0}$  выходного напряжения микросхемы KP1561IE21 при работе на активную нагрузку, полученных с помощью SPICE и IBIS моделей для минимального, номинального и максимального случая

| Режим            | +120°C, доза D0 |           | Номинальный (+27°C) |           | -60°C     |           |
|------------------|-----------------|-----------|---------------------|-----------|-----------|-----------|
|                  | $t^{1-0}$       | $t^{0-1}$ | $t^{1-0}$           | $t^{0-1}$ | $t^{1-0}$ | $t^{0-1}$ |
| $t_{перекл. НС}$ |                 |           |                     |           |           |           |
| SPICE            | 345             | 560       | 300                 | 292       | 245       | 247       |
| IBIS             | 357             | 550       | 296                 | 289       | 241       | 238       |

### V. ИСПОЛЬЗОВАНИЕ РАЗРАБОТАННЫХ IBIS МОДЕЛЕЙ ДЛЯ АНАЛИЗА ЦЕЛОСТНОСТИ СИГНАЛОВ

Разработанные IBIS модели были использованы в модуле BoardSim пакета HyperLynx для посттопологического анализа целостности сигналов на тестовой печатной плате.

Параметры платы: 4 слоя стеклотекстолита, каждый толщиной 0.09 мм, ширина трасс 0.3 мм, зазор между трассами 0.3 мм.

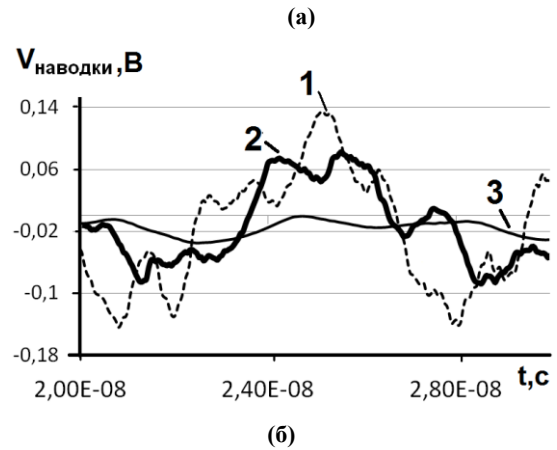
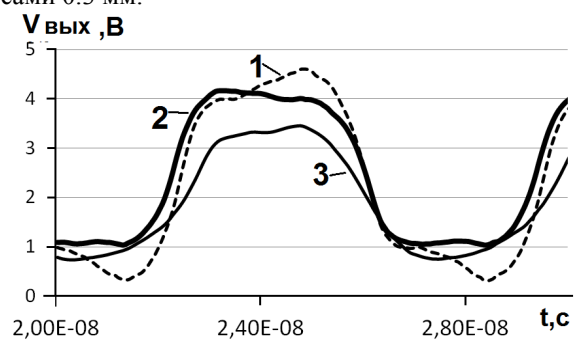


Рис. 9. Напряжения на выходе логической схемы-«агрессора» (а) и напряжения на входе схемы-«жертвы» для длинной трассы (б), рассчитанные с помощью разработанных IBIS моделей (1- -60°C, max Епит, 2- +27°C, 3- +120°C, D0, min Епит)

На рис. 9 приведены смоделированные напряжения на выходе логической схемы - «агрессора» (а) при

работе на трассу длиной 10 см с тремя межслойными переходами и суммарной емкостью 10 пФ и напряжения на входе схемы - «жертвы» (б) с аналогичной трассой, проходящей параллельно первой. Ширина трасс 0.3 мм.

Из приведенных на рис. 9 расчетов видно, что при воздействии температуры и радиации уменьшаются амплитуды основного и паразитного сигналов, а длительности фронтов нарастания/спада этих сигналов, наоборот, возрастают. В результате паразитные наводки в трассе схемы «жертвы» уменьшаются.

#### VI. ВЫВОДЫ ПО РАБОТЕ

Методика построения IBIS моделей цифровых микросхем распространена на случай комплексного воздействия температуры и радиации. Необходимым условием ее реализации является наличие аттестованных SPICE моделей активных и пассивных компонентов ИМС, учитывающих факторы температуры и радиационного воздействия.

Показано, что фактор радиации ухудшает минимальные значения характеристик и параметров IBIS моделей для цифровых ИМС.

Описана процедура включения IBIS моделей с радиационно зависимыми параметрами моделей в существующую библиотеку системы HyperLynx фирмы Mentor Graphics, что позволяет использовать их для проектирования специальной цифровой аппаратуры на печатных платах.

Работа выполнена во исполнение Федеральной целевой программы «Научные и научно-педагогические кадры инновационной России» на 2009-2013г.г. по направлению «Радиофизика, акустика и электроника» в рамках мероприятия 1.2.1. (НК-531П), а также при поддержке РФФИ (грант № 12-07-00506).

#### ЛИТЕРАТУРА

- [1] Cuny R. H. G. SPICE and IBIS modeling kits the basis for signal integrity analyses // IEEE International Symposium on Electromagnetic Compatibility. August, 1996. P. 204-208.
- [2] Coyle T. Hacking IBIS Models for Signal Integrity Analysis // Signal Consulting Group LLC. 2011. URL: [http://www.sharksim.com/ibis\\_book.html](http://www.sharksim.com/ibis_book.html) (дата обращения: 24.03.2012).
- [3] Arphad Monroy IBIS Model Process For High-Speed LVDS Interface Products // National Semiconductor Corporation. 2009.
- [4] Michael Mirmak IBIS Modeling Cookbook // Intel Corporation, Government Electronics and Information Technology Association and The IBIS Open Forum. 2005. URL: <http://www.eda.org/ibis/> (дата обращения: 25.03.2012).
- [5] Кечиев Л.Н., Лемешко Н.В. Моделирование помех в шинах питания цифровых устройств на основе IBIS-описания интегральных схем // Технологии ЭМС. 2006 № 1(16).
- [6] Терехов Ю.А. Основные вопросы и проблемы развития IBIS моделей // Сб. научных трудов «Электромагнитная совместимость, проектирование и технология электронных средств». М.: 2004.
- [7] Дж. Пауэл Как разрабатывать IBIS модели // EDA Expert. Декабрь 2002. № 10. С. 63-65.
- [8] Петросьянц К.О., Харитонов И.А. Модели МДП и биполярных транзисторов для схемотехнических

- расчетов БИС с учетом радиационного воздействия // Микроэлектроника РАН. 1994. Т. 23. № 1. С. 21-34.
- [9] Петросьянц К.О., Мальцев П.П., Харитонов И.А., Красников Г.Я., Маляков Е.П., Сапельников А.Н. Модели полевых транзисторов с затвором Шоттки на GaAs с учетом электротепловых и радиационных эффектов для программы PSPICE // Сб. докладов LIV Научной сессии, посвященной дню Радио. М.: МНТОРЭС им. А.С. Попова. Май 1999. - С. 30-33.
  - [10] Петросьянц К.О., Харитонов И.А., Самбурский Л.М., Ятманов А.П. Компактная макромодель КНИ/КНС МОП-транзистора, учитывающая радиационные эффекты // Известия вузов. Электроника. 2011. № 1(87). С. 20-27.
  - [11] Petrosyants K., Vologdin E., Smirnov D., Torgovnikov R., Kozhuhov M. Si BJT and SiGe HBT Performance modeling after neutron radiation exposure // Proc. of the 9-th IEEE East-West Design and Test Symposium (EWDTS-2011). Sevastopol, Ukraine. Sept. 9-12, 2011. P. 267-280.
  - [12] Петросьянц К.О. Тепловое моделирование компонентов МЭС: от субмикронных элементов БИС до сложных электронных блоков // Сб. трудов Всероссийской научно-технической конференции «Проблемы разработки перспективных микро- и наноэлектронных систем» (МЭС-2008). М.: ИППМ РАН. Окт., 2008. С. 239-246.
  - [13] Петровский И.И., Прибыльский А.В. Логические интегральные схемы. Бином, 1993. Часть 1. 756 с.
  - [14] HyperLynx PCB Analysis Software // Mentor Graphics Corporation. URL: [www.mentor.com/hyperlynx](http://www.mentor.com/hyperlynx) (дата обращения: 22.03.2012).
  - [15] Line Sim User Guide // Mentor Graphics Corporation. – 2010. URL: [www.mentor.com](http://www.mentor.com) (дата обращения: 20.03.2012).