УДК 621.391.26

Малоразрядный полнокодовый умножитель для систем синтеза радиолокационных изображений

Широ Г.Э.[1], Широ Е.Г.[2]

[1]Московский государственный институт электронной техники (технический университет), mailto:shiro@olvs.miee.ru

[2]ООО «Фрискейл Семикондактор», eugene.shiro@gmail.com

***Аннотация* — Предлагается метод построения малоразрядных полнокодовых умножителей, предназначенный для использования в системах синтеза радиолокационных изображений, получаемых с помощью радиолокаторов с цифровым синтезированием апертуры антенны. Метод основан на операции специального умножения над смещенными кодами операндов.**

***Ключевые слова* — радиолокация, синтезированная апертура антенны, радиолокационное изображение.**

I. Введение

Основной вычислительной операцией с системах цифровой обработки сигналов является комплексное умножение с накоплением $C = \sum_{i=1}^{N} A_i \cdot B_i$, которая, как известно, сводится к 4xN действительным умножениям и 4xN действительным сложениям:

$$\operatorname{Re} C = \sum_{i=1}^{N} \operatorname{Re} A_i \cdot \operatorname{Re} B_i - \sum_{i=1}^{N} \operatorname{Im} A_i \cdot \operatorname{Im} B_i$$

$$\operatorname{Im} C = \sum_{i=1}^{N} \operatorname{Re} A_i \cdot \operatorname{Im} B_i + \sum_{i=1}^{N} \operatorname{Im} A_i \cdot \operatorname{Re} B_i .$$

При этом операция скалярного умножения должна выполняться над r_A, r_B-разрядными числами A, B , а операция накопления и последующего суммирования – над $r_A + r_B + \log_2 N$ - разрядными числами.

Так как сложность быстродействующих матричных умножителей имеет оценку Or^2 , а накопителей $O(r_A + r_B + \log_2 N)$, понятна необходимость особой тщательности при выборе минимально-достаточной разрядности обрабатываемых сигналов и опорных функций.

Известно [1], что при цифровом синтезе радиолокационных изображений (РЛИ), получаемых с помощью радиолокаторов с синтезированием апертуры антенны (РСА), достаточно использовать малоразрядную оцифровку сигналов и, соответственно, малоразрядные умножители. Для систем с длиной синтезированной апертуры и, соответственно, с числом накоплений N = 10 000 … 100 000 достаточно применение разрядности r = 4 и даже r = 1 («нуль-орган»).

Теория и практика высокоразрядных умножителей и сумматоров глубоко проработана, начиная с трудов С.А.Лебедева и М.А.Карцева [2] в отечественной технике, и С.Уоллеса, А.Вайнбергера [3] и др. - в зарубежной. Вместе с тем, особенности построения малоразрядных умножителей в литературе не отражены, что делает необходимым рассмотрение данного вопроса в настоящей работе.

II. Полнокодовые смещенные операнды

Главным требованием, предъявляемым к малоразрядным умножителям, является необходимость работы с полными кодами операндов.

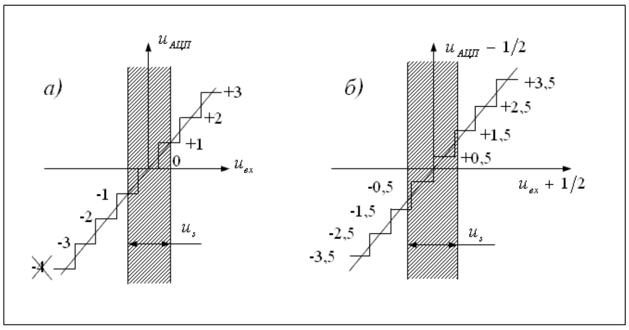

Рис. 1. Реальная (а) и идеализированная (б) характеристики АЦП

Существенно, что в идеализированной характеристике АЦП (рис. 1) операнды имеют равное число положительных и отрицательных элементов-в отличие от реальной характеристики, где имеются два особых операнда - нулевой и крайний отрицательный, который приходится исключать из процесса умножения ради симметрии.

Преимущества идеализированной характеристики хорошо видны при работе с малым сигналом u . В первом случае показания АЦП принимают семь значений: -3,-2,-1,0,+1,+2,+3. Во втором – восемь: -3.5, -2.5, -1.5, -0.5, +0.5, +1.5, +2.5, +3.5. Вторая характеристика позволяет использовать все 2^r показания АЦП (в примере $2^r = 2^3 = 8$), в то время как в первой максимально возможное отрицательное число (-4) оказывается невостребованным по условию симметричности оцифрованного сигнала. Для многоразрядных АЦП этот «лишний» код несущественен, однако, в рассматриваемом примере (как и в реальных условиях обработки зашумленных сигналов с большим числом *N* накоплений) этим кодом нельзя пренебречь.

Переход от реальной характеристики АЦП к идеализированной сводится к смещению начала координат по оси $u_{вх}$ на величину +1/2 и по оси $u_{вых}$ - на величину -1/2, т.е. к подаче на вход АЦП соответствующего смещения в виде дополнительного шума смещения. На практике это смещение можно не подавать, так как оно фактически всегда присутствует в виде флуктуаций нулевой точки АЦП.

Классическая кодировка операндов числами в дополнительном коде при малых разрядностях оказывается неэффективной, а в предельном случае при $r = 1$ - невозможной (рис.2), хотя этот предельный случай имеет практическое значение – кодировка однобитной опорной функции при сжатии фазоманипулированного сигнала.

	а) число	а) код	б) число	б) код
$r = 1$	0	0	$+0,5$	0
	$\cancel{\pm 1}$	1	$-0,5$	1

	а) число	а) код	б) число	б) код
$r = 2$	$+1$	0 1	$+1,5$	1 1
	0	0 0	$+0,5$	1 0
	-1	1 1	$-0,5$	0 1
	$\cancel{\pm 2}$	1 0	$-1,5$	0 0

	а) число	а) код	б) число	б) код
$r = 3$	$+3$	0 1 1	$+3,5$	1 1 1
	$+2$	0 1 0	$+2,5$	1 1 0
	$+1$	0 0 1	$+1,5$	1 0 1
	0	0 0 0	$+0,5$	1 0 0
	-1	1 1 1	$-0,5$	0 1 1
	-2	1 1 0	$-1,5$	0 1 0
	-3	1 0 1	$-2,5$	0 0 1
	$\cancel{\pm 4}$	1 0 0	$-3,5$	0 0 0

а) *б)*

Рис. 2. Примеры кодировки малоразрядных операндов *а*) в дополнительном, б) в смещённом коде

Для использования всех возможных кодов достаточно сместить числа на величину $\delta = 0{,}5\left(2^r - 1\right)$. Заметим, что при этом становится допустимым и случай $r = 1$.

При перемножении чисел в смещенной кодировке появляется погрешность: $\left(A+\delta\right)\cdot\left(B+\delta\right) = AB + \left(A+B\right)\delta + \delta^2$, имеющая переменную составляющую $\left(A+B\right)\delta$, учет которой требует дополнительных вычислений. Покажем, что этих дополнительных вычислений можно избежать, приведя погрешность к постоянной, следовательно, компенсируемой величине.

III. Операция специального умножения

Воспользуемся вариантом кодировки – рис.2*б*, при котором величина смещения δ выбирается равной $\delta = 0{,}5\left(2^r - 1\right) = 0{,}5M$, где M - максимальное число, представимое в данной разрядной сетке r . Например, при r = 2 величина смещения $\delta = 0{,}5\left(2^r - 1\right) = 0{,}5 \cdot 3 = 1{,}5$. Заметим, что при данном смещении все операнды становятся положительными.

Алгоритм умножения положительных чисел X, Y, представленных в двоичном виде, может быть записан следующим образом:

$$X = x_{r-1} \cdot 2^{r-1} + x_{r-2} \cdot 2^{r-2} + \cdots + x_0 \cdot 2^0$$

$$Y = y_{s-1} \cdot 2^{s-1} + y_{s-2} \cdot 2^{s-2} + \cdots + y_0 \cdot 2^0 .$$

Здесь x, y - двоичные значения разрядов чисел X, Y; r, s - порядки чисел X, Y .

$$\begin{aligned} X \cdot Y = {} & x_{r-1} \cdot y_{s-1} \cdot 2^{r-1+s-1} + x_{r-1} \cdot y_{s-2} \cdot 2^{r-1+s-2} + \cdots + x_{r-1} \cdot y_0 \cdot 2^{r-1} + \\ & + x_{r-2} \cdot y_{s-1} \cdot 2^{r-2+s-1} + x_{r-2} \cdot y_{s-2} \cdot 2^{r-2+s-2} + \cdots + x_{r-2} \cdot y_0 \cdot 2^{r-2} + \\ & \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot\ \cdot \\ & + x_0 \cdot y_{s-1} \cdot 2^{s-1} + x_0 \cdot y_{s-2} \cdot 2^{s-2} + \cdots + x_0 y_0 , \end{aligned}$$

или в краткой записи

$$X \cdot Y = \sum_{i=0}^{r-1} \sum_{j=0}^{s-1} x_i \cdot y_j \cdot 2^{i+j} \quad . \qquad (1)$$

Здесь «·» и «+» - символы арифметического умножения и сложения.

Поскольку переменные x, y принимают значения 0 и 1, символ арифметического умножения «·» может быть заменен на «&» – символ логического умножения, или конъюнкцию, что и делается при схемной реализации умножителей в соответствии с формулой (1). Домножающий коэффициент 2^{i+j} реализуется соответствующим сдвигом произведения. Операция суммирования «Σ» выполняется с помощью каскадно включённых схем полных однобитных (или двухбитных) сумматоров:

$$X\cdot Y=\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}x_i \,\&\, y_j\cdot 2^{i+j} \qquad (2)$$

В соответствии с предлагаемым методом построения полнокодовых малоразрядных умножителей заменим в выражении (2) операцию логического умножения «&» на «исключающее «или» с инверсией» «(~^)». При аппаратной реализации это сводится к соответствующей замене логической функции «&» на «(~^)». Операция арифметического умножения $X\cdot Y$ при этом превратится в некую $F(X,Y)$, которую будем называть специальным умножением:

$$F(X\cdot Y)=\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}x_i(\sim\wedge)y_j\cdot 2^{i+j} \quad . \qquad (3)$$

Воспользовавшись известным соотношением $x(\sim\wedge)y=x\,\&\,y\vee\bar{x}\,\&\,\bar{y}$, получим:

$$F(X\cdot Y)=\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}\left(x_i\,\&\,y_j\vee\bar{x}_i\,\&\,\bar{y}_j\right)\cdot 2^{i+j} \qquad (4)$$

.

Поскольку логические произведения $x\,\&\,y$, $\bar{x}\,\&\,\bar{y}$ принимают значения 0 и 1, символ логического сложения, или дизъюнкции «∨» в выражении (4) может быть заменен на совпадающий с ним в этом случае символ арифметического сложения «+»:

$$F(X\cdot Y)=\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}\left(x_i\,\&\,y_j+\bar{x}_i\,\&\,\bar{y}_j\right)\cdot 2^{i+j}$$

и, в соответствии с переместительным законом для операции арифметического сложения, получим:

$$F(X\cdot Y)=\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}x_i\,\&\,y_j\cdot 2^{i+j}+ \\ +\sum_{i=0}^{r-1}\sum_{j=0}^{s-1}\bar{x}_i\,\&\,\bar{y}_j\cdot 2^{i+j} \quad . \qquad (5)$$

Заметим, что в выражении (5) первое слагаемое совпадает с выражением (2), а второе отличается от него инверсией двоичных значений разрядов чисел X,Y.

Таким образом:

$$F(X,Y)=X\cdot Y+\bar{X}\cdot\bar{Y} \quad .$$

Пример: Применим операцию специального умножения $F(X,Y)$ к кодам с разрядностью

$r_X=3$, $r_Y=2$.

$X=101$,

$Y=01$.

$$F(X,Y)=X\cdot Y+\bar{X}\cdot\bar{Y}=101\cdot 01+010\cdot 10=5\cdot 1+2\cdot 2=9$$

Специальное умножение:

$$\begin{array}{rr} F(X,Y)= & 101 \\ (\sim\wedge) & \underline{\;\;01} \\ & 101 \\ & \underline{010\;} \\ & 1001 \;=\; 9 \end{array}$$

IV. Компенсация погрешности перемножения чисел в смещенной кодировке

Как видно из принципа построения смещенных кодов (рис. 2), исходным числам:

A – разрядность r_A,

B – разрядность r_B,

соответствуют смещенные коды:

$$X=A+\delta_A=A+\frac{M_A}{2}$$

$$Y=B+\delta_B=B+\frac{M_B}{2}$$, здесь

M_A,M_B - максимальные представимые числа в разрядной сетке кодов X,Y.

Операцию обычного умножения $A\cdot B$ будем выполнять в виде предложенного выше специального умножения над смещенными кодами *X, Y*.

$$F(X\cdot Y)=F\left(A+\frac{M_A}{2},B+\frac{M_B}{2}\right)=$$

$$=\left(A+\frac{M_A}{2}\right)\cdot\left(B+\frac{M_B}{2}\right)+\left(M_A-A-\frac{M_A}{2}\right)\cdot\left(M_B-B-\frac{M_B}{2}\right)$$

$$=2\cdot A\cdot B+\frac{M_A\cdot M_B}{2}.$$

Отсюда

$$A\cdot B=\frac{1}{2}\cdot\left\{F\left(A+\frac{M_A}{2},B+\frac{M_B}{2}\right)-\frac{M_A\cdot M_B}{2}\right\} \quad . \qquad (6)$$

Таким образом, искомое произведение $A\cdot B$ получается из специального произведения смещенных значений операндов после вычитания константной (т.е.

не зависящей от исходных операндов) поправки $\frac{M_A \cdot M_B}{2}$.

Пример:

A = 1.5, разрядность r_A = 3, M_A = 2^3 - 1 = 7

B = - 0.5, разрядность r_B = 2, M_B = 2^2 - 1 = 3

$A \cdot B = (+1{,}5) \cdot (-0{,}5) = -0{,}75$.

Произведем соответствующие вычисления предлагаемым методом.

Смещенные коды:

$$X = +1{,}5 + \frac{7}{2} = 5 = 101$$

$$Y = -0{,}5 + \frac{3}{2} = 1 = 01.$$

Воспользуемся (6):

$$A \cdot B = \frac{1}{2}\left\{F[101{,}01] - \frac{M_A \cdot M_B}{2}\right\}$$

$$F(101{,}01) = \begin{array}{rr} & 101 \\ (\sim\wedge) & 01 \\ \hline & 101 \\ & 010 \\ \hline & 1001 \end{array} = 9$$

$$A \cdot B = \frac{1}{2}\left(9 - \frac{7 \cdot 3}{2}\right) = -0{,}75$$

Заметим, что вычитание поправки на сложность аппаратуры существенно не влияет, поскольку при реализации групповой операции умножения с накоплением все вычисления могут быть выполнены в смещенной арифметике, суммарная поправка – вычтена один раз в конце:

$$\sum_{i=1}^{N} A_i \cdot B_i = \sum_{i=1}^{N} \frac{1}{2}\left[F(A_i, B_i) - \frac{M_A \cdot M_B}{2}\right] =$$

$$= \frac{1}{2}\sum_{i=1}^{N} F(A_i, B_i) - N \cdot \frac{M_A \cdot M_B}{2}.$$

V. Выводы

1. Особенностью систем цифрового синтеза РЛИ, получаемых с помощью РСА с большим числом накоплений N = 10 000 … 100 000, является использование малоразрядных умножителей *r* = 4 и меньше.

2. Предложен метод построения малоразрядных умножителей, основанный на использовании смещенных кодов и специального алгоритма умножения, обладающий двумя основными преимуществами перед традиционными умножителями:

1) используются все 2^r кодов сигнала;

2) аппаратная реализация оказывается более экономной, особенно если процедуру вычитания поправки допустимо выполнять один раз для группы умножений-накоплений.

Литература

[1] Радиолокационные станции с цифровым синтезированием апертуры антенны / В.Н. Антипов и др.; под ред. В.Т. Горяинова. М.: Радио и связь, 1988. 304 с.

[2] Карцев М.А. Арифметические устройства ЭВМ. М.: Физматгиз. 1958.

[3] Wallace C.S. A suggestion for a fast multiplier // IEEE Transactions on Electronic Computers. 1964. EC – 13(1).