

Моделирование NBTI-эффекта в аналоговых интегральных схемах

М.М. Гурарий, М.М. Жаров, С.Г. Русаков, С.Л. Ульянов

Институт проблем проектирования в микроэлектронике РАН,

zarov@ippm.ru

Аннотация — Предложен метод моделирования эффекта отрицательной электротемпературной нестабильности (NBTI-эффект) в аналоговых СБИС для прогнозирования роста порогового напряжения при длительном воздействии отрицательного напряжения на затвор р-МОП транзисторов. Разработана новая вычислительная процедура на базе метода гармонического баланса, при которой NBTI модели включаются в виде нелинейного элемента в модель анализируемой цепи для выполнения численного анализа NBTI-эффекта. В отличие от известных методов новый подход не требует предварительной оценки усредненных по периоду сигнала параметров модели NBTI, а также позволяет оптимизировать вычислительные затраты за счет выбора метода и шага интегрирования. Подход обеспечивает моделирование NBTI эффекта в случае блоков, включающих автогенераторные схемы.

Ключевые слова — схемотехническое моделирование, NBTI-эффект, деградация характеристик, пороговое напряжение, напряженность поля.

I. ВВЕДЕНИЕ

Одним из основных факторов, влияющих на надежность функционирования нанометровых КМОП ИС, является эффект нестабильности – так называемый NBTI-эффект (Negative Bias Temperature Instability). Этот эффект проявляется при высокой температуре и при длительном воздействии отрицательного напряжения на затвор р-МОП транзистора. NBTI-эффект вызывает увеличение порогового напряжения, что влияет на характеристики схемы и может приводить к нарушениям работы схемы при длительной эксплуатации. Поэтому разработчики СБИС должны прогнозировать этот эффект на ранних стадиях проектирования для того, чтобы убедиться в корректном функционировании схемы в течение заданного срока.

Для успешного прогнозирования результатов нежелательных процессов старения и оценки временных интервалов деградации необходимо применять модели приборов, обеспечивающие достаточную точность описания NBTI-эффекта, и разработать специализированные вычислительные процедуры для симуляторов.

В настоящей статье обсуждаются алгоритмические аспекты разработки оценки влияния NBTI-эффекта в системах схемотехнического моделирования.

Большая часть работ на эту тему ориентирована на применение в цифровых СБИС (например, [1-3]). Такие методы расчёта не распространяются прямо на аналоговые схемы, их ограничения связаны с тем, что статические уровни выбираются в качестве стрессовых напряжений на затворах. В аналоговых схемах стрессовые напряжения изменяются во времени.

В настоящее время используются различные модели приборов, основанные на описании физических процессов в окисле, вызывающих NBTI-эффект [4,5]. Эти процессы определяют концентрацию ловушек в окиси кремния и на поверхности раздела кремний-окись кремния. Зависимость концентрации от времени представляется в виде степенной функции времени с коэффициентом, зависящим от напряженности электрического поля в окисле и температуры [4]. Другая модель, называемая диффузионной, представлена в [5]. Обе модели приводят к сходным характеристикам деградации порогового напряжения.

Полученные на основе таких моделей зависимости порогового напряжения от времени соответствуют постоянному напряжению на затворе. Однако в большинстве случаев напряжение на затворе непостоянно. Возможны следующие виды изменений:

- 1) быстрые (высокочастотные) изменения, определяемые режимом работы устройства.
- 2) медленные изменения из-за смещения рабочей точки вследствие самого NBTI-эффекта.

Для учета быстрых изменений обычно считается достаточным введение эквивалентного постоянного напряжения, зависящего от среднего значения напряжения на затворе за период сигнала [6]. Решение вопроса о способе определения соответствующей зависимости является одной из задач данной работы.

Учет медленных изменений вследствие NBTI-эффекта относительно просто осуществляется для блоков с внешним возбуждением, когда сигнал на затворе не зависит от свойств затвора. Для таких схем как автогенераторы необходимо разбивать заданный интервал времени (срок функционирования) на отдельные шаги, в течение каждого из которых свойства затвора предполагаются постоянными [7,8]. Однако выбор величины шага определяется эвристической процедурой. Ниже предложен способ устранения этого недостатка.

II. МАТЕМАТИЧЕСКАЯ ФОРМУЛИРОВКА ОСНОВНЫХ ПОДХОДОВ К АНАЛИЗУ NBTI-ЭФФЕКТА

Для численной оценки роста порогового напряжения (V_{th}) при постоянном напряжении на затворе (V_{gs}) наиболее распространена следующая модель степенной зависимости от времени [9]:

$$\Delta V_{th} = A t_s^n, \quad (1)$$

где ΔV_{th} - изменение порогового напряжения за время старения t_s , показатель степени близок к теоретическому значению $n=1/6$, коэффициент A определен как

$$A = C_0 \exp(\alpha E_{ox}) \exp\left(\frac{E_a}{kT^\circ}\right) = C \exp(\alpha V_{dd} / d_{ox}). \quad (2)$$

Здесь $E_{ox} = V_{gs} / d_{ox}$ - напряженность поля в окисле с толщиной d_{ox} , коэффициенты C и α зависят от технологии и свойств материала, E_a - энергия температурной активации, T° - абсолютная температура. В (2) используется обозначение $C = C_0 \exp\left(\frac{E_a}{kT^\circ}\right)$.

В цифровых ИС напряжение на затворе может принимать два значения - напряжение питания (V_{dd}) или 0 ("земля"), которые не зависят от порогового напряжения транзистора. Поэтому в таких схемах нет медленных изменений напряжения на затворе. Переключение уровней напряжения учитывается заданием γ относительной доли (γ) времени, в течение которого затвор находится под высоким напряжением. В этом случае (1) записывается в виде [9, 10]:

$$\Delta V_{th} = A (\gamma t_s)^n, \quad A = C \exp(\alpha V_{dd} / d_{ox}). \quad (3)$$

Предполагается, что (3) не зависит от частоты переключений.

Такой способ неприменим к аналоговым схемам, в которых напряжение на затворе не является импульсным. Для аналоговых схем учет медленных изменений может выполняться на основе модификации выражения (1), представленной в [6]:

$$\Delta V_{th} = \left[\int_0^{t_s} (A(\tau))^{1/n} d\tau \right]^n. \quad (4)$$

Здесь $A(\tau)$ определяется из (1) с учетом медленного изменения среднего за период напряжения на затворе ($\bar{V}_{gs}(\tau)$), которое в [6] для схем с периодическими сигналами предложено определить следующим образом

$$A(\tau) = A(\bar{V}_{gs}(\tau)) = C \exp(\alpha \beta \bar{V}_{gs} / d_{ox}), \quad (5)$$

$$\text{где } \bar{V}_{gs}(\tau) = \frac{1}{T(\tau)} \int_0^{T(\tau)} V_{gs}(\tau+t) dt, \quad (6)$$

$T(\tau)$ - период сигнала после эксплуатации прибора в течение срока τ , β - эмпирически определяемый параметр [6-8]. Легко убедиться, что при $A(t)$, независящем от времени, выражения (4)-(6) совпадают с (1).

Интегрирование в (4), (6) может быть легко выполнено для блоков с внешним возбуждением, когда сигнал на затворе $V_{gs}(\tau+t)$ заранее известен. Для автономных схем изменение V_{th} может приводить к смещению рабочей точки, что требует более сложной методики расчета. Такая методика, рассмотренная в [7], состоит в использовании (4)-(6) для численного анализа NBTI-эффекта путем выполнения пошагового алгоритма. На каждом шаге выполняется моделирование периодического режима схемы и определяется коэффициент A из (5), (6). Затем, предполагая A постоянным, определяется приращение порогового напряжения. Шаг повторяется до тех пор, пока не будет достигнуто заданное время.

Можно указать следующие недостатки данного метода анализа NBTI-эффекта:

1. - эмпирический характер определения β в (5), что затрудняет автоматизацию процесса анализа;
2. - выбор шага [7] определяется эвристической процедурой, которая не базируется на стандартном математическом подходе, связанном с требуемой точностью расчета;
3. - метод ориентирован только на периодический режим работы схем, в то время как многие аналоговые схемы работают в квазипериодическом многочастотном режиме.

III. НОВЫЙ ПОДХОД К МОДЕЛИРОВАНИЮ NBTI-ЭФФЕКТА

В разделе предлагается подход, исключающий указанные ограничения. Подход основан на том, что продифференцировав интеграл в (4) по времени, можно получить дифференциальное уравнение и правило определения порогового напряжения:

$$\frac{ds}{d\tau} = (A(\tau))^{1/n}, \quad \Delta V_{th} = s^n. \quad (7)$$

Полагая по аналогии с предположением для цифровых схем (3), что (7) не зависит от частоты сигнала, можно считать, что (7) справедливо и в пределах одного периода сигнала. Тогда, учитывая, что за один период пороговое напряжение остается практически постоянной величиной, можно заменить переменную s в (7) на ее среднее значение за период (T) и с учетом (1) записать

$$\frac{d\bar{s}(\tau)}{d\tau} = \frac{C^{1/n}}{T} \int_0^T \exp(\alpha V_{gs}(t, V_{th}(\tau)) / n d_{ox}) dt, \quad (8)$$

$$V_{th}(\tau) = V_{th}(0) + \bar{s}^n(\tau). \quad (9)$$

Здесь $V_{gs}(t, V_{th})$ определяет временную зависимость (от $0 \leq t < T$) напряжения на затворе, полученную моделированием схемы с пороговым напряжением транзистора V_{th} . В отличие от (5) использование (8), (9) не требует определения эмпирического коэффициента β . Легко показать, что применение (8), (9) к цифровым схемам с импульсными сигналами на затворе приводит к выражению (3).

Если схема содержит несколько р-МОП транзисторов, то выражения (8), (9) записываются для каждого из них, что определяет систему обыкновенных дифференциальных уравнений (СОДУ). Такая система может быть решена известными численными методами явного интегрирования (Эйлера, трапеций, Рунге-Кутта). В частности, выше описанный пошаговый алгоритм анализа НВТИ-эффекта эквивалентен применению прямого метода Эйлера со специальной формой определения величины шага интегрирования. Использование представления (8) позволяет применить стандартные алгоритмы выбора шага, связывающие величину шага с требуемой точностью расчета.

Для определения правой части СОДУ (8) требуется численный расчет интеграла при моделировании схемы на временном интервале $0 \leq t < T$. Такой расчет можно избежать, если учесть, что правая часть (8) представляет собой среднее значение выражения

$$U(t) = C^{1/n} \exp(\alpha V_{gs}(t, V_{th}) / d_{ox}) \quad (10)$$

за период T . Это значение представляет собой постоянную составляющую на выходе нелинейного элемента с передаточной характеристикой (10), которая легко определяется (как нулевая гармоника) при моделировании схемы методом гармонического баланса (ГБ) [11]. Метод ГБ позволяет также моделировать многочастотные режимы работы схемы и определять для них значение постоянной составляющей в каждом

узле. Поэтому предложенный подход распространяется и на такие режимы.

IV. ЧИСЛЕННЫЕ ЭКСПЕРИМЕНТЫ

В качестве примера применения предложенного метода ниже приводятся результаты расчетов, выполненные для схемы генератора на КМОП транзисторах, представленной на рис. 1. На схеме показано подключение нелинейного элемента (НЭ) вида (10). Схема имеет два р-МОП транзистора. В силу симметрии схемы их пороговые напряжения меняются одинаково, поэтому для анализа НВТИ-эффекта достаточно одного ОДУ (8,9). Решение ОДУ выполнялось методом Эйлера. Моделирование схемы на каждом шаге осуществлялось методом ГБ. Результаты расчетов показаны на рис. 2, 3.

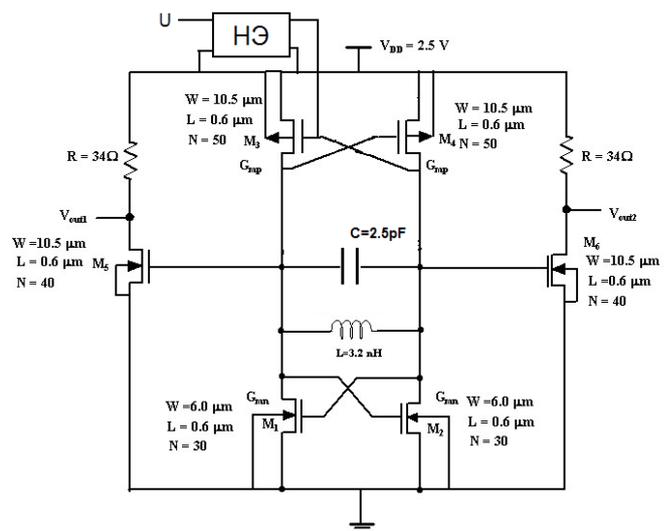


Рис. 1. Схема генератора на КМОП транзисторах

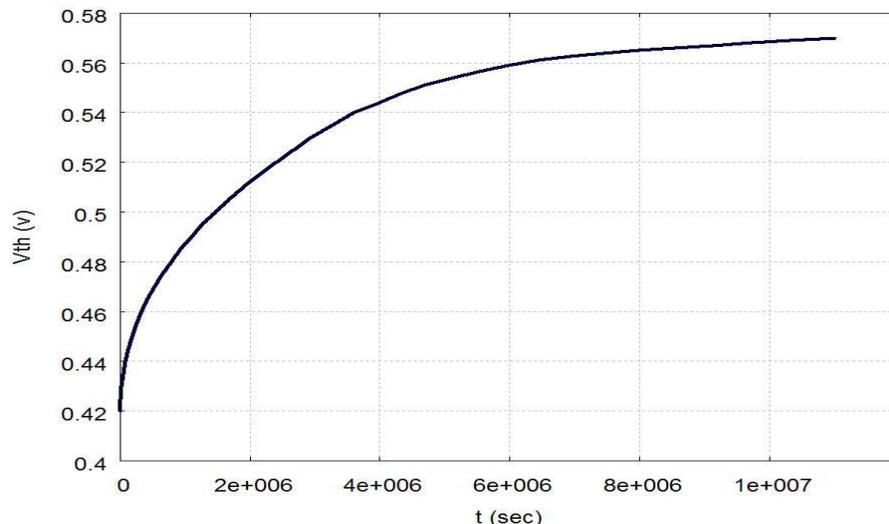


Рис. 2. Зависимость изменения порогового напряжения р-МОП транзисторов (V_{th}) от времени под воздействием НВТИ-эффекта

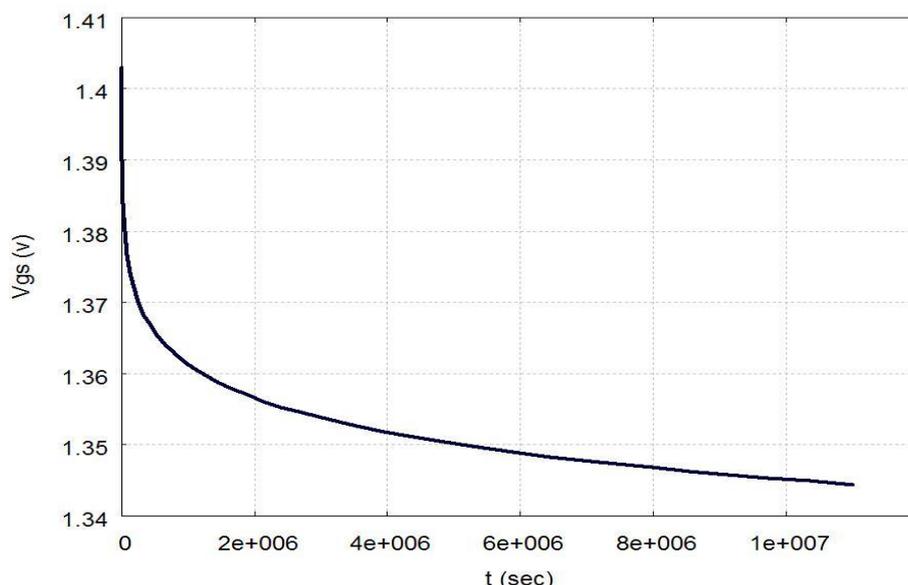


Рис. 3. Зависимость первой гармоники напряжения на затворе (V_{gs}) от времени под воздействием NBTI-эффекта

V. ЗАКЛЮЧЕНИЕ

В работе предложен новый подход для анализа NBTI-эффекта в аналоговых ИС. По сравнению с известными методами подход обеспечивает:

- представление процесса деградации порогового напряжения в виде системы обыкновенных дифференциальных уравнений, что позволяет использовать стандартные алгоритмы выбора шага интегрирования;

- формирование правой части системы путем моделирования схемы, дополненной разработанным нелинейным блоком, что избавляет от необходимости задавать эмпирические коэффициенты усреднения;

- использование для моделирования метода гармонического баланса, что делает возможным анализ многочастотных блоков.

ЛИТЕРАТУРА

- [1] Li X. et al. A New SPICE Reliability Simulation Method for Deep Submicron CMOS VLSI Circuits // TDMR. 2006.
- [2] Xuan X. et al. IC reliability simulator ARET and its application in design-for-reliability // ATS, 2003.
- [3] Stempkovsky A., Glebov A., Gavrilov S. Calculation of Stress Probability for NBTI-Aware Timing Analysis // Proc. Conf. ISQED. 2009. pp. 714-718.
- [4] Alam M., Mahapatra S. A comprehensive model of PMOS NBTI degradation // Microelectron. Reliab. 2005. V 45(1) pp. 71-81.
- [5] Stathis J.H., Zafar S. The negative bias temperature instability in MOS devices: A review // Microelectron. Reliab. 2006. V. 46. № 2-4. pp. 270-286.
- [6] Maricau E., Gielen G. Efficient reliability simulation of analog ICs including variability and time-varying stress // DATE, 2009. pp. 1238-1241.
- [7] Maricau E., Gielen G. Efficient Variability-Aware NBTI and Hot Carrier Circuit Reliability Analysis // IEEE TRANS. COMP.-AIDED DESIGN OF INTEG. CIRC. AND SYS. DEC., 2010. V. 29. № 12. pp. 1884-1893.
- [8] Gielen G. et al. Analog circuit reliability in sub-32 nanometer CMOS: Analysis and mitigation // DATE, 2011. pp. 1474-1479.
- [9] Ramakrishnan K. Wu X. Vijaykrishnan N. Xie Y. Comparative analysis of NBTI effects on low power and high performance flip-flops // ICCAD IEEE Int. Conf. On Computer Design. 2008. pp. 200-205.
- [10] Wenping Wang, Zile Wei, Shengqi Yang, Yu Cao. An efficient method to identify critical gates under circuit aging // Proc. IEEE/ACM int. conf. on Computer-aided design. 2007. pp. 735-740.
- [11] Kundert K.S., White J., Sangiovanni-Vincentelli A. Steady-State Methods for Simulating Analog and Microwave Circuits – Boston: Kluwer Academic Publishers. 1990. 247 p.