

# Микро- и нанoeлектронные аналоговые и цифровые устройства систем связи

Е.В. Балашов, А.С. Коротков, Д.В. Морозов, М.М. Пилипко,  
И.М. Пятак, Р.И. Романов, И.А. Румянцев

ФГБОУ ВПО «Санкт-Петербургский государственный политехнический университет»,  
korotkov@rphf.spbstu.ru

**Аннотация** — Рассматриваются вопросы построения микро- и нанoeлектронных приемо-передающих устройств систем связи. Представлены результаты разработок как низкочастотных, так и СВЧ аналоговых устройств, в том числе усилителей, смесителей, генераторов, и цифровых устройств, включая аналого-цифровые преобразователи, сумматоры, схемы памяти. Представленные схемные решения, в основном, выполнены по МОП-технологии с разрешением 180-нм и по совокупности характеристик не уступают зарубежным аналогам.

**Ключевые слова** — МОП-технология, частотно-избирательное устройство, высокочастотный малошумящий усилитель, смеситель, генератор, управляемый напряжением, усилитель мощности, аналого-цифровой преобразователь, сумматор, ячейка памяти.

## I. ВВЕДЕНИЕ

Прошло более 45 лет с момента опубликования Г.Муром статьи, в которой автор сформулировал закон изменения плотности упаковки элементов на кристалле с течением времени: число транзисторов на кристалле микросхемы удваивается примерно каждые два года [1,2]. На момент подготовки статьи в 1965 минимально разрешимые технологические размеры составляли единицы микрон. На сегодняшний день лидирующие компании-производители полупроводниковых изделий обеспечивают разрешение до 35 нанометров и проводят исследования по разработке технологий с разрешением 22 нанометров. Таким образом, за прошедшие почти полвека достигнутые результаты в области физики и технологии полупроводников подтвердили справедливость сделанного Г.Муром предположения и определили переход от микро- к нанoeлектронике. В условиях открытого рынка развитие нанoeлектронной компонентной базы во многом формирует текущее состояние и перспективы в области радиотехнических, телекоммуникационных, навигационных, вычислительных систем. Следует отметить, что по-прежнему доминирующим типом технологии производства цифровых и аналого-цифровых устройств нанoeлектроники является «комплементарная металл-оксид-полупроводник» (КМОП) технология на основе

кремниевых кристаллов. Именно поэтому внимание в статье уделяется реализациям по КМОП-технологии.

В публикации обобщаются результаты научно-исследовательской и практической деятельности авторов по разработке микро- и нанoeлектронной компонентной базы, преимущественно для устройств связи. В первом разделе рассматриваются частотно-избирательные устройства, во втором разделе обсуждаются вопросы построения высокочастотных устройств, в третьем разделе – реализации аналого-цифровых преобразователей и цифровых схем. В заключении приводятся основные выводы.

## II. ЧАСТОТНО-ИЗБИРАТЕЛЬНЫЕ УСТРОЙСТВА

### A. Усилители частотно-избирательных устройств

В современных системах на кристалле не используются ставшие уже классическими гибридные микросхемы ARC-фильтров, вытесненные схемами, ориентированными на изготовление по КМОП-технологии, а именно, фильтрами на переключаемых конденсаторах (SC-фильтрами) и фильтрами на основе транскондуктивных усилителей ( $G_m$ -C фильтрами). В диапазоне частот до единиц мегагерц, в основном, применяются SC-фильтры, поскольку возможности расширения рабочих частот ограничены скоростными и частотными свойствами операционных усилителей (ОУ). Построение SC-схем с частотами более 1 МГц требует применения ОУ с площадью усиления не менее 50 МГц. В общем случае могут быть разработаны КМОП-усилители не только с подобными, но и лучшими характеристиками. Однако, потребляемая мощность, площадь на кристалле, а, следовательно, и стоимость широкополосных ОУ при этом существенно возрастают. В этой связи на частотах от единиц мегагерц и выше нашли применение  $G_m$ -C фильтры. Реализация транскондуктивных усилителей (ТУ) не требует введения в схему специальных корректирующих конденсаторов, ограничивающих полосу усиления, поскольку отсутствует необходимость в получении высокого коэффициента усиления по напряжению. Транскондуктивный усилитель представляет источник тока, управляемый напряжением. Как правило, реализуются ТУ с регулировкой параметра передаточной проводимости

$G_m$ , которая определяется как отношение выходного тока схемы к входному напряжению [3]. Основная задача при создании ТУ – уменьшение уровня нелинейных искажений при малой потребляемой мощности. Разработан ряд схем ТУ [4,5], одна из которых приведена на рис. 1.

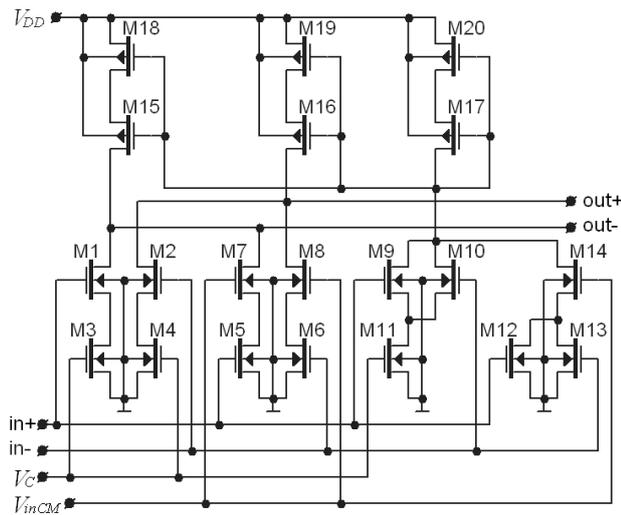


Рис. 1. Схема транскондуктивного усилителя

Усилитель обладает балансным входом (in+, in-) и балансным выходом (out+, out-). Вход с обозначением  $V_{inCM}$  служит для подачи напряжения смещения. Автоподстройка передаточной проводимости осуществляется изменением напряжения  $V_C$ . Усилитель состоит из двух основных частей и представляет параллельное соединение двух ТУ. Первая часть соответствует ТУ на транзисторах M1-M4. Входные транзисторы M1 и M2 работают в режиме насыщения, а транзисторы M3 и M4 – в триодном (линейном) режиме.

При этом третья гармоника выходного тока такого ТУ имеет отрицательный знак. Вторая часть схемы представляет ТУ на транзисторах M5-M8. Причем входные транзисторы M5 и M6 работают в триодном режиме, а транзисторы M3 и M4 в режиме насыщения.

Третья гармоника выходного тока при таком включении транзисторов является положительной. Параллельное соединение описанных схем ТУ в силу различия знаков третьей гармоники выходного тока приводит к компенсации гармоник и, следовательно, к уменьшению уровня нелинейных искажений в усилителе. Режим ТУ по постоянному току обеспечивается токовым зеркалом на транзисторах M15-M20. Транзисторы M9-M14 выполняют функцию обратной связи по синфазной составляющей входного сигнала и обеспечивают опорный ток для токового зеркала. Транзисторы M9, M10 и M14 работают в режиме насыщения, а M11-M13 – в триодном режиме. Усилитель выполнен по КМОП-технологии с разрешением 350 нм и обеспечивает при однополярном питании  $V_{DD} = +2,5$  В следующие параметры: номинальную передаточную проводимость  $G_m = 68$  мкА/В при напряжении смещения  $V_{inCM} = 1,25$  В и номинальном напряжении автоподстройки  $V_C = 1,5$  В. Оценка уровня шумов ТУ показывает, что спектральная плотность средней мощности шума, приведенная ко входу усилителя, составляет менее  $1$  мкВ<sup>2</sup>/Гц. Уровень третьей гармоники не превышает минус 52 дБ при амплитуде входного сигнала 0,5 В на частоте 1 МГц. Альтернативным вариантом является применение усилителей тока – так называемых токовых конвейеров [6]. Токовый конвейер является четырехполюсным элементом, который сочетает в себе свойства источника (генератора) напряжения, управляемого напряжением и источника (генератора) тока, управляемого током. На рис. 2 представлена схема токового конвейера, предложенная в [7]. Здесь токовый конвейер представляет двухкаскадный усилитель на базе повторителя напряжения и повторителя тока. Повторитель тока реализован по принципу токового зеркала на парах транзисторов M14-M15 и M16-M17. Узлы Y и Z являются высокоимпедансными, узел X – низкоимпедансным. Поскольку в схеме нет каскадов с большим коэффициентом усиления, то нет и корректирующей цепи, что позволяет добиться расширения частотного диапазона даже при малых напряжениях питания.

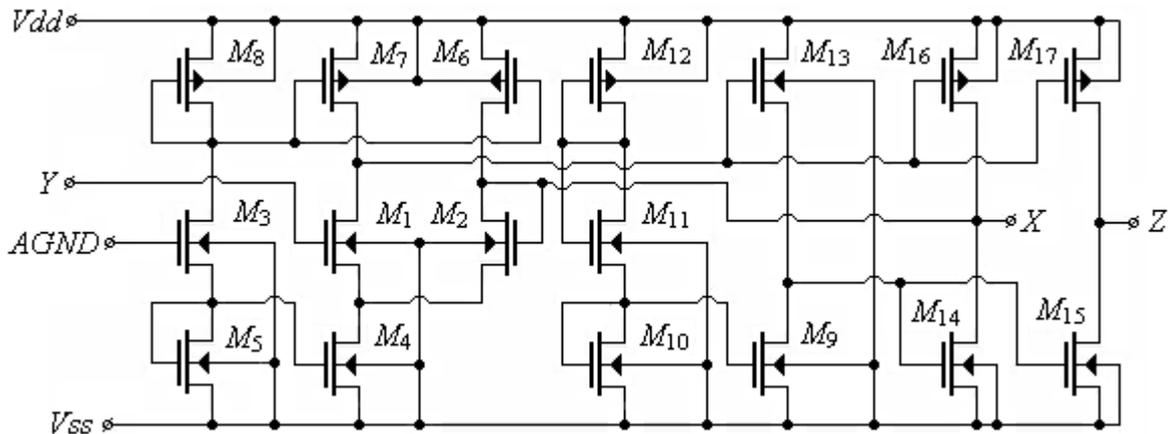


Рис. 2. Схема токового конвейера

## В. Фильтры

В системах связи фильтры используются для ограничения полосы частот; выделение основного канала частот; коррекция импульсного сигнала; селекция тонального сигнала и поднесущих частот. Наиболее практически значимыми являются фильтры нижних частот (ФНЧ) и полосовые (ПФ). Особенностью являются высокие требования к точности частотных характеристик фильтров: возможные изменения параметров, как правило, не должны превышать единиц процентов от расчетных значений.

Разработаны различные типы канальных фильтров для приемных устройств систем связи на переключаемых конденсаторах и ОУ [8–10], на переключаемых конденсаторах и токовых конвейерах [7,11] и на основе транскондуктивных усилителей [12,13]. В качестве примера на рис. 3 приведены микрофотографии SC-фильтра на токовых конвейерах и  $G_m$ -C фильтра пятого порядка с частотой среза 1 МГц.

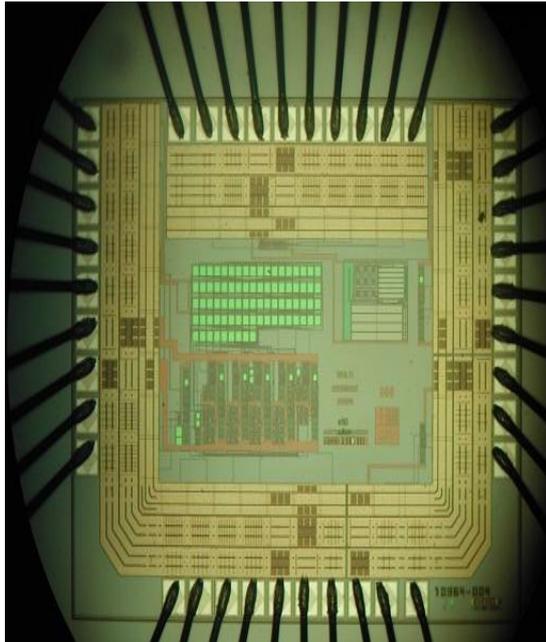
Фильтры имеют балансную структуру и реализованы по КМОП-технологии с разрешением 350 нм. Потребляемая мощность составляет около 10–11 мВт, уровень третьей гармоники минус 54 дБ при амплитуде входного сигнала на частоте среза 1 В. Принципиальным является включение в состав  $G_m$ -C фильтра специальной системы автоподстройки, корректирующей постоянные времени фильтра. Система автоподстройки построена на основе петли ФАПЧ с использованием генератора опорного колебания.

Для выделения узкой полосы частот разработан полосовой SC-фильтр шестого порядка Чебышева [14,15]. Фильтр ориентирован на системы коррекции слуха и имеет среднюю частоту 1980 Гц при полосе пропускания 200 Гц. Особенностью схемы является управление четырехтактной фазовой последовательностью для уменьшения потребляемой мощности. Микросхема фильтра также реализована по КМОП-технологии с разрешением 350 нм. Среднеквадратичное шумовое напряжение, приведенное к входу, составило 140 мкВ, уровни второй и третьей гармоник – 45 дБ и –53 дБ при входном сигнале амплитудой 100 мВ. Схема потребляет ток 420 мкА при питании 3,3 В. На рис. 4 приведены компоновка кристалла микросхемы и экспериментальная амплитудно-частотная характеристика фильтра.

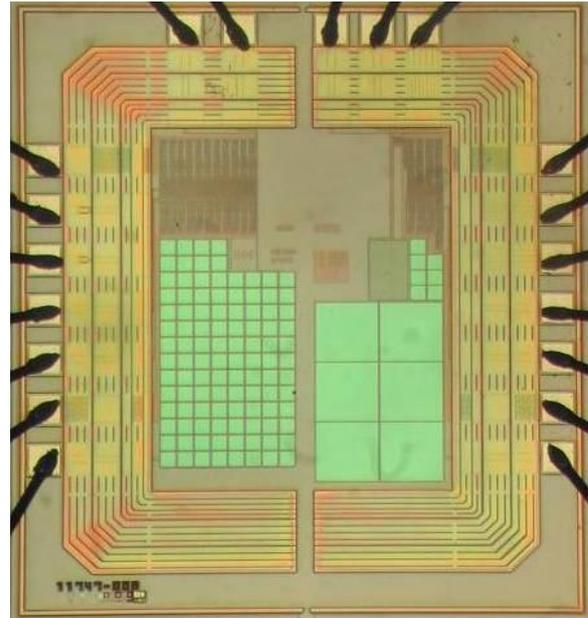
## III. МИКРОСХЕМЫ СВЧ

### А. Малошумящие усилители

В настоящее время развитие технологий позволило уменьшить длину канала МОП-транзистора до десятков нанометров, в результате чего частота единичного усиления по току увеличилась до 30-60 ГГц. Это сделало КМОП-технологии приемлемой для проектирования радиочастотного тракта систем связи в диапазоне 1–10 ГГц, благодаря чему КМОП-микросхемы применяются в ВЧ трактах радиоустройств и успешно конкурируют с другими типами современных микросхем на основе арсенида галлия, кремния/германия и других полупроводниковых материалов.



а)



б)

Рис. 3. Микрофотографии интегральных схем канальных ФНЧ: а) SC-схема на токовых конвейерах, б) схема на транскондуктивных усилителях

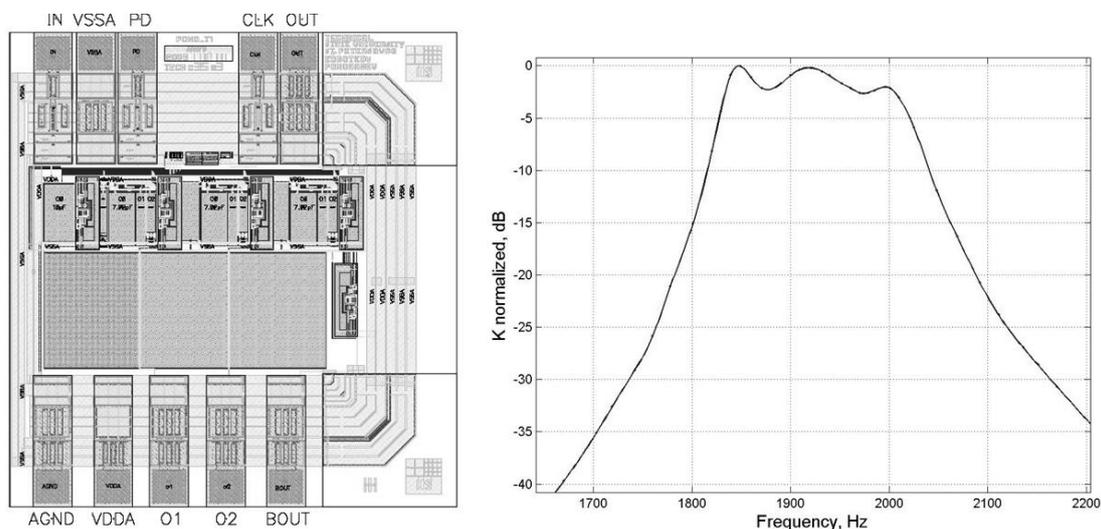


Рис. 4. Компонка кристалла микросхемы и экспериментальная амплитудно-частотная характеристика SC-фильтра

Маломощный усилитель (МШУ), являясь первым каскадом приемного устройства, в значительной степени определяет характеристики приемника. При разработке МШУ необходимо обеспечить низкий коэффициент шума, высокий коэффициент усиления, устойчивость, требуемую линейность и добиться согласования входного импеданса усилителя с импедансом источника сигнала, как правило, равным волновому сопротивлению тракта 50 Ом. Маломощные усилители классифицируют на два основных класса [16]: узкополосные – с полосами до 10-15% от средней частоты полосы пропускания и широкополосные – с полосами более 20%. Наиболее перспективной схемой узкополосного усилителя является структура с включением транзистора по схеме с общим истоком и отрицательной индуктивной последовательной обратной связью по току. Данная структура позволяет реализовывать высокий коэффициент усиления (около 15 дБ) при низком коэффициенте шума (1–3 дБ) и малой потребляемой мощности (около 10 мВт) благодаря одновременному согласованию по шумам и по мощности. Подобная схема применяется в устройствах WLAN, GPS, GSM на частотах 2.4/5.2 ГГц, 1.5 ГГц, 0.9/1.8 ГГц, соответственно. Отметим, что в МОП-транзисторах с длиной канала менее 0.8 мкм рабочая точка приближается к напряжению отпирания, что приводит к эффектам, связанным с появлением диффузионной составляющей тока стока. В этой связи разработана методика параметрического синтеза с использованием процедур численной оптимизации и реализован МШУ с учетом паразитных составляющих тока стока с рабочей частотой 2.4 ГГц по КМОП-технологии компании UMC с разрешением 180 нм. Проведено моделирование усилителя без схемы защиты от электростатического разряда с использованием программной платформы Cadence после экстракции паразитных элементов компоновки кристалла. При этом получены следующие результаты: модули параметров  $S_{11}$  и  $S_{21}$  составили минус 30 дБ и 22 дБ соответственно при коэффициенте шума 2.9 дБ и потребляемой мощности 4 мВт. Резуль-

таты моделирования на транзисторном уровне и с учетом паразитных элементов компоновки кристалла имеют хорошее соответствие: для параметра  $|S_{21}|$  ошибка составила 3 дБ, для коэффициента шума 0.4 дБ [17]. Схема и микрофотография усилителя представлены на рис. 5. Площадь, занимаемая усилителем на кристалле, составила 1.5 мм<sup>2</sup>. Следует отметить наличие в составе интегральной схемы планарных спиральных индуктивностей. Разработанный усилитель обеспечивает в два раза меньшую потребляемую мощность по сравнению с аналогичными реализациями.

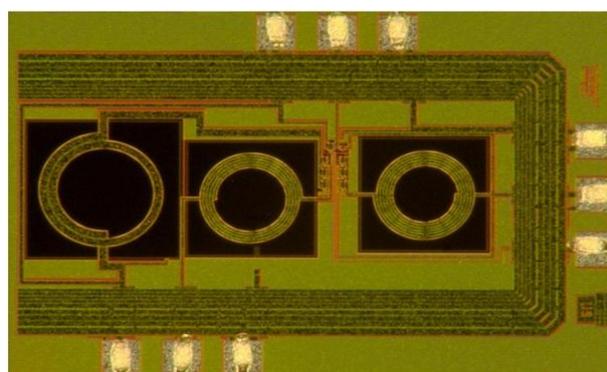
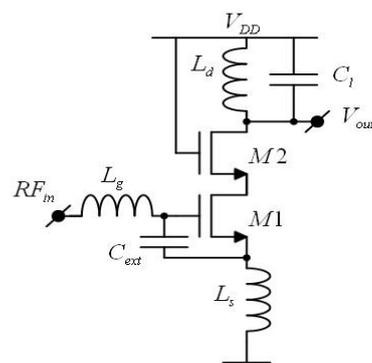


Рис. 5. Схема и микрофотография маломощного усилителя

Разработана методика расширения рабочей полосы частот широкополосного малошумящего усилителя за счет использования резистивной отрицательной параллельной обратной связи по напряжению для согласования усилителя в нижнем диапазоне частот и использования индуктивной отрицательной последовательной обратной связи по току для согласования усилителя в верхнем диапазоне частот [18–20]. Схема усилителя, реализованного по КМОП-технологии компании UMC с разрешением 180 нм, приведена на рис. 6а и представляет два соединенных последовательно каскада. Микрофотография кристалла приведена на рис. 6б. Для обеспечения согласования по выходу при проведении экспериментальных исследований микросхемы усилителя к обоим выходам добавлены повторители напряжения, не показанные на рис. 6а, с коэффициентом передачи минус 6 дБ. По результатам моделирования без согласующих каскадов по выходу усилитель обладает следующими характеристиками: коэффициент отражения меньше  $-10$  дБ в полосе частот от 3,1 ГГц до 10,6 ГГц; максимальное значение модуля

коэффициента усиления по напряжению составляет 9,7 дБ; коэффициент шума находится в диапазоне от 5,4 дБ до 7,0 дБ. Первый каскад усилителя потребляет ток 4 мА при напряжении питания 1,8 В. Второй каскад усилителя, построенный по дифференциальной схеме и предназначенный для преобразования сигнала в дифференциальный, потребляет ток 12 мА. На рис. 7 приведены зависимости модулей  $S_{11}$  и  $S_{21}$  от частоты, полученные в результате эксперимента и моделирования для усилителя с согласующими выходными каскадами. Как видно из приведенных графиков измеренный максимальный коэффициент усиления составил 4 дБ, что на 1,5 дБ выше результатов моделирования. Полоса частот усиления по результатам эксперимента составила от 2 ГГц до 7,5 ГГц, а полоса согласования от 2,4 ГГц до 8,4 ГГц. Уменьшение полосы частот можно объяснить влиянием паразитных емкостей схем защиты от электростатического разряда. Измерения проводились на кристалле с использованием зондовой станции Cascade EP6RF и анализатора цепей Rohde&Schwarz ZVA40.

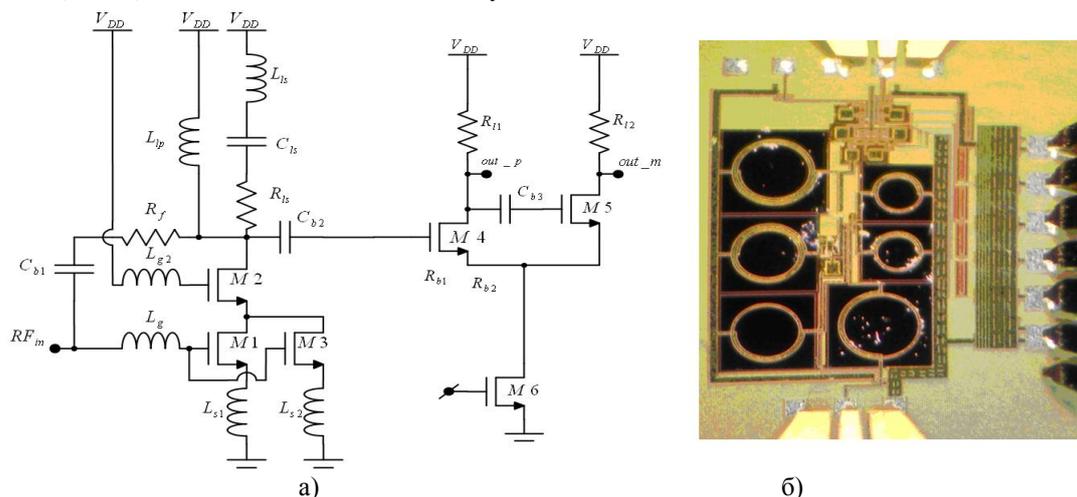


Рис. 6. Принципиальная схема (а) и микрофотография (б) широкополосного усилителя

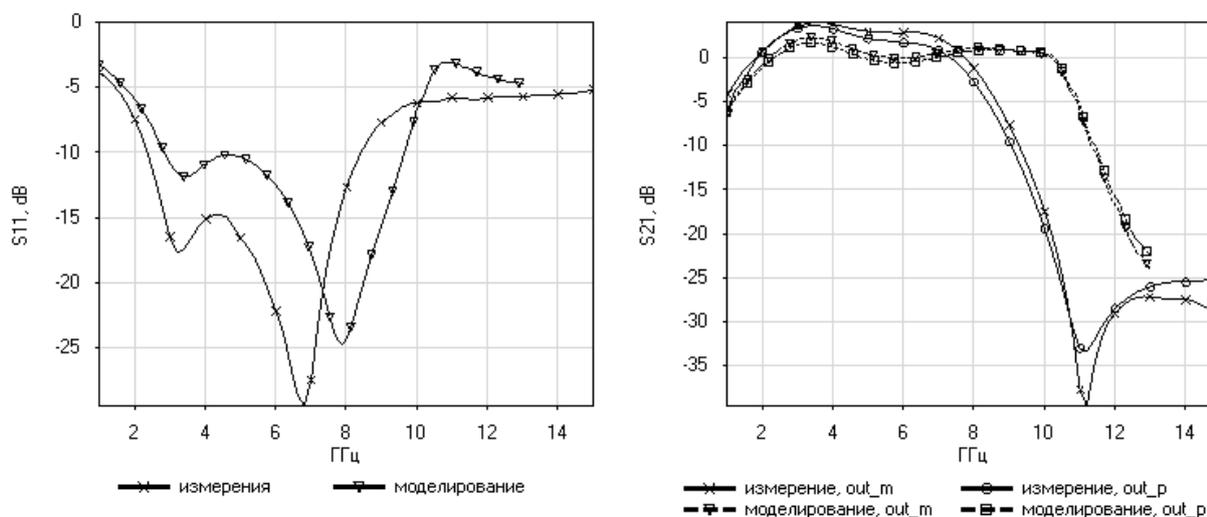


Рис. 7. Зависимости модуля  $S_{11}$  и  $S_{21}$  от частоты, полученные в результате эксперимента и моделирования для усилителя с согласующими выходными каскадами



В ГУН поддиапазонов 6,0-10,6 ГГц перестройка и подстройка частоты реализуются на основе изменяемых напряжением  $U_{упр}$  паразитных емкостей МОП-транзисторов с закороченным стоком и истоком. Для расчета схемы ГУН с учетом паразитных эффектов необходимо использовать эквивалентные схемы замещения МОП-транзисторов и планарных индуктивностей [22]. В зависимости от частотного поддиапазона ГУН крутизна  $g_m$  транзисторов T1, T2 составила от 5 мСм до 10 мСм при ширине канала транзисторов от 35 мкм до 55 мкм и длине канала транзисторов 180 нм, номиналы индуктивностей  $L_1, L_2$  – от 594 пГн до 1,52 нГн. Номиналы конденсаторов  $C_1, C_2$  ГУН поддиапазона 3,1-5,0 ГГц составили от 340 фФ до 790 фФ. Номиналы емкостей варикапов  $D_1, D_2$  составили 400 фФ. Для ГУН поддиапазонов 6,0-10,6 ГГц ширины транзисторов T3, T4 составили от 204 мкм до 420 мкм при длине канала транзисторов 0,18 мкм, что определяет эквивалентную емкость контура ГУН от 600 фФ до 850 фФ при среднем значении  $U_{упр} = 0,9$  В. Разработаны ГУН на основе 180 нм МОП технологии компании UMC. Диапазоны перестройки ГУН составили 3,37-4,59 ГГц, 6,33-8,40 ГГц и 7,87-10,23 ГГц. В зависимости от поддиапазона частот уровень потребляемой мощности ГУН составил от 5 мВт до 9,5 мВт при напряжении питания 1,8 В. На рис. 9б представлен спектр выходного колебания генератора, измеренный с использованием зондовой станции Cascade EP6RF и анализатора цепей Rohde&Schwarz ZVA40 в режиме изме-

рения мощности отраженной волны при минимальном входном воздействии минус 140 дБм. Мощность сигнала ГУН на частоте 3.5 ГГц составила минус 6 дБм.

#### Д. Усилители мощности

Наиболее перспективным типом усилителей мощности (УМ), используемым в системах связи, являются так называемые ключевые усилители. Принцип работы ключевых УМ заключается в следующем: когда входной сигнал достигает определенного уровня, МОП-транзистор открывается (при этом ток через транзистор максимальный, а падение напряжения на нем близко к нулю) или запирается (при этом ток через транзистор близок к нулю, а падение напряжения максимально). В обоих случаях рассеиваемая мощность близка к нулю, поэтому достижимый КПД в ключевых режимах выше, чем в линейном и квазилинейном режимах. Однако, характерным для ключевых режимов является высокий уровень нелинейных искажений. Как правило, для уменьшения уровня нелинейных искажений необходимо использовать фильтры. Согласно методике, представленной в [23], с использованием параметров МОП-технологии компании UMC с разрешением 180 нм разработан каскадный УМ абонентской станции мобильной системы связи стандарта WCDMA со следующими характеристиками: диапазон рабочих частот 1.7–2.0 ГГц, уровень выходной мощности 21 дБм, КПД 45%. Схема усилителя и компоновка кристалла приведены на рис. 10; фотография кристалла интегральной схемы - на рис. 11.

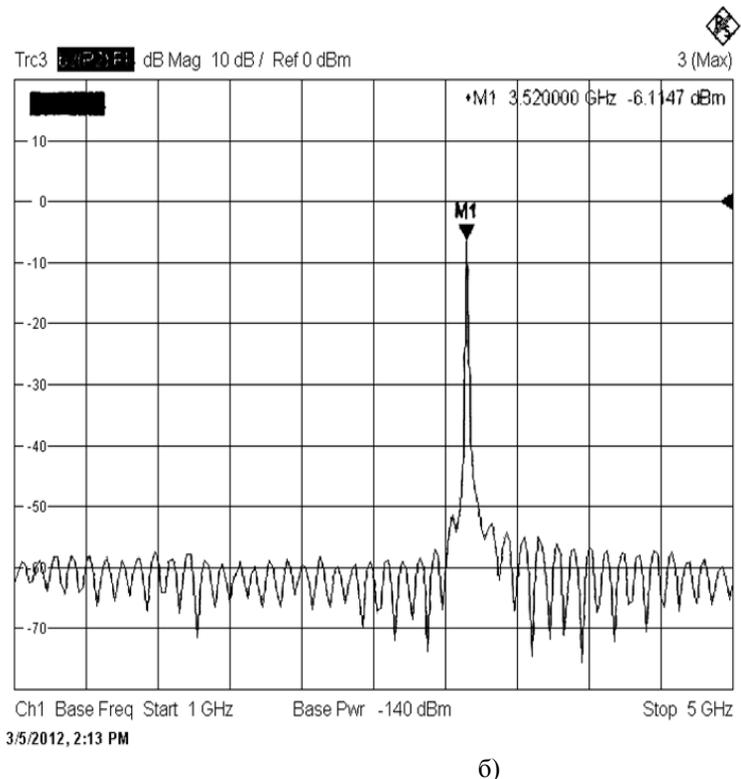
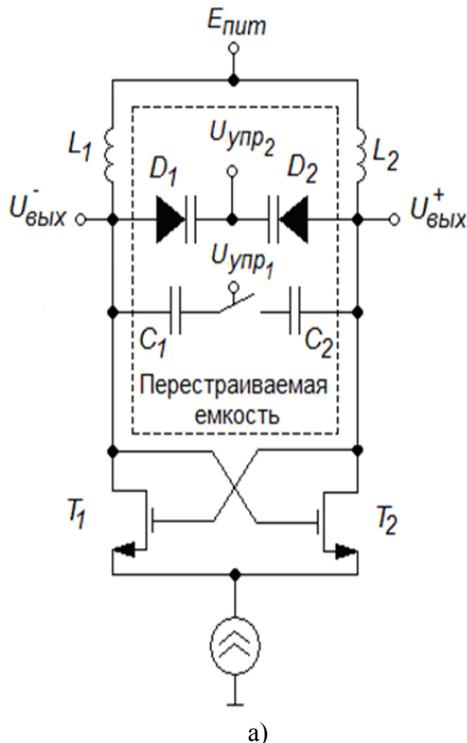


Рис. 9. Схема ГУН: а – структурная схема ГУН, б – спектр колебания ГУН

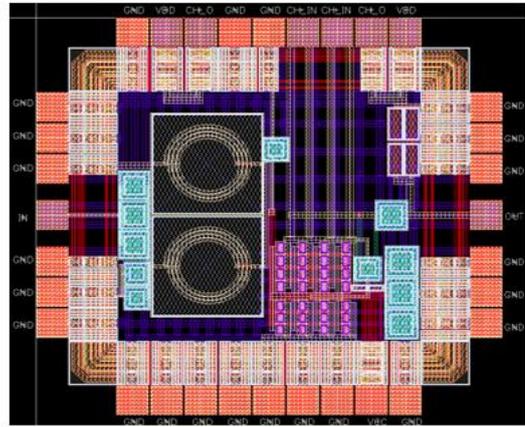
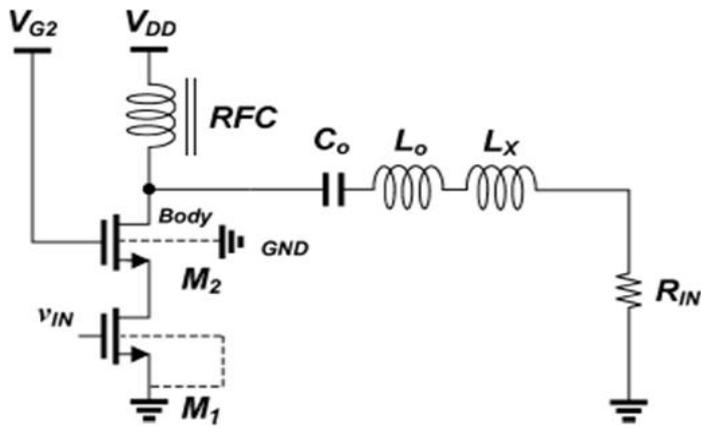


Рис. 10. Схема и компоновка кристалла каскодного усилителя мощности класса E

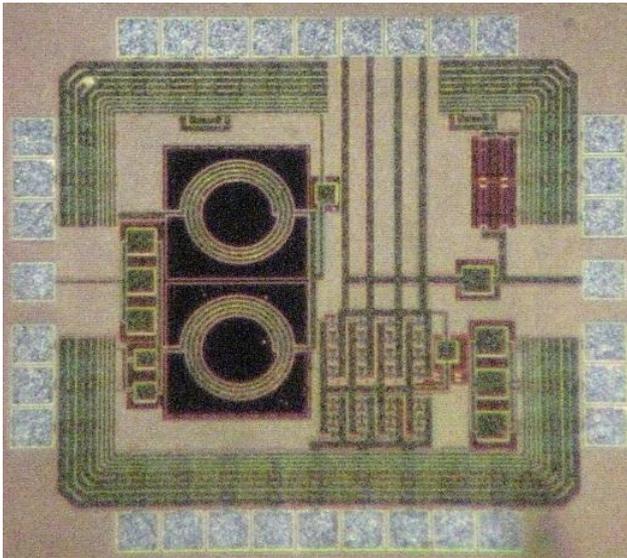


Рис. 11. Топология кристалла интегральной схемы

#### IV. ЦИФРОВЫЕ СХЕМЫ

##### A. Аналого-цифровые преобразователи

В приемниках систем связи широкое применение находят аналого-цифровые преобразователи (АЦП) следящего типа на основе дельта-сигма модуляторов. АЦП данного типа обладают низкой потребляемой мощностью при высоком разрешении, которое в зависимости от диапазона рабочих частот может составлять от 8 до 16 разрядов [24,25]. В основу работы дельта-сигма АЦП заложен принцип дельта модуляции, который представляет метод тактируемого следящего преобразования непрерывного сигнала в последовательность импульсов с напряжением высокого и низкого уровней, отображающих в моменты тактирования знак приращения преобразуемого сигнала относительно предыдущего значения. Для обработки сигнала, обладающего равномерным спектром или содержащего постоянную составляющую, используют дельта-сигма модулятор. Поскольку дельта-сигма модулятор осуществляет преобразование входного сигнала с частотой, существенно превышающей частоту Найквиста,

то в дельта-сигма АЦП присутствует «передискретизация», что требует использования дельта-сигма модулятора. Свойства дельта-сигма АЦП главным образом определяются характеристиками дельта-сигма модулятора, так как преобразование аналогового сигнала в цифровой вид осуществляется именно в модуляторе, а дельта-сигма фильтр осуществляет понижение частоты следования импульсов выходного сигнала модулятора и преобразование последовательного кода в параллельный.

Разработаны схемы дельта-сигма модуляторов и дельта-сигма фильтров. Микросхема дельта-сигма модулятора реализована по КМОП-технологии компании UMC с разрешением 180 нм. Микрофотография кристалла и спектр выходного сигнала модулятора АЦП показаны на рис. 12. По результатам эксперимента динамический диапазон модулятора составил 56 дБ, что обеспечивает АЦП разрешающую способность 9 разрядов при тактовой частоте 50 МГц. Потребляемая мощность микросхемы 33 мВт [26]. Простейший дельта-сигма фильтр представляет последовательное соединение ФНЧ и дециматора. Тактовая частота ФНЧ равна тактовой частоте модулятора. Высокая тактовая частота фильтра приводит к росту потребляемой мощности. Для снижения потребляемой мощности предлагается пошаговая децимация [27]. На первом шаге используется относительно простой фильтр, который обеспечивает заданное подавление только на определенных интервалах частот, и осуществляется децимация на промежуточную частоту дискретизации. На втором шаге осуществляется подавление до требуемого уровня и децимация до заданного значения частоты дискретизации. Применение пошаговой децимации позволяет уменьшить потребляемую мощность, поскольку на высокой тактовой частоте работает фильтр низкого порядка, а тактовая частота второго фильтра существенно ниже. Разработан дельта-сигма фильтр по параметрам КМОП-технологии компании UMC с разрешением 180 нм. Полоса пропускания фильтра составила 1 МГц, подавление не менее 60 дБ. Динамический диапазон фильтра 58 дБ, что соответствует динамическому диапазону АЦП с разрешением 9 разрядов. Проведенные оценки показали, что потребляемая фильтром мощность составляет 4 мВт.

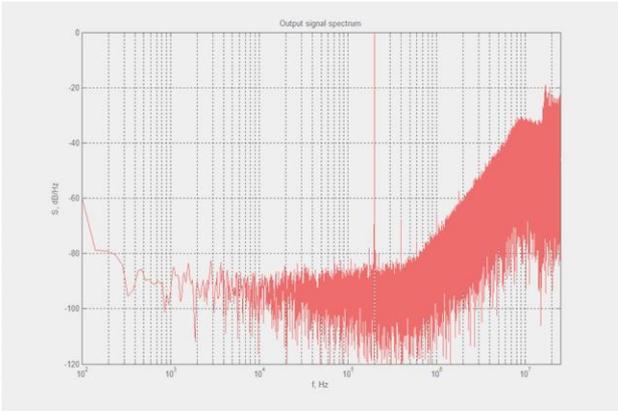
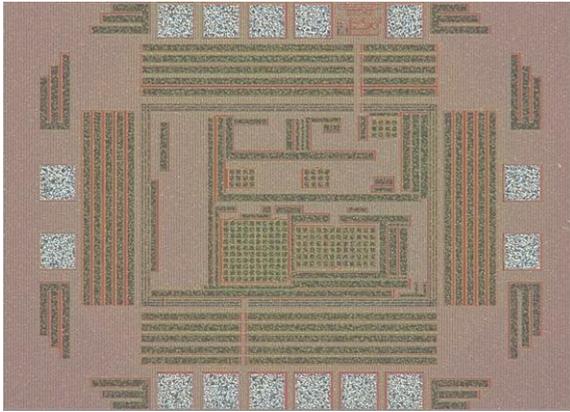


Рис. 12. Микрофотография интегральной схемы и спектр выходного сигнала дельта-сигма модулятора АЦП

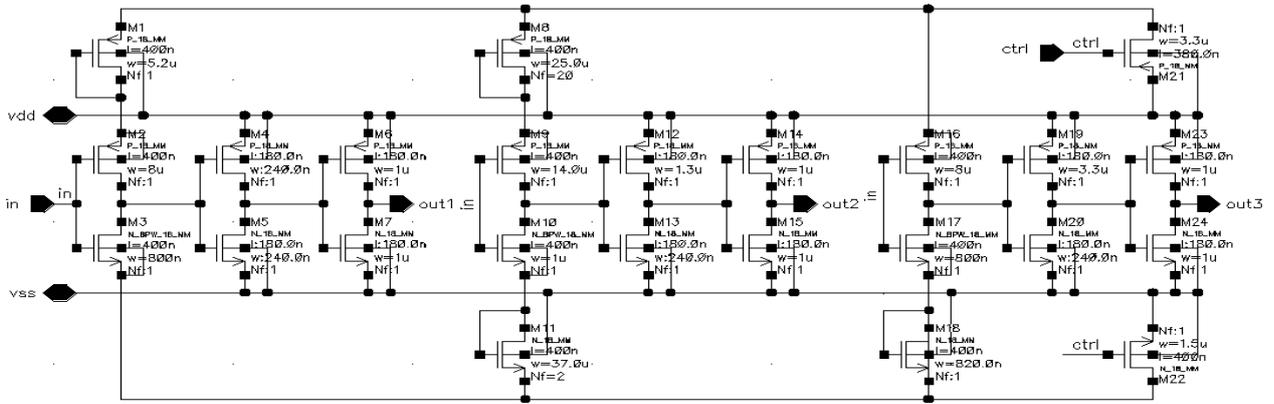


Рис. 13. Схема предлагаемой входной цепи двухразрядного параллельного АЦП

Предложена реализация двухразрядного параллельного АЦП для построения конвейерной схемы. Резистивный делитель напряжения и компараторы заменены инвертирующими КМОП схемами (рис. 13) [28]. Входом схемы является узел in. Выходные узлы компараторов обозначены out1, out2 и out3. Узел ctrl служит для коррекции смещения нуля характеристики АЦП. Разработана топология кристалла интегральной схемы (рис. 14) по 180 нм МОП технологии фирмы UMC. Площадь, занимаемая на кристалле, составляет 0,0026 кв. мм. При напряжении питания  $\pm 0,9$  В, кото-

рое подается на узлы vdd и vss, диапазон изменения входного сигнала составляет  $\pm 0,6$  В. Пороги переключения компараторов заданы значениями  $-0,3$  В, 0 В и 0,3 В. Уход этих порогов не превосходит  $\pm 18$  мВ. Оценка показывает, что для трехкаскадной конвейерной АЦП на основе предложенной схемы эффективная разрядность составляет 5 бит. Средняя потребляемая мощность при воздействии входного гармонического сигнала с частотой 100 МГц не превышает 55 мВт.

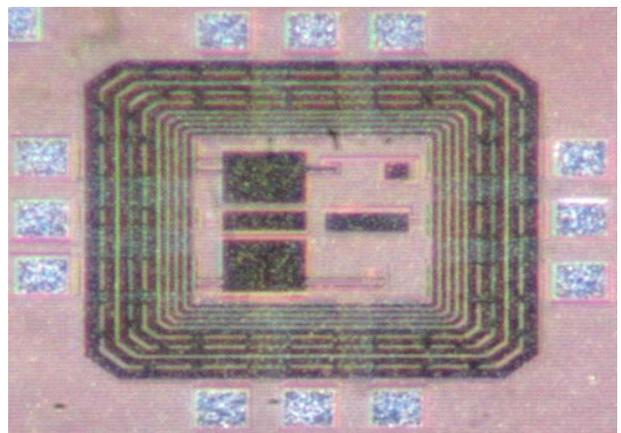
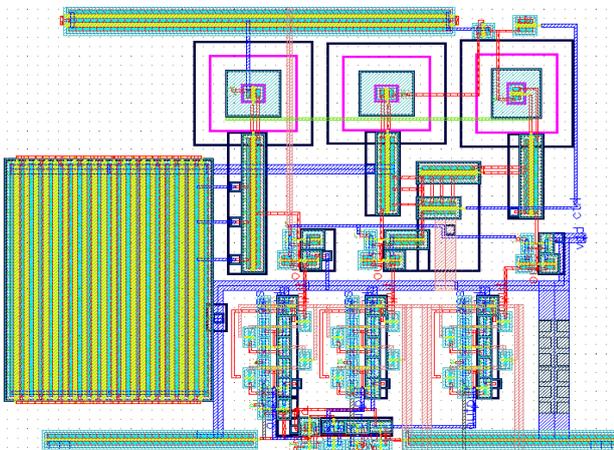


Рис. 14. Топология и микрофотография кристалла интегральной схемы

### В. Сумматор

Сумматор широко используется при построении любых арифметико-логических устройств. Двоичный сумматор имеет входы:  $A$ ,  $B$ ,  $C$  и выходы:  $S$  – сумма,  $CO$  – перенос. Актуальными являются схемы с повышенным быстродействием. Предлагаемая схема сумматора с повышенным быстродействием показана на рис. 15 и состоит из отдельных цепей формирования сигналов переноса  $CO = (A + B) \cdot C + A \cdot B$  и суммы  $S = (A \oplus B) \cdot \overline{C} + A \oplus B \cdot C$ . Цепь формирования сигнала переноса не используется для формирования сигнала суммы, что уменьшает емкостную нагрузку в узле, где соединяются стоки T4–T7 и затворы T11 и T12. Подложки T4 и T5 отключены от положительной шины питания +Епит и соединены с истоками этих транзисторов, что позволяет исключить паразитные емкости исток-подложка. Цепь формирования сигнала суммы состоит из последовательного соединения двух ячеек исключающее ИЛИ – первой на транзисторах T13–T18 и второй на транзисторах T19–T24. Чтобы исключить паразитные емкости, подложки T14 и T20 отключены от положительной шины источника питания и соединены с истоками этих транзисторов. Результаты моделирования схемы в сравнении с известными сумматорами для 0,18 мкм МОП технологии при питании 1,8 В показывают, что при близких значениях средней работы переключения (около 110 фДж) достигается уменьшение времени задержки формирования суммы на 34–42% (174 пс) и переноса на 16–21% (136 пс).

### С. Схемы памяти

Оперативное запоминающее устройство (ОЗУ) является одним из компонентов цифровых схем и предназначено для записи, хранения и воспроизведения данных. В общем виде ОЗУ состоит из накопителя, хранящего информацию, и схем обслуживания, обеспечивающих функционирование накопителя и обмен информацией с периферией. Накопитель состоит из однотипных запоминающих ячеек (ЗЯ), хранящих минимальную единицу информации. В мобильных системах ОЗУ должно обеспечивать требуемое время

доступа при заданном объеме памяти и потребляемой мощности. Наибольшим быстродействием обладают статические ОЗУ, запоминающие ячейки которых построены на триггерах. При использовании 180-нм МОП-технологии и напряжении питания 1.8 В данные ЗЯ имеют следующие типовые параметры [29]: в зависимости от соотношения размеров транзисторов, запас статической помехоустойчивости (англ. Static Noise Margin, SNM) изменяется от 200 до 400 мВ; порог переключения в режиме записи (англ. Write Margin, WRM) – от 0.5 до 1 В; разрядный ток ячейки – от 70 до 100 мкА. При переходе к субмикронным проектным нормам увеличивается технологический разброс параметров МОП-транзисторов, что приводит к уменьшению SNM и увеличению вероятности битовых ошибок в накопителе. Разработана ЗЯ с двумя адресными входами, обладающая повышенным значением SNM и низкой потребляемой мощностью. Увеличение SNM в режиме чтения достигается уменьшением напряжения затвор-исток МОП-транзисторов ключей выборки M3 и M8 (рис. 16), что приводит к увеличению их сопротивления в открытом состоянии. Одновременно увеличивается WRM за счет увеличения напряжения переключения инверторов. Увеличения площади кристалла ЗЯ при этом не происходит. Для уменьшения потребляемой мощности используется двухкоординатная выборка. Проведено моделирование с использованием параметров 180-нм МОП-технологии компании UMC, показавшее увеличение запаса статической помехоустойчивости не менее чем в 5 раз (до 133 мВ) без уменьшения порога переключения в режиме записи (900 мВ) по сравнению с известными схемами. При размерности накопителя 32\*32 бит, разрядности шины данных 4 бита, половинной амплитуде на разрядных шинах потребляемая мощность уменьшилась в 2.5 раза по сравнению с типовыми решениями и при тактовой частоте 100 МГц составила 45 мВт. Представленное схемотехническое решение ЗЯ защищено патентом [30]. На рис. 17 показана фотография кристалла интегральной схемы запоминающего устройства.

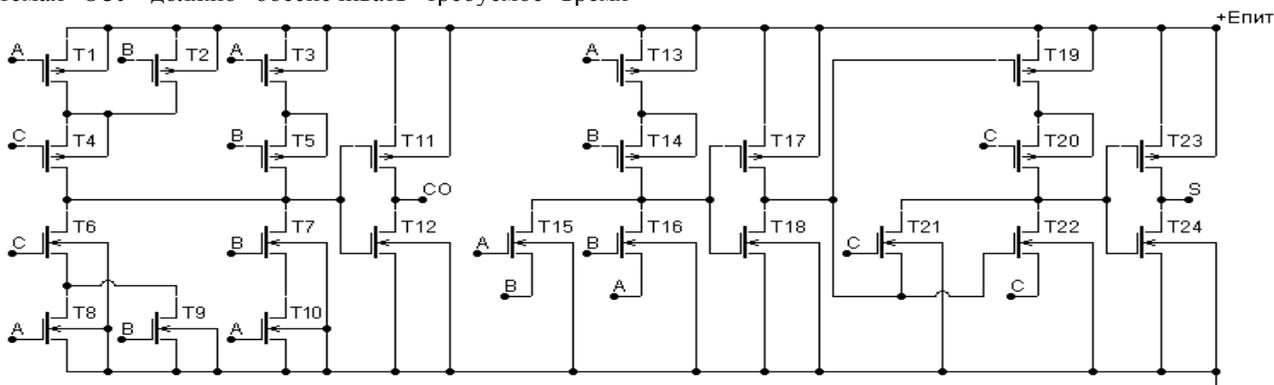
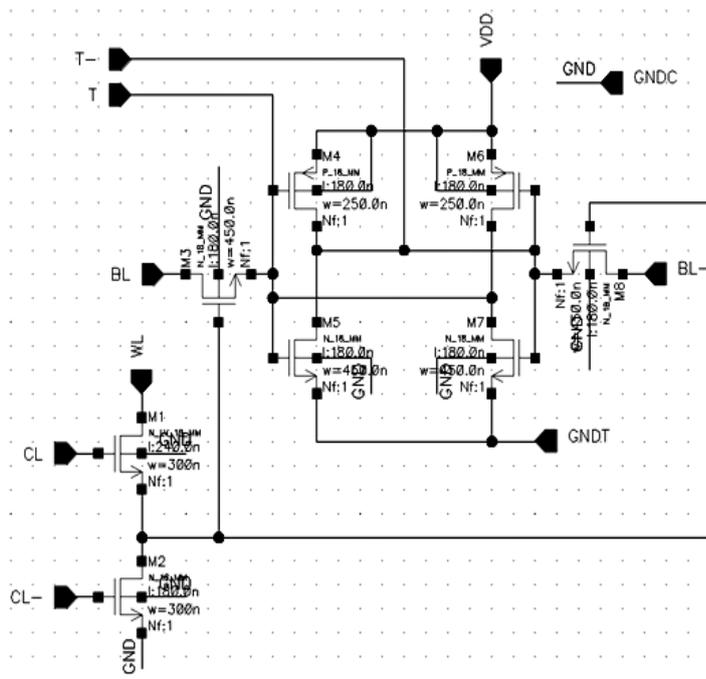


Рис. 15. Схема сумматора



CL-, CL - узлы шин столбцов  
 WL - узел шины слов  
 BL-, BL - узлы разрядных шин  
 VDD - узел шины питания  
 GND - узел общей шины ячейки  
 GNDT - узел общей шины триггера  
 T-, T - выходные узлы инверторов

M1 - пропускающий транзистор  
 M2 - разрядный транзистор  
 M3, M8 - транзисторы выборки  
 M4, M6 - нагрузочные транзисторы  
 M5, M7 - транзисторы драйвера

Рис. 16. Схема запоминающей ячейки с повышенной помехоустойчивостью

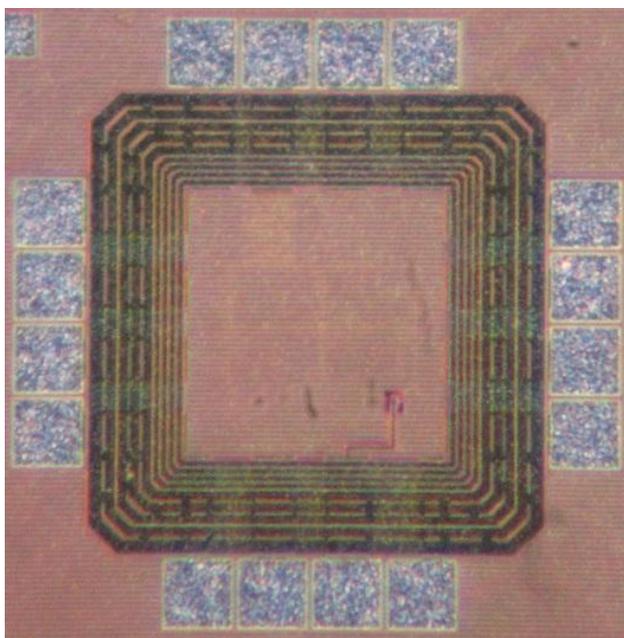


Рис. 17. Топология кристалла интегральной схемы

## V. ЗАКЛЮЧЕНИЕ

Нанoeлектронная компонентная база является одной из приоритетных составляющих высокотехнологичной модели развития отечественной экономики, поскольку представляет основу развития электроники. Достижимые параметры радиотехнических, телекоммуникационных, навигационных, вычислительных систем определяются характеристиками компонентной базы. Решение проблемы импортозамещения зависит не только от технологической базы отечествен-

ной промышленности, но, во многом, и от качественного уровня схемотехники разрабатываемых компонентов. Рассмотренные решения по совокупности характеристик не уступают зарубежным аналогам. При этом, интегральные схемы ориентированы на применение в системах беспроводной связи и, как следствие, отличаются малой потребляемой мощностью. Предложенные устройства нанoeлектронной компонентной базы можно также использовать и при построении систем иных типов, причем без принципиальной переработки. В статье изложены результаты исследований, выполненных в рамках реализации ФЦП «Научные и научно-педагогические кадры инновационной России» на 2009 – 2013 годы по направлению «Создание электронной компонентной базы».

## ЛИТЕРАТУРА

- [1] Moore G.E. Cramming more components onto integrated circuits // Electronics. Apr. 1965. № 19. pp. 114–117.
- [2] The technical impact of Moore's law // IEEE Solid-States Circuits Society Newsletter. Sept. 2006. V. 20.
- [3] Коротков А.С., Морозов Д.В. Схемотехника современных интегральных усилителей // Зарубежная радиоэлектроника. 1998. № 6. С. 41-75.
- [4] Morozov D.V., Korotkov A.S. A Realization of Low-Distortion CMOS transconductance amplifier // IEEE Trans. Circuits and Systems, I. Sept. 2001. V. 48. № 9. pp. 1138-1141.
- [5] Morozov D.V., Korotkov A.S. Transconductance Amplifier With Low-Power Consumption // IEEE Trans. Circuits and Systems, II. Nov. 2005. V. 48. № 11. pp. 776-779.
- [6] Коротков А.С., Тутышкин А.А. Токковые конвейеры: развитие, схемотехника, применение // Зарубежная радиоэлектроника. 2002. № 11. С. 64-78.
- [7] Korotkov A.S., Morozov D.V., Tutyshkin A.A., Hauer H., Unbehauen R. Design of a CMOS high frequency current

- conveyor based switched-capacitor filter with low power consumption // Proc. Midwest Symposium on Circuits and Systems. Cairo, Egypt. Dec. 2003. pp. 39-42.
- [8] Korotkov A.S., Feistel K.H., Unbehauen R. Synthesis of Switched-Capacitor Parametric Bandpass Filters // IEEE Trans. Circuits and Systems, I. April 1999. V. 46. № 4. pp. 484-490.
- [9] Korotkov A.S., Hauer H., Unbehauen R. Practical Design of Element Simulation Type SC-Filters // IEEE Trans. Circuits and Systems, I. June 2000. V. 47. № 6. pp. 934-940.
- [10] Коротков А.С., Морозов Д.В. Аналоговые и дискретные микроэлектронные фильтры для телекоммуникационных систем // Радиотехника. 2003. № 4. С. 52-58.
- [11] Коротков А.С., Морозов Д.В., Тугышкин А.А. КМОП фильтр с малым потреблением мощности на переключаемых конденсаторах на основе токовых конвейеров // Микроэлектроника. 2006. Т. 35. № 5. С. 406-415.
- [12] Korotkov A.S., Morozov D.V., Unbehauen R. Low-voltage continuous-time filter based on a CMOS transconductor with enhanced linearity // Int. J. Electronics and Communications (AEÜ). Dec. 2002. V. 56. № 6. pp. 416-420.
- [13] Korotkov A.S., Morozov D.V., Hauer H., Unbehauen R. A 2.5-V, 0.35  $\mu$ m CMOS transconductance-capacitor filter with enhanced linearity // Proc. Midwest Symposium on Circuits and Systems. Tulsa, USA. Aug., 2002. V. 3. pp. 141-144.
- [14] Коротков А.С. Синтез полосовых SC-фильтров // Радиотехника. 1999. № 8. С. 17-21.
- [15] Korotkov A.S., Hauer H., Ponomarev S.A., Morozov D.V. Realization of Narrow-Band SC-Filters with Low Power Consumption Proc. // 3rd IEEE International Conf. Circuits and Systems for Communications. Bucharest, Romania. July 6-7, 2006. pp. 31-34.
- [16] Балашов Е.В., Коротков А.С. Микроэлектронные маломощные КМОП-усилители радиочастотного диапазона: применение, схемотехника, тенденции развития. Успехи современной радиоэлектроники // Зарубежная радиоэлектроника. 2007. № 2. С. 3-34.
- [17] Балашов Е.В., Коротков А.С. Высокочастотный маломощный КМОП-усилитель // Сб. трудов IV Всероссийской научно-технической конференции «Проблемы разработки перспективных микро- и нанoeлектронных систем». М.: ИППМ РАН, 2010. С. 565-570.
- [18] Балашов Е.В., Коротков А.С. Сопоставительный анализ широкополосных маломощных КМОП усилителей радиочастотного диапазона // Микроэлектроника. 2008. Т. 37. № 4. С. 300-314.
- [19] Balashov E.V., Korotkov A.S. Dual feedback low noise amplifier for ultra wideband application // Proc. EUROCON'2009. May 18-23, St. Petersburg, 2009. pp. 102-107. (IEEE Catalog number CFP09EUR-PRT)
- [20] Балашов Е.В., Коротков А.С. Высокочастотный широкополосный усилитель на МОП-транзисторах. Патент на изобретение № 2426220, БИ №22. 2011.
- [21] Коротков А.С. Двойной балансный смеситель на МОП-транзисторах // Микроэлектроника. 2011. Т. 40. № 2. С. 128-140.
- [22] Шевченко А.В., Коротков А.С. Разработка многодиапазонного преобразователя частоты приемника сверхширокополосной системы связи // Научно-технические ведомости СПбГПУ. Информатика. Телекоммуникации. Управление. 2011 № 3(126). С. 15-21.
- [23] Румянцев И.А., Коротков А.С. Методика расчета микроэлектронного усилителя мощности класса E с учетом паразитных параметров элементов // Научно-технические ведомости СПбГПУ. Информатика. Телекоммуникации. Управление. 2011. № 2(120). С. 56-62.
- [24] Коротков А.С., Теленков М.В. Аналого-цифровые преобразователи на основе дельта-сигма модуляторов // Зарубежная радиоэлектроника. 2002. № 12. С. 53-72.
- [25] Коротков А.С., Теленков М.В. Моделирование дельта-сигма модуляторов на переключаемых конденсаторах с учетом линейных и нелинейных свойств элементов // Микроэлектроника. 2007. Т. 36. № 1. С. 66-77.
- [26] Коротков А.С., Пилипко М.М., Морозов Д.В., Хауэр Й. Дельта-сигма модулятор с частотой дискретизации 50 МГц на основе 0.18 мкм КМОП технологии // Микроэлектроника. 2010. Т. 39. № 3. С. 230-240.
- [27] Уткин М.Н., Коротков А.С. Синтез децимирующего фильтра дельта-сигма аналого-цифрового преобразователя с малой потребляемой мощностью // Научно-технические новости СПбГПУ Информатика. Телекоммуникации. Управление. 2009. № 4(82). С. 91-97.
- [28] Пятак И.М., Морозов Д.В., Пилипко М.М. Схемное решение блока компараторов двухразрядной ячейки конвейерного АЦП // Научно-технические новости СПбГПУ Информатика. Телекоммуникации. Управление. 2011. № 5(133). С. 49-52.
- [29] Романов Р.И., Коротков А.С. Повышение помехоустойчивости статической запоминающей ячейки с пониженной потребляемой мощностью // Научно-технические ведомости СПбГПУ. Информатика. Телекоммуникации. Управление. 2011. № 6-2 (138). С. 41-48.
- [30] Романов Р.И., Коротков А.С. Статическая запоминающая ячейка с двумя адресными входами. Приоритетная справка // Роспатент; Заявка № 20011117657, приоритет 03.05.2011.