

Минимизация среднестатистического количества тактов преобразования АЦП поразрядного уравнивания

Е.И. Бажанов

Национальный исследовательский университет «МИЭТ»,

bazhanov@olvs.miee.ru

Аннотация — Проведены анализ и классификация операций преобразования форм представления информации. Предложено новое структурное решение аналого-цифрового преобразователя поразрядного уравнивания. Показана схмотехническая реализация АЦП с уменьшенным количеством тактов преобразования. Произведена оценка количества сокращаемых тактов преобразования.

Ключевые слова — системы автоматизированного управления реальным временем; преобразователь код-напряжение; преобразователь напряжение-код.

I. ВВЕДЕНИЕ

В настоящее время средства вычислительной техники широко применяются во всех областях общественного производства, науки, техники, в военном деле. Вычислительная техника (ВТ) настолько прочно вошла в созидательную деятельность людей, что без нее невозможно представить дальнейшее развитие страны и общества в целом.

Вычислительная техника открывает большие возможности для создания и совершенствования систем автоматизированного управления (САУ) различными объектами и технологическими процессами [1], [2]. Системы управления существуют достаточно длительный период времени. За прошедшее время ускорение технического прогресса стимулировало развитие и систем управления. Развитие САУ выдвинуло ряд проблем, связанных с необходимостью удовлетворения все возрастающих требований, предъявляемых к этим системам. Решение этих проблем возможно лишь за счет автоматизации систем управления. Автоматизация систем управления основана на введении в их состав универсальных и специализированных управляющих вычислительных машин, других устройств, содержащих средства вычислительной техники.

Особое место среди САУ занимают системы управления реальным временем, имеющие свои специфические особенности. Можно выделить следующие основные особенности САУ реального времени.

– Большой класс САУ реального времени составляют бортовые САУ, размещаемые на подвижных объектах управления. К бортовым САУ

предъявляются повышенные требования по минимизации аппаратных затрат и индуцируемых ими технических характеристик: габаритов, массы, энергопотребления и др. Это, в свою очередь, предопределяет необходимость поиска более простых структурных и схмотехнических решений вычислительных устройств, входящих в состав вычислительных систем САУ.

– Смешанная форма (континуальная и дискретная) представления информации в САУ реального времени предоставляет равноприоритетную возможность синтеза вычислительных устройств САУ как в аналоговом, так и в цифровом структурном базисе. Однако следует учесть, что именно из-за смешанной формы информации функционирование вычислительной системы САУ следует описывать следующей обобщенной системой уравнений:

$$\begin{cases} Z_{1c} &= \varphi_1(X_{1c}, \dots, X_{jc}, X_{(j+1)d}, \dots, X_{nd}); \\ Z_{2c} &= \varphi_2(X_{1c}, \dots, X_{jc}, X_{(j+1)d}, \dots, X_{nd}); \\ \dots & \dots \\ Z_{ic} &= \varphi_i(X_{1c}, \dots, X_{jc}, X_{(j+1)d}, \dots, X_{nd}); \\ Z_{(i+1)d} &= \varphi_{i+1}(X_{1c}, \dots, X_{jc}, X_{(j+1)d}, \dots, X_{nd}); \\ \dots & \dots \\ Z_{md} &= \varphi_m(X_{1c}, \dots, X_{jc}, X_{(j+1)d}, \dots, X_{nd}); \end{cases} \quad (1)$$

где $Z_{\text{упр}} = \{Z_{ik} : i \in I\}$ - множество выходов системы, I - множество индексов выходов; $X = \{X_{jk} : j \in I\}; k \in \{c, d\}$; c - continual, d - digital - формы представления операндов.

Анализ системы уравнений (1) показывает, что в общем случае результат функционирования вычислительной системы САУ представляет собой декартово произведение (множество упорядоченных пар) континуальных и дискретных входных и выходных операндов, то есть:

$$Z_{\text{упр}} = \times(Z_{c,d}; X_{c,d}) = C \times D \Rightarrow R_{\text{упр}} \in R_d, \quad (2)$$

где C, D - множество континуальных и дискретных компонентов системы, соответственно.

Иными словами, из (2) следует, что смешанная форма представления входной и выходной информации

в большинстве управляющих вычислительных систем реального времени является достаточным признаком, по которому данные системы необходимо отнести к классу комбинированных вычислительных систем. При этом обмен данными между цифровыми и аналоговыми устройствами, подготовка входных операндов и формирование выходных управляющих воздействий осуществляется посредством преобразователей информации — АЦП и ЦАП [3] [4] [5] [6].

Необходимость функционирования в реальном времени накладывает ограничения на допустимое время цикла реализации вычислительными устройствами алгоритмов управления. Постоянно возрастающие динамические характеристики подвижных носителей бортовых САУ приводят к увеличению скорости изменения информации о состоянии объекта управления и, как следствие, к необходимости сокращения времени решения задач управления. Такое сокращение возможно лишь при условии минимизации времени выполнения своих функций всеми структурными единицами вычислительной системы, в том числе и преобразователями информации.

Таким образом, актуальными являются исследования схемотехнических решений, позволяющих минимизировать время преобразования АЦП и ЦАП, входящих в состав вычислительных систем САУ реального времени.

II. СХЕМОТЕХНИЧЕСКАЯ РЕАЛИЗАЦИЯ АЦП И ЦАП

Аналого-цифровые и цифроаналоговые преобразователи используются для преобразования довольно широкой номенклатуры форм представления информации. К ним относятся линейные дистанции и угловые величины, их производные, частота и фаза сигналов, токи и напряжения, коды различных форматов и др. Значительное распространение получили преобразователи «код-напряжение» (ПКН) и «напряжение-код» (ПНК), в том числе, и поразрядного уравнивания. Так как в состав ПНК поразрядного уравнивания входит в качестве составной части ПКН, то можно предложить обобщенную структурную схему объединенного преобразователя ПКН/ПНК, выполняющего обе функции преобразования. Вариант такой схемы представлен на рис. 1.

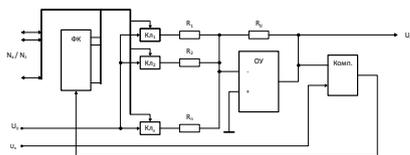


Рис. 1. Обобщенная структурная схема преобразователя ПКН/ПНК

Здесь: ОУ – операционный усилитель (с резистором обратной связи R_0 – преобразователь «ток-напряжение»); $R_1=2R_0, \dots, R_n=2^n R_0$ – резисторы с двоячно взвешенными значениями сопротивлений; K_1, \dots, K_n – токовые или линейные ключи; ФК –

формирователь кода, реализующий функцию регистра хранения в режиме ПКН и функцию регистра последовательных приближений (РПП) в режиме ПНК; Комп. – компаратор напряжений; $U_{оп}$ – опорное напряжение (максимальный уравнивающий сигнал); N_x, U_z – соответственно, входной преобразуемый код и выходное результирующее напряжение в режиме ПКН; U_x, N_z – соответственно, входное преобразуемое напряжение и выходной результирующий код в режиме ПНК.

Анализ рассматриваемых операций (ПКН, ПНК) преобразования форм представления информации позволяет сделать следующие обобщения:

- с точки зрения математики операция ПКН является прямой (адекватна операции умножения), а операция ПНК – обратной (адекватна операции деления); однако аппаратно обе операции выполняются как обратные, то есть результат операции подбирается по схемотехническим условиям;

- операция ПКН выполняется с одноступенчатым, а операция ПНК – с двухступенчатым подбором результата;

- операция с одноступенчатым подбором (ПКН) является одноконтурной, ее результат представлен в континуальной форме (напряжение) и подбирается из условия равенства токов в суммирующей точке операционного усилителя;

- операция с двухступенчатым подбором (ПНК) – многоконтурная, ее результат представлен в дискретной форме (код), а подбор осуществляется из условия равенства напряжений на входах элемента сравнения (компаратора напряжений);

- первая ступень каждого шага двухступенчатого подбора формирует предполагаемое значение соответствующего бита выходного кода, вторая – формирует напряжение сравнения и является одноконтурной операцией, то есть многоконтурные операции включают в себя n одноконтурных операций, где n – разрядность ПНК.

Таким образом, из очевидной необходимости увеличения быстродействия всех структурных компонентов контура управления с целью уменьшения времени выработки управляющих воздействий в САУ реального времени можно сделать следующий вывод: в первую очередь следует минимизировать время цикла преобразования «напряжение-код», так как оно в несколько раз больше времени преобразования «код-напряжение».

III. СХЕМОТЕХНИЧЕСКОЕ РЕШЕНИЕ ПНК С УМЕНЬШЕННЫМ КОЛИЧЕСТВОМ ТАКТОВ ЦИКЛА ПРЕОБРАЗОВАНИЯ

Очевидным преимуществом стратегии поразрядного уравнивания при подборе результирующего кода ПНК по сравнению, например, со стратегией последовательного счета является постоянное время цикла преобразования. При этом

цикл составляют n шагов подбора – тактов (или полутактов), где n – разрядность ПНК. Вместе с тем, при определенных значениях входного преобразуемого напряжения U_x количество шагов подбора t может быть уменьшено, то есть $t < n$. Это утверждение следует понимать таким образом, что на некотором шаге подбора значения последующих разрядов результирующего кода становятся априори известными. В самом деле, например, при $U_x = U_{оп}/2$ значения разрядов с номерами 2, ..., n определяются значением первого (старшего) разряда, принимаемым на первом шаге подбора. Здесь имеется в виду то, что при близких значениях U_x и $U_{оп}/2$ значение старшего разряда зависит от технических свойств (смещение нуля, гистерезис и др.) компаратора напряжений. Тогда, если значение старшего разряда принято равным «1», то все последующие разряды должны быть равными «0»; если старший – «0», то последующие – «1».

Уменьшить количество шагов подбора результирующего кода можно на следующих значениях преобразуемого напряжения:

$$U_x = [K \cdot 2^{-(n-1)}] \cdot U_{оп} \quad (3)$$

где $K \in (1, 2, \dots, 2^{(n-1)} - 1)$ – целые числа.

При этом значения последнего назначенного и последующих за ним разрядов определяются аналогично вышеприведенному примеру.

Схемотехническая реализация предложенного подхода должна основываться на определении соответствия преобразуемого напряжения U_x выражению (3). Однако следует учитывать, что в реальном устройстве обеспечить строгое равенство напряжений невозможно. Тогда на каждом шаге подбора результирующего кода преобразуемое напряжение U_x необходимо сравнивать с некоторым интервалом напряжений $\pm D \cdot U_{оп}$, составляющим определенную долю опорного напряжения. Целесообразно значение D принять равным половине дискрета младшего разряда, то есть $D = 2^{-(n+1)}$.

Интервал напряжений, формируемый на k -том шаге подбора кода, определяется выражением:

$$U_k = \left(\sum_{i=1}^{k-1} \frac{N_{zi}}{2^i} \pm D \right) \cdot U_{оп},$$

где N_{zi} – значения разрядов подобранной части результирующего кода, а сравнение преобразуемого напряжения U_x с формируемыми интервалами выполняется посредством двух компараторов.

Структурная схема, реализующая данное техническое решение, представлена на рисунках 2, 3, 4 [7].

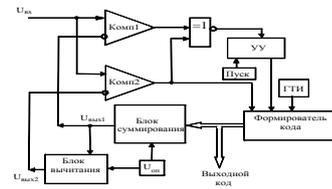


Рис. 2. Структурная схема АЦП с уменьшенным количеством шагов подбора результирующего кода

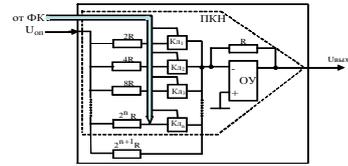


Рис. 3. Структурная схема блока суммирования

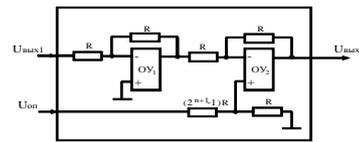


Рис. 4. Структурная схема блока вычитания

Погрешности введенных блоков определяются, в основном, погрешностью резисторов. При этом резисторы $2^{n+1}R$ образуют $(n+1)$ -разрядный ЦАП с соответствующими к ним требованиями, а в инверторах блока вычитания требуется обеспечить отношение резисторов, что достигается с большей точностью, чем их абсолютные значения.

IV. ОЦЕНКА СРЕДНЕСТАТИСТИЧЕСКОГО КОЛИЧЕСТВА СОКРАЩАЕМЫХ ТАКТОВ

Оценка среднестатистического количества тактов, на которое можно уменьшить цикл преобразования «напряжение-код» преобразователя поразрядного уравнивания, получается из следующих рассуждений.

Так как значения преобразуемых напряжений U_x априори неизвестны, то под среднестатистическим количеством сокращаемых тактов понимается отношение общего их количества к количеству различных значений преобразуемых напряжений. Количество тактов $N_{ум}$, на которое можно уменьшить цикл преобразования, зависит от значения преобразуемого напряжения. Так, например,

$$U_x = \left(\frac{1}{2} \pm D \right) \cdot U_{оп} \rightarrow N;$$

$$U_x = \left(\frac{1}{4}, \frac{3}{4} \pm D \right) \cdot U_{оп} \rightarrow N_y;$$

$$= \left(\frac{1}{8}, \frac{3}{8}, \frac{5}{8} \pm D \right) \cdot U_{оп} \rightarrow N_{ум} = n - 3$$

и т.д., где n – разрядность ПНК.

Суммарное количество $N_{ум\Sigma}$ сокращаемых тактов является нелинейной функцией разрядности ПНК и определяется следующим выражением:

$$N_{ум,\Sigma} = N - (n + 1),$$

где $N = 2^n$ – количество различных состояний ПНК (различных значений преобразуемого напряжения). Тогда среднестатистическое количество сокращаемых тактов $N_{ср}$ можно вычислить:

$$N_{ср} = \frac{N_{ун.Σ}}{N} = \frac{N - (n + 1)}{N} = 1 - \frac{n + 1}{N}$$

График функции представлен на рисунке 5.

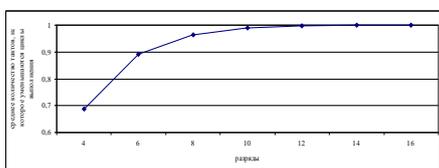


Рис. 5. График зависимости количества сокращаемых тактов преобразования от разрядности ПНК

Анализ формульного выражения и графика рис. 5 показывает, что при увеличении разрядности ПНК количество сокращаемых тактов при подборе результирующего кода увеличивается и при значениях разрядности современных ПНК достигает значения в один такт.

Сокращение количества тактов дает предпосылки для уменьшения времени цикла преобразования АЦП. При этом возможно использование известных методов, например, с переменным периодом тактов подбора результирующего кода.

V. ЗАКЛЮЧЕНИЕ

Анализ полученных результатов в очередной раз показывает, что три основные технические характеристики вычислительных устройств: точность (погрешность), быстродействие (производительность) и аппаратные затраты связаны между собой обратно пропорциональными по качеству зависимостями. Такая взаимозависимость иллюстрируется рисунком 6. Под аппаратными затратами понимается количество структурных единиц, которые необходимо затратить для реализации того или иного структурного решения. При этом аппаратные затраты при определенном технологическом срезе однозначно индуцируют остальные технические характеристики, приписываемые вычислительным устройствам, такие как габариты, масса, потребление по цепям питания, характеристики надежности и другие.

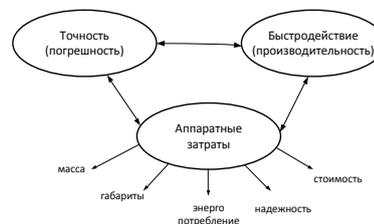


Рис. 6. Взаимозависимость основных технических характеристик вычислительных устройств

Таким образом, стремление улучшить одну из технических характеристик вычислительной структуры, неизбежно приводит к ухудшению одной (или обеих) оставшихся. Также и в техническом решении, рассмотренном в данной работе, увеличение быстродействия АЦП достигается за счет увеличения аппаратных затрат. Кроме того, при таком построении АЦП поразрядного уравнивания потерял одно из своих свойств: одинаковое время цикла преобразования вне зависимости от значения преобразуемого напряжения.

Однако остается проверенный временем тезис: нет хороших и плохих технических решений – есть широкие или узкие области их применения.

ЛИТЕРАТУРА

- [1] Преснухин Л.Н., Соломонов Л.А., Четвериков В.Н., Шаньгин В.Ф. Основы теории и проектирования вычислительных приборов и машин управления. М.: Высшая школа, 1970.
- [2] Норкин К.Б. Специализированные гибридные управляюще-вычислительные устройства. М.: Энергия, 1984.
- [3] Алексенко А.Г., Коломбет Е.А., Стародуб Г.И. Применение прецизионных аналоговых микросхем. М.: Радио и связь, 1985. 256 с.
- [4] Хоровиц П., Хилл У. Искусство схемотехники в 3-х томах. М.: Мир. Редакция литературы по информатике. 1993.
- [5] Волович Г.И. Схемотехника аналоговых и аналого-цифровых электронных устройств. М.: Издательский дом «Додэка-XXI», 2005.
- [6] Гитис Э.И. Преобразователи информации для электронных цифровых вычислительных устройств. М.: Энергия, 1975.
- [7] Бажанов Е.И., Мьо Мин Тан, Аунг Вин. Патент РФ № 2359403. Аналого-цифровой преобразователь. Опупл. 20.06.2009.