

Метод анализа быстродействия вентиля с учетом одновременного переключения входов

С.В. Гаврилов¹, О.Н. Гудкова², Г.А. Пирютина¹

¹Институт проблем проектирования в микроэлектронике РАН (ИППМ РАН),
sergey.v.gavrilov@ippm.ru

²Synopsys, Inc.

Аннотация — Для решения широкого класса задач моделирования цифровых схем наряду с максимальной задержкой распространения сигнала требуется и минимальная задержка. На точный расчет минимальной задержки существенное влияние оказывают гонки и одновременные переключения нескольких входов вентиля. Вместе с тем существующие средства анализа быстродействия на логическом уровне, как правило, основаны на использовании упрощенной модели задержки вентиля с использованием единственного переключения на входе. В данной работе предлагается метод, обеспечивающий существенное по сравнению с другими известными подходами на логическом уровне повышение точности анализа задержек и выходных фронтов с учетом одновременного переключения нескольких входов вентиля.

Ключевые слова — статический временной анализ, задержка вентиля, сложно-функциональный блок.

I. ВВЕДЕНИЕ

В маршруте проектирования цифровых сложно-функциональных блоков (СФ-блоков) для оперативной оценки быстродействия широко используются средства статического временного анализа (СВА) [1]. Основная цель СВА – найти максимальную задержку в комбинационном блоке для последующей оценки периода и частоты функционирования схемы. Однако для решения широкого класса задач моделирования цифровых схем с технологическими нормами 90нм и ниже наряду с максимальной задержкой требуется и минимальная задержка. К числу таких задач относятся, в частности, определение всевозможных моментов переключений узлов схемы при анализе помехоустойчивости [2], оценка максимального тока питания с учетом одновременного переключения большого количества вентилях [3], характеристика и генерация макромоделей сложно-функциональных блоков, контроль времени удержания (hold) триггера и др. Другими словами, требуется анализ моментов возможных переключений с достаточно точной оценкой как верхней, так и нижней границ задержек распространения сигналов.

Наибольшую точность при расчете возможных задержек распространения сигналов могут дать методы схемотехнического моделирования на транзисторном уровне. Но поскольку комбинационные СФ-блоки имеют большие размеры и большое количество входов/выходов, определить их быстродействие посредством того или иного вида полного моделирования невозможно. СВА и его модификации представляют собой реальную возможность решить перечисленные задачи, хотя решение и является зачастую не точным в связи с использованием упрощенной модели задержки отдельных библиотечных элементов.

В современных САПР наиболее распространенной и широко используемой моделью для характеристики задержек библиотечных элементов является так называемая нелинейная модель задержки – Non-Linear Delay Model (NLDM) [4] в формате Liberty. Модель NLDM представляет собой нелинейные зависимости задержек выходных сигналов D_i от длительности фронта входного сигнала S_i и емкости нагрузки C_{out} в форме двумерных таблиц $D_i(S_i^k, C_{out}^l)$, $k \in [1: N_S]$, $l \in [1: N_C]$. Аналогичными таблицами представляются и зависимости длительности фронта выходного сигнала S_{out} от тех же переменных: $S_{out}(S_i^k, C_{out}^l)$, $k \in [1: N_S]$, $l \in [1: N_C]$.

Традиционно задержку измеряли по уровням входного и выходного сигналов, равным 50% от напряжения питания. Однако для технологий 90нм и ниже чаще применяют уровни 40%-60% или 30%-70%.

Существенное упрощение такой модели состоит в использовании так называемого “pin-to-pin”- подхода, при котором задержки по каждой паре вход - выход характеризуются независимо от реального поведения остальных входов вентиля. Помимо NLDM-модели используются различные варианты повышения точности, такие как полиномиальная модель [5], CCS [6] и ECSM [7] – модели для повышения точности расчета задержек межсоединений, условные задержки с учетом статических состояний других входов [8]. Все

они также основаны на использовании “pin-to-pin”-подхода.

Очевидно, что одновременное переключение нескольких входов библиотечного элемента может привести к существенному уменьшению значения задержки элемента за счет активации нескольких путей проводимости тока/заряда. Так, например, для элемента NAND с двумя входами задержка переключения одного входа больше, чем задержка одновременного переключения двух входов, так как в последнем случае выход заряжается через несколько МОП транзисторов. Проблема состоит в том, что для точного анализа одновременного переключения входов требуется переход от двумерных таблиц типа NLDM к четырех – пятимерным зависимостям для учета фронтов всех переключаемых входов, а также смещения между входами. Для снижения размерности требуются эвристические упрощения.

В одной из немногих работ, ориентированных на анализ одновременного переключения двух входов вентиля [9], предложено упрощение на основе так называемой модели “V-shape”. Показано, что зависимость задержки от смещения переключений двух входов с хорошей точностью описывается кусочно-линейной зависимостью “V-формы”. Предложены также эвристические формулы для аппроксимации задержки при различных значениях входных фронтов. Использование такой модели приводит к существенному повышению точности расчета задержки СФ-блока на логическом уровне по сравнению с “pin-to-pin”-подходом.

В рамках данной работы выполнена серия численных экспериментов по анализу точности модели “V-shape”. Показано, что погрешность предлагаемой в [9] аппроксимации задержки существенно растет с уменьшением технологических норм 65нм – 45нм – 32нм. Для преодоления этой проблемы в маршруте статического временного анализа исследованы иные варианты аппроксимации минимальной задержки и минимального фронта. Для повышения точности оценок задержек и выходного фронта предложены альтернативный вариант кубической аппроксимации коррекционной разницы между задержками/фронтами с учетом и без учета одновременного переключения входов, а также алгоритм нахождения границ выходного фронта на основе метода золотого сечения.

Дальнейшее содержание работы включает следующие разделы:

В разделе II приведены результаты численных экспериментов по анализу известной модели “V-shape” для разных технологических норм.

В разделе III приведены результаты исследований различных вариантов аппроксимации минимальной задержки, приведены формульные соотношения и результаты предлагаемого метода на основе кубической аппроксимации коррекционной разницы задержки.

В разделе IV приведены формульные соотношения и результаты аналогичного подхода для анализа выходного фронта. Отличительная особенность анализа выходного фронта от анализа минимальной задержки заключается в необходимости поиска значения смещения входных фронтов, ведущего к минимуму выходного фронта.

II. СУЩЕСТВУЮЩИЕ МОДЕЛИ. МОДЕЛЬ “V-SHAPE”.

В работе [9] исследовано поведение задержки двухвходовых вентилях при различных значениях смещения $\delta(x, y)$ между фронтами переключений отдельных входов x, y .

На рис. 1 показан график зависимости задержки переключения от величины смещения между фронтами входных сигналов на примере задержки переключения выхода z элемента NAND из 0 в 1. На графике представлены отдельно задержки $D_{x \rightarrow z}, D_{y \rightarrow z}$ от каждого из входов до выхода. Оба переключения в данной ситуации являются контролирующими, т.е. ведут к переключению выхода, даже если второй вход не переключится. В связи с этим, интерес представляет задержка от переключения первого из входов, другими словами, максимальная из двух задержек или верхняя огибающая двух графиков: $D = \max(D_{x \rightarrow z}, D_{y \rightarrow z})$.

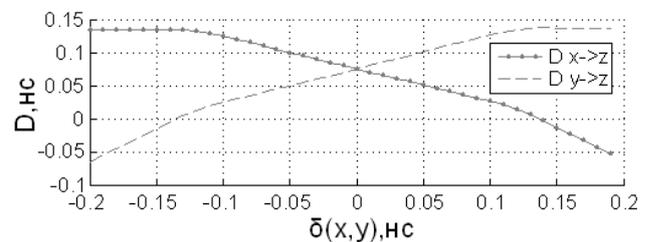


Рис. 1. График зависимости задержки переключения от величины смещения между фронтами входных сигналов (элемент NAND2, технология 45нм)

Очевидно, что при достаточно больших значениях модуля $|\delta(x, y)|$ зависимость $D = \max(D_{x \rightarrow z}, D_{y \rightarrow z})$ от смещения исчезает и задержка сводится к обычному варианту “pin-to-pin”.

Из графика видно, что верхняя огибающая с хорошей точностью может быть аппроксимирована кусочно-линейной зависимостью “V-формы”. Поскольку $D_{y \rightarrow z} = D_{x \rightarrow z} + \delta(x, y)$, и при этом $D_{x \rightarrow z}$ монотонно убывает, а $D_{y \rightarrow z}$ монотонно возрастает, то минимум верхней огибающей достигается в точке $\delta(x, y) = 0$, причем этот факт имеет место при любых значениях размеров транзисторов, входных фронтов, емкостей нагрузки и уровней измерения задержки.

Используя кусочно-линейную аппроксимацию “V-формы” можно вычислять значения задержки на логическом уровне $D(S_x, S_y, \delta(x, y))$ при различных

значениях входных фронтов S_x, S_y и смещения $\delta(x, y)$. Для этого достаточно на этапе характеристики определить координаты точек излома.

С точки зрения статического временного анализа наибольший интерес представляет минимальное значение задержки:

$$D_{\min} = D(S_x, S_y, 0)$$

В целях сокращения размеров таблиц и времени характеристики в работе [9] предлагаются эвристические формулы для оценки минимальной задержки при различных значениях входных фронтов $x = S_x, y = S_y$ в следующей форме:

$$D_{\min} = c_1 x^{1/3} y^{1/3} + c_2 x^{1/3} + c_3 y^{1/3} + c_4 \quad (1)$$

Значения коэффициентов c_1, c_2, c_3, c_4 могут быть найдены на основе метода наименьших квадратов по результатам серии схемотехнических моделирований для различных значений входных фронтов.

В рамках данной работы исследовано поведение зависимости реальной минимальной задержки при различных значениях входных фронтов (рис. 2), а также выполнена серия численных экспериментов по анализу точности модели “V-shape” с аппроксимацией по формуле (1) для различных технологических норм 65нм – 45нм – 32нм (рис. 3 - 5).

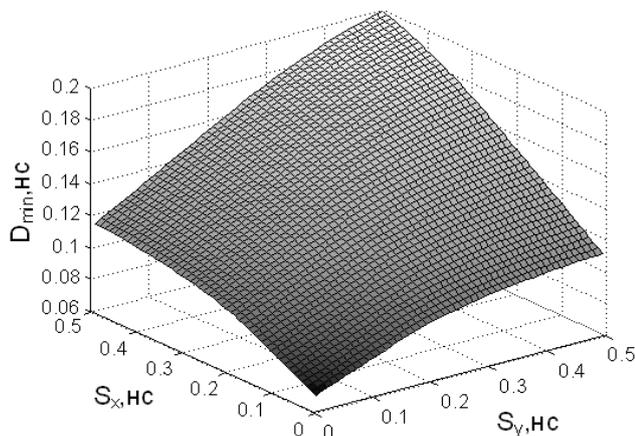


Рис. 2. Зависимость задержки вентиля при одновременном переключении ($\delta(x,y)=0$) двух входов от длительности фронтов входных сигналов (элемент NAND2, технология 45нм)

Для анализа точности модели “V-shape” результаты аппроксимации по формуле (1) сравнивались с результатами точного схемотехнического моделирования D_{Spice} по формуле:

$$\Delta = \frac{c_1 x^{1/3} y^{1/3} + c_2 x^{1/3} + c_3 y^{1/3} + c_4 - D_{Spice}}{D_{Spice}} \cdot 100\%$$

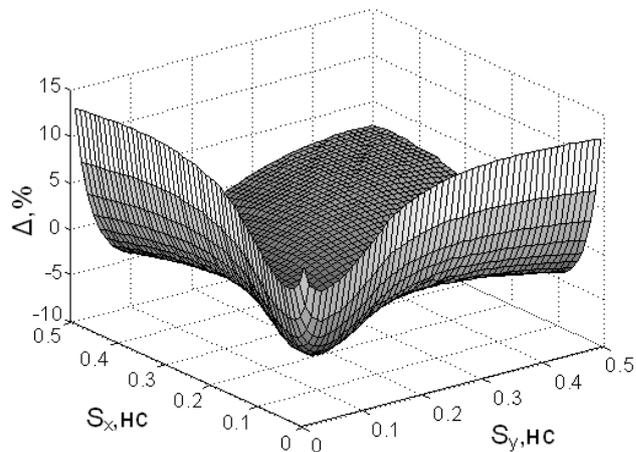


Рис. 3. Относительная погрешность при аппроксимации задержки выражением (1) (элемент NAND2, технология 65нм)

На рисунках 3-5 приведены графики погрешностей аппроксимации задержки вентиля NAND2 формулой (1) при одновременном переключении входов для технологий 65, 45 и 32нм. Из графиков видно, что при уменьшении технологических размеров погрешность модели возрастает с 10-12% для технологии 65нм до 15-20% для технологии 32нм, что свидетельствует о необходимости разработки более точных моделей, чему и посвящены последующие разделы.

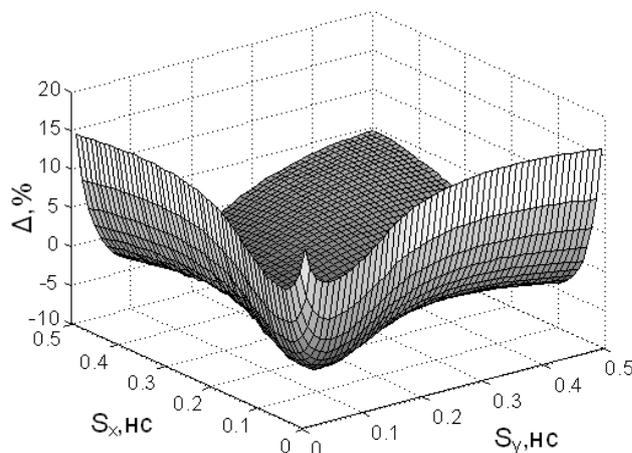


Рис. 4. Относительная погрешность при аппроксимации задержки выражением (1) (элемент NAND2, технология 45нм)

Следует отметить, что погрешность аппроксимации на основе формулы (1) из работы [9] возрастает при увеличении значения абсолютной разницы фронтов $|S_x - S_y|$.

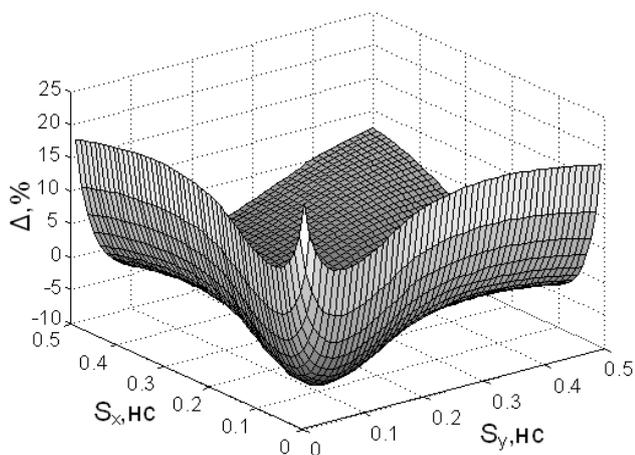


Рис. 5. Относительная погрешность при аппроксимации задержки выражением (1) (элемент NAND2, технология 32нм)

III. ПРЕДЛАГАЕМАЯ МОДЕЛЬ ЗАДЕРЖКИ

Для повышения точности оценок задержек и выходного фронта исследованы альтернативные варианты аппроксимации минимальной задержки, а также минимального выходного фронта. Анализ поведения зависимости задержки от фронтов (рис. 2) позволяет сделать вывод о применимости квадратичной или кубической аппроксимации задержки общего вида.

Так же, как и в случае модели [9], значения коэффициентов c_i для квадратичной (формула (2)) или кубической аппроксимации находятся на основе метода наименьших квадратов по результатам серии схемотехнических моделирований для различных значений входных фронтов $x = S_x, y = S_y$.

$$D_{\min} = c_1 x^2 + c_2 y^2 + c_3 xy + c_4 x + c_5 y + c_6 \quad (2)$$

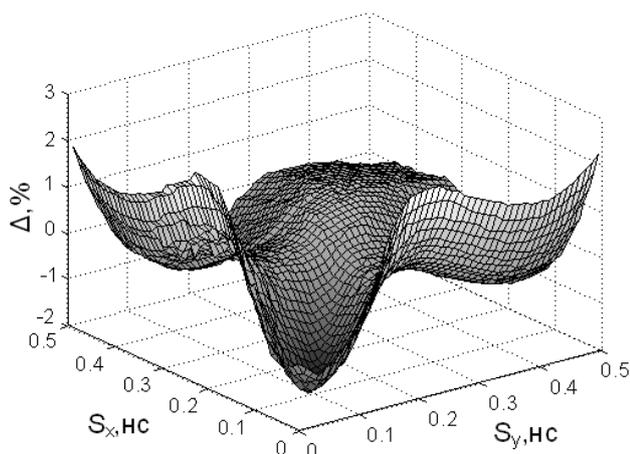


Рис. 6. Относительная погрешность аппроксимации задержки квадратичным выражением (2)

Результаты применения квадратичной аппроксимации приведены на графике, изображенном

на рисунке 6. Из рисунка видно, что максимальное значение относительной погрешности составляет 2%, и данная модель точнее описывает минимальную задержку одновременного переключения.

Для более точной оценки минимальной задержки проведено сравнение результатов моделирования с учетом (поверхность 1 на рис. 7) и без учета одновременного переключения входов (поверхность 2 на рис. 7).

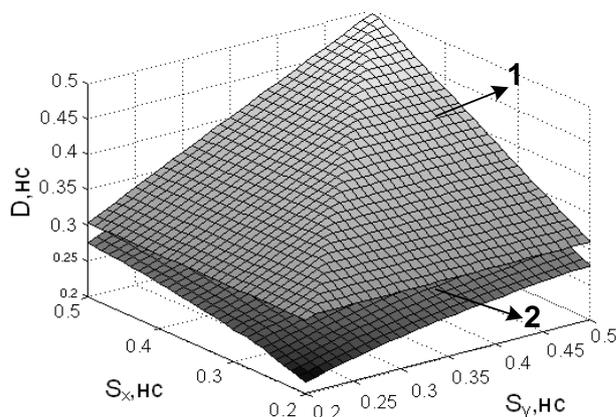


Рис. 7. Минимальная задержка переключения элемента NAND2 без учета и с учетом одновременного переключения

Разница между этими двумя зависимостями, вычисленная по формуле (3), изображена на рисунке 8:

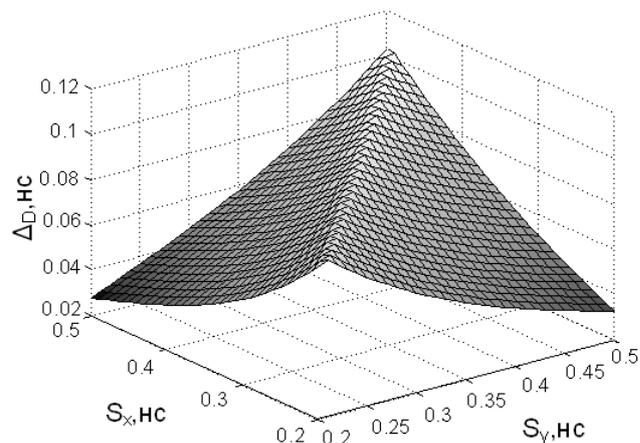


Рис. 8. Разница между задержками элемента без учета и с учетом одновременного переключения Δ_D

$$\Delta_D = \min(D_1, D_2) - D_{\min}, \quad (3)$$

где D_1 - задержка, измеренная при переключении входного сигнала x , D_2 - задержка переключения входного сигнала y , Δ_D - коррекционной разница между задержкой элемента без учета и с учетом одновременного переключения входов.

Характер поведения коррекционной разницы Δ_D (рис. 8) позволяет сделать вывод о целесообразности применения ее кубической аппроксимации с

последующим расчетом минимальной задержки по формуле (4):

$$D_{\min} = \min(D_1, D_2) - \Delta_D. \quad (4)$$

На основе аппроксимации коррекционной разницы кубическим выражением получен результат, изображенный на рисунке 9. Из графика видно, что максимальная погрешность такого подхода составляет 0,8%.

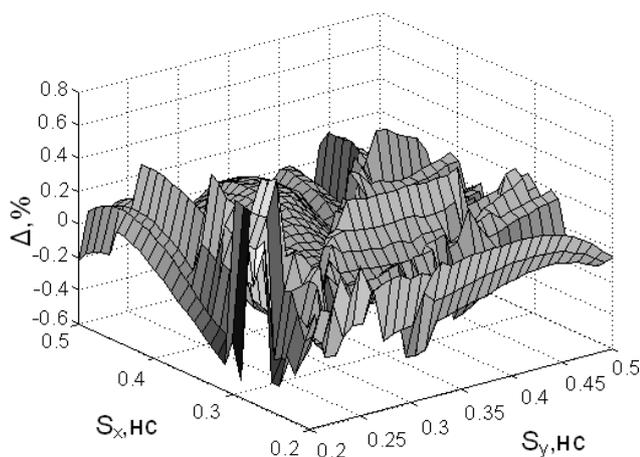


Рис. 9. Относительная погрешность расчета задержки на основе кубической аппроксимации коррекционной разницы между задержкой без учета и с учетом одновременного переключения

IV. АППРОКСИМАЦИЯ ВЫХОДНОГО ФРОНТА

Аналогичный подход с кубической аппроксимацией коррекционной разницы Δ_S применим и для расчета минимального выходного фронта по формуле:

$$S_{\min} = \min(S_1, S_2) - \Delta_S. \quad (5)$$

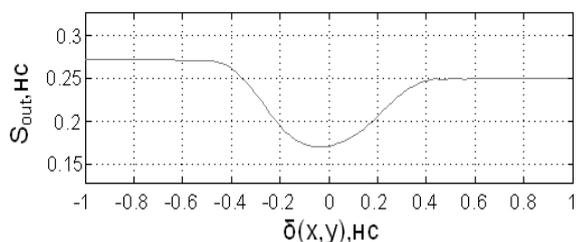


Рис. 10. Зависимость длительности фронта от разности между фронтами входных сигналов при одновременном переключении входов для элемента NAND2

Однако существенное отличие анализа выходного фронта от анализа минимальной задержки заключается в том, что минимум выходного фронта достигается при значении $\delta(x, y)$, отличном от 0 (рис. 10-11). Для решения этой проблемы реализован алгоритм поиска значения смещения входных фронтов, ведущего к

минимуму выходного фронта на основе метода золотого сечения для переменной $\delta(x, y)$:

$$S(\delta(x, y)) = S_{\min}$$

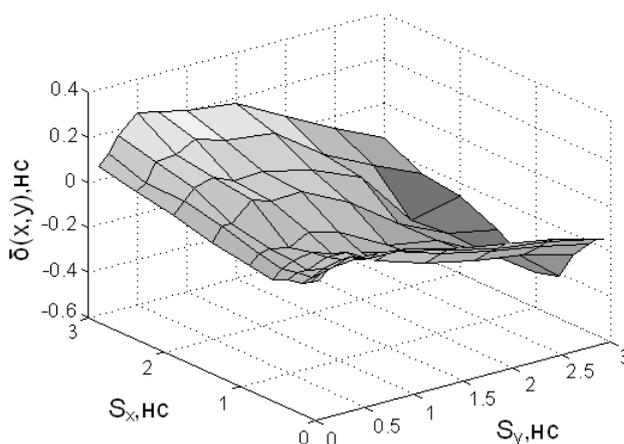


Рис. 11. Смещение входных фронтов $\delta(x, y)$ при минимальной длительности выходного фронта (элемент NAND2, технология 45nm)

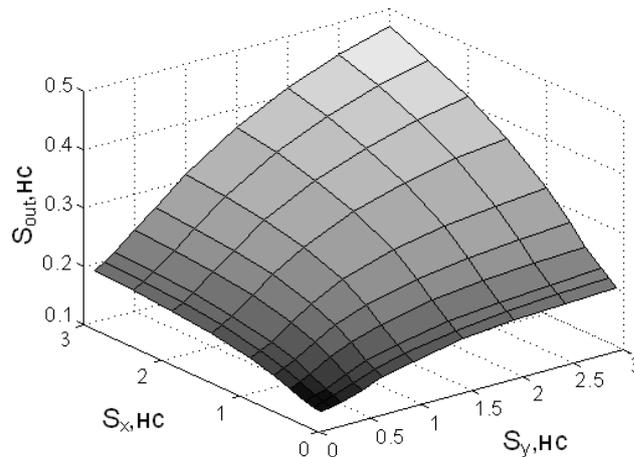


Рис. 12. Зависимость минимальной длительности выходного фронта при одновременном переключении двух входов от длительности фронтов входных сигналов (элемент NAND2, технология 45nm)

На рисунке 13 изображены графики зависимости минимальной длительности выходного фронта переключения от длительности фронта входного сигнала. Поверхность 1 построена без учета одновременного переключения входов элемента, а поверхность 2 - с учетом. Разница между этими двумя зависимостями изображена на рисунке 14.

На основе аппроксимации коррекционной разницы между фронтами элемента кубическим выражением получен результат, изображенный на рисунке 15. Из графика видно, что максимальная погрешность не превышает 1,5%.

V. ЗАКЛЮЧЕНИЕ

В данной работе предложен метод, обеспечивающий существенное повышение точности оценок задержек и выходных фронтов с учетом одновременного переключения входов вентиля по сравнению с известными подходами. Предлагаемый подход основан на использовании кубической аппроксимации коррекционной разницы задержки с учетом и без учета одновременного переключения входов. Предложен алгоритм для анализа значений выходного фронта с поиском критических значений смещения входных фронтов на основе метода золотого сечения. На основе численных экспериментов показано, что предлагаемый метод аппроксимации коррекционной разницы обеспечивает точность расчета минимальных значений задержек и выходных фронтов в пределах 1,5% по сравнению с точным схемотехническим моделированием.

Следует отметить, что дополнительные затраты на моделирование с учетом одновременного переключения входов на основе предлагаемого подхода относятся, главным образом, к этапу характеризации библиотечных элементов и не оказывают существенного влияния на скорость статического временного анализа, сложность которого остается линейной по отношению к числу элементов в схеме.

Дальнейшее развитие данной работы ориентировано на разработку иерархической модели для оценок задержек сложных вентилях на основе анализа последовательно-параллельной внутренней структуры вентилях.

ЛИТЕРАТУРА

- [1] Robert B. Hitchcock Sr., Timing Verification and the Timing Analysis program // Proceedings of the 19th conference on Design automation, January 1982. - P.594-604.
- [2] Glebov A., Gavrilov S., Blaauw D. et.al., False noise analysis using resolution method // ISQED 2002. - P. 437-442.
- [3] Bobba S., Hajj I.N., Estimation of maximum current envelope for power bus analysis and design // Int. Symp. on Phys. Des. - 1998. - P. 141-146.
- [4] Bhardwaj S., Ghanta P., Vrudhula S. A Framework for Statistical Timing Analysis Using Non-Linear Delay and Slew Models // ICCAD-2006. - P. 225-230.
- [5] Y. H. Jun, K. Jun, and S. B. Park, An accurate and efficient delay time modeling for MOS logic circuits using polynomial approximation // IEEE Trans. on CAD. - Sept. 1989. - vol. 8. - P. 1027-1032.
- [6] CCS Timing Technical White Paper, Version 2.0 // 2006, Synopsys.
- [7] Open Source ECSM Format Specification. Version 1.2 // Sep. 2005, Cadence Design System.
- [8] Yalcin, H.; Hayes, J.P., Hierarchical timing analysis using conditional delays // ICCAD 1995. - P. 371-377.
- [9] Chen L.-C., Gupta S. K., and Breuer M. A., A new gate delay model for simultaneous switching and its applications // in Proc. Design Automation Conference. - 2001. - P. 289-294.

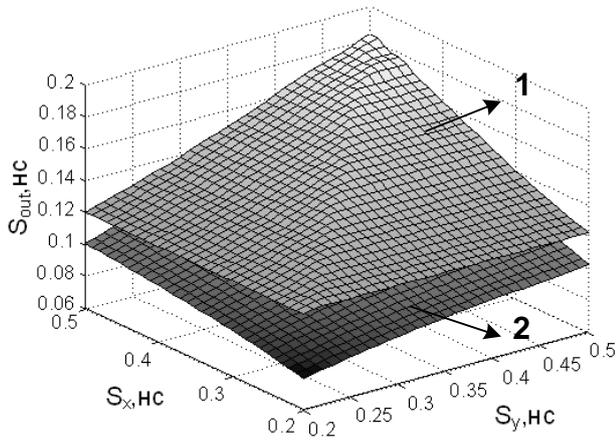


Рис. 13. Минимальная длительность выходного фронта элемента NAND2 без учета и с учетом одновременного переключения

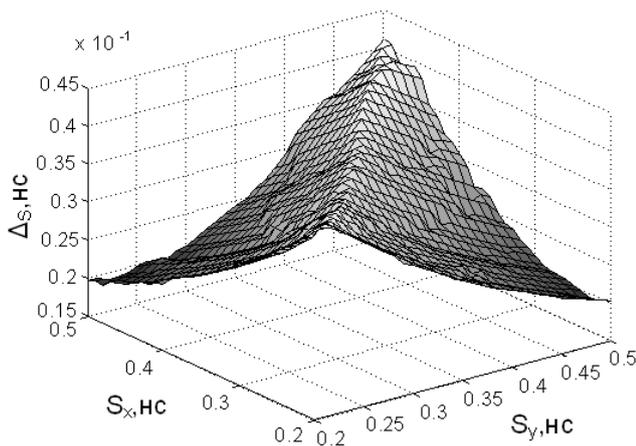


Рис. 14. Разница между длительностью выходного фронта без учета и с учетом одновременного переключения

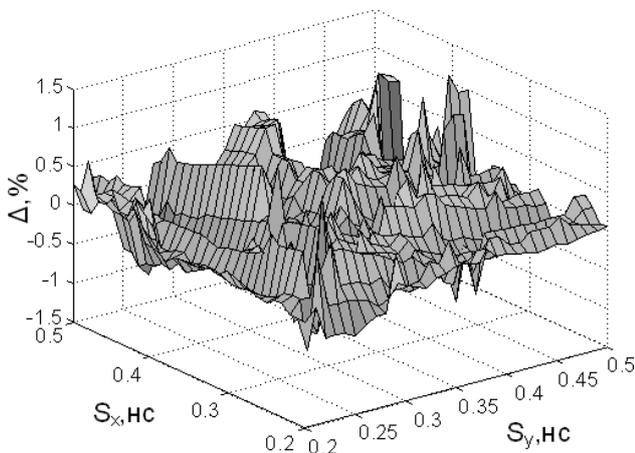


Рис. 15. Относительная погрешность аппроксимации разницы между длительностью выходного фронта без учета и с учетом одновременного переключения кубическим выражением (относительно задержки)