

Синтез логических КМОП схем с пониженным энергопотреблением

П.Н. Бибило, Л.Д. Черемисинова, С.Н. Кардаш, Н.А. Кириенко, П.В. Леончик,
Д.Я. Новиков, В.И. Романов, Д.И. Черемисинов

Объединенный институт проблем информатики Национальной академии наук Беларуси,

cld@newman.bas-net.by

Аннотация — Описывается структура и функциональные возможности программного комплекса энергосберегающего логического синтеза (ЭЛС), предназначенного для автоматизации проектирования многоуровневых логических схем из библиотечных элементов заказных сверхбольших интегральных схем (СБИС), выполненных по КМОП-технологии. В качестве входных языков описания функционирования проектируемых схем используются языки высокого уровня VHDL и SF. За критерии оптимизации при проектировании приняты сложность КМОП-микросхем и их энергопотребление.

Ключевые слова — Автоматизация проектирования, заказные КМОП СБИС, синтез схем с пониженным энергопотреблением.

I. ВВЕДЕНИЕ

Прогресс в области микроэлектронных технологий обуславливает постоянное повышение степени интеграции и тактовой частоты, что позволяет, в свою очередь, создавать на одном кристалле все более быстродействующие и функционально сложные устройства. С 2005 года стало очевидно, что одним из существенных препятствий на этом пути стала проблема снижения энергопотребления проектируемых устройств [1, 2].

Проектирование с учетом энергопотребления до сих пор остается по большому счету искусством, что связано, в частности, и с отсутствием эффективных средств оценки эффекта используемых в процессе проектирования эвристик на энергопотребление схемы, реализованной в дальнейшем на кристалле СБИС. Решением проблемы энергопотребления при проектировании СБИС занимаются многие специалисты и фирмы, например, Cadence Design Systems (лидер в области автоматизации проектирования), Apache Design, Arenta, Magma Design Automation, Synopsys, Mentor Graphics и др. [3].

Попытка создания средств автоматизации проектирования с учетом энергопотребления предпринята и в ОИПИ НАН Беларуси, где разработан комплекс программ проектирования логических схем из библио-

точных КМОП элементов «Энергосберегающий логический синтез» или сокращенно – ЭЛС.

В данной работе описывается структура и функциональные возможности комплекса ЭЛС, который содержит средства оптимизации проектируемых цифровых блоков заказных КМОП-микросхем на функциональном и структурном уровнях, верификации состояний проектируемых схем, оценки энергопотребления схем как в процессе их проектирования, так и спроектированных схем из библиотечных элементов. Описываемый программный комплекс ЭЛС:

- позволяет по функциональному описанию проектируемого устройства на языке высокого уровня VHDL (Very high speed integrated circuits Hardware Description Language) или языке SF (Structural and Functional description language) [4], внутреннем языке комплекса, получить структурное описание логической схемы в библиотеке проектирования КМОП СБИС;

- реализует подход к синтезу, позволяющий минимизировать площадь кристалла КМОП СБИС и энергопотребление, измеряемое средним значением рассеиваемой схемой мощности;

- имеет интерактивные средства проектирования логических схем, верификации и оценки проектных решений;

- позволяет производить оценку энергопотребления схем из библиотечных элементов на логическом и схемотехническом уровнях.

Рассматривается случай синтеза комбинационных схем, когда:

- предполагается синхронная реализация схем;
- частота синхронизации и напряжение питания фиксированы;

- для оценки энергопотребления в процессе синтеза схем используется статистический метод, основанный на вероятностных характеристиках входных сигналов.

II. ОЦЕНКИ ЭНЕРГОПОТРЕБЛЕНИЯ В РАМКАХ ПРОГРАММНОГО КОМПЛЕКСА

В КМОП-технологии всю рассеиваемую схемой мощность можно разделить на статическую и динамическую составляющие. Статическая составляющая

обусловлена наличием статических проводящих путей между шинами питания или токов утечки. Ее значение сильно привязано к топологии схемы на уровне транзисторов [1–3]. Учесть эту составляющую на этапе проектирования логической схемы не представляется возможным. Значительная часть рассеиваемой КМОП-схемой энергии при технологических нормах 0.35 – 0.18 мкм приходится на ее динамическую составляющую [3, 5], порождаемую нестационарным поведением узлов схемы. Эта энергия рассеивается только во время переходных процессов, когда сигналы на выходах элементов переключаются.

Компоненты СБИС, выполненные по КМОП-технологии, потребляют подавляющую часть необходимой для их функционирования энергии во время их переключения. Энергопотребление существенно зависит от переключательной активности элементов схемы, а она, в свою очередь, определяется последовательностью подаваемых входных воздействий, т.е. динамикой функционирования, и может быть учтена на этапе логического синтеза. Под оценкой энергопотребления далее понимается оценка среднего значения энергии, рассеиваемой схемой (эта оценка существенно отличается от оценки мощности, максимально потребляемой в каком-то такте функционирования).

В основе методов оценок переключательной активности узлов схемы, используемых в процессе ее проектирования в системе ЭЛС, лежит подход, основанный на вероятностных характеристиках входных сигналов и функционально-структурных свойствах исследуемой схемы. Предполагается задание сигнальных вероятностей входных сигналов – вероятностей переключения сигналов на входе схемы, отражающих частоту смены их значений, которые используются для вычисления вероятностей переключения сигналов на выходах элементов схемы [6].

Помимо использования вероятностных оценок энергопотребления, в комплексе имеются средства, позволяющие оценить энергопотребление спроектированных комбинационных блоков заказных СБИС путем подсчета общего числа переключений транзисторов элементов схемы на заданных тестовых последовательностях входных наборов (тестах) с помощью быстродействующего VHDL-моделирования (либо SF-моделирования) [7]. Разработаны средства получения Spice-описаний логических схем и средства генерации различных тестов, что позволяет проводить оценку энергопотребления с помощью систем аналогового моделирования.

III. ЛОГИЧЕСКИЙ СИНТЕЗ С УЧЕТОМ ЭНЕРГОПОТРЕБЛЕНИЯ

Синтез комбинационных многоуровневых сетей – есть процесс преобразования исходной системы логических уравнений в результирующую систему уравнений, каждое из которых соответствует одному из элементов технологической библиотеки. Каждый из элементов библиотеки характеризуется своей функцией (уравнением) и физическими характеристиками. В

комплексе ЭЛС, как и в большинстве систем проектирования, процесс логического синтеза делится на две стадии: технологически независимую оптимизацию и технологическое отображение.

Такой подход характерен для всех подобных систем автоматизированного проектирования. Первая стадия синтеза ориентирована на оптимизацию и декомпозицию логики, а вторая – на перевод схемы из технологически независимого базиса в технологический. Цель первого этапа заключается в минимизации сложности объектной сети – многоуровневой схемы из вентилях (типа И, ИЛИ), измеряемой, как правило, числом полюсов вентилях (оценка по Квайну), и минимизации энергопотребления. Целью второго этапа является оптимальный перевод объектной схемы в технологический базис по критериям площади и энергопотребления.

Основной подход к решению задачи технологического отображения базируется на покрытии фрагментов объектной сети в технологически независимом базисе подсхемами, реализующими библиотечные элементы и представленными в том же вентилях базисе, что и покрываемая объектная сеть. Такой подход не предполагает кардинальную перестройку схемы, полученной на этапе технологически независимой оптимизации. Качество искомого покрытия существенно зависит от структуры объектной многоуровневой сети, и поэтому в разработанном комплексе большое внимание уделяется этапу технологически независимой оптимизации и декомпозиции реализуемого описания в объектную сеть.

Подход к технологически независимой оптимизации включает в себя в качестве первого этапа – этап минимизации функций реализуемых логических описаний в классе ДНФ [8] (дизъюнктивных нормальных форм). На втором этапе минимизированная система ДНФ, представляемая двухуровневой схемой, декомпозируется в объектную сеть из базовых элементов, обычно вентилях типа И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ. Основным методом решения задачи декомпозиции систем ДНФ, используемым во всех САПР, является алгебраическая декомпозиция, сводящаяся к факторизации (поиску и выделению общих частей логических выражений: конъюнкций и дизъюнкций системы ДНФ как алгебраических выражений) и к вынесению за скобки переменных [9]. Цель этапа декомпозиции заключается в построении такого варианта представления схемы, который мог бы служить хорошей отправной точкой для этапа технологического отображения в базис библиотечных элементов, выполненных по КМОП-технологии. Исходя из принятых критериев оптимальности сети (сложности и энергопотребление), на обоих этапах технологически независимой оптимизации (минимизация и декомпозиция) целесообразно находить и выделять общие части логических выражений. Следовательно, необходимо минимизировать функции исходной системы совместно, а, принимая во внимание специфику целевой библиотеки (реализовать можно как функции, так их инверсии), рационально проводить совместную минимизацию с учетом

полярности функций [8], которая позволяет выбрать ту форму реализации каждой из функций системы, которая имеет меньшую сложность и меньшую оценку энергопотребления соответствующей подсхемы. Минимизацию в классе ДНФ относят к оптимизации двухуровневых (И-ИЛИ) представлений систем функций.

Оптимизация многоуровневых представлений осуществляется как на уровне алгебраических скобочных представлений, так и на функциональном уровне на основе поиска BDD-представлений (Binary Decision Diagram) систем булевых функций. Оптимизация BDD сводится к нахождению одинаковых коэффициентов разложения Шеннона функций системы (нахождению общих подфункций) в оптимизируемых представлениях систем функций. Заметим, что программы оптимизации могут обрабатывать как системы полностью определенных, так и системы частичных булевых функций, заданных наборами значений аргументов, либо в интервальной форме. Результатом оптимизации системы частичных функций является реализующая ее система полностью определенных функций.

IV. ТЕХНОЛОГИЯ ПРОЕКТИРОВАНИЯ В РАМКАХ КОМПЛЕКСА ЭЛС

Проектирование цифровых блоков СБИС в рамках комплекса представляет собой многоэтапный процесс оптимизации и преобразования проектных решений, начиная с исходного описания на одном из входных языков проектирования, и заканчивая схемой в технологическом базисе. Проектные решения могут быть получены как в автоматическом (с использованием программных средств синтеза и оптимизации), так и в полуавтоматическом (путем корректировки проектного решения человеком) режимах. Для того чтобы избежать распространения ошибок, допущенных на одном из ранних этапов проектирования, в комплекс включены средства верификации проектных решений на всех этапах проектирования [10]. Проверяется, находятся ли полученные решения в отношении эквивалентности (если оба описания полностью определены) или реализации (если исходное не полностью определено).

Процесс проектирования в рамках программного комплекса ЭЛС состоит из следующих стадий (каждая из которых реализуется набором альтернативных проектных операций):

- разработка функционального описания проектируемой схемы;
- оптимизация функциональных описаний двухуровневых и многоуровневых схем с учетом сложности и энергопотребления;
- синтез и оптимизация схем в заданной библиотеке КМОП-элементов с учетом сложности и энергопотребления;
- верификация проектных решений на всех стадиях проектирования;
- генерация тестовых последовательностей и оценка энергопотребления на логическом и схемотехническом уровнях.

Общая структурная схема преобразования данных в экспериментальном программном комплексе ЭЛС автоматизированного проектирования логических схем из элементов КМОП библиотеки с минимизацией энергопотребления показана на рис. 1.

Технология проектирования при использовании программного комплекса ЭЛС основывается на последовательном преобразовании описания проектируемой схемы, представленного на языке SF [4]. Язык SF, являясь также и внутренним языком системы, ориентирован на иерархические структурно-функциональные описания логических схем. Комбинационные блоки, либо элементы на языке SF задаются либо в виде логических уравнений, либо в матричном виде (парой матриц, описывающих систему ДНФ) булевых функций. Исходное функционально-структурное описание проектируемой схемы может быть представлено на языке VHDL.

Комплекс ЭЛС обеспечивает конвертацию описания схемы с VHDL на язык SF. Обеспечивается и обратная конвертация полученного структурного описания схемы из элементов библиотеки КМОП СБИС в описании на языке VHDL. Конвертированным в VHDL может быть и любое промежуточное описание логической схемы, проектируемой в ЭЛС. Такое согласование данных делает возможным использовать программный комплекс ЭЛС вместе с другими существующими средствами проектирования схем, например, с синтезатором логических схем LeonardoSpectrum [11]. Многочисленные эксперименты [4] подтвердили эффективность такого подхода к проектированию, когда предварительная оптимизация выполняется с помощью программ, отсутствующих в LeonardoSpectrum, а заключительный этап, связанный с покрытием оптимизированных представлений функциональными описаниями элементов целевой библиотеки, выполняет промышленный синтезатор LeonardoSpectrum.

V. АРХИТЕКТУРА ПРОГРАММНОГО КОМПЛЕКСА ЭЛС

Программная оболочка комплекса ЭЛС имеет средства информационной и языковой поддержки процессов проектирования, включая справочную подсистему и выдачу экспресс-оценок результатов выполнения проектных операций, реализацию альтернативных технологических маршрутов проектирования и проектных операций. Программный комплекс ЭЛС состоит из четырех подсистем:

- формирования проекта;
- оптимизации проекта;
- верификации проекта;
- оценки энергопотребления.

Первая подсистема обеспечивает поддержку создания, редактирования, преобразования форм исходного задания проекта; вторая – поддержку выполнения проектных процедур оптимизации и синтеза, третья – осуществляет контроль преобразований описания проекта, четвертая – генерацию тестов и оценку энергопотребления на сгенерированных или заданных тестах.

Все данные о текущем состоянии проектируемой схемы образуют проект. Кроме SF-описания схемы в проекте определен ряд дополнительных данных, часть из которых представлена атрибутами и отражает некоторые свойства текущего описания схемы. Напри-

мер, текущий формат описания, параметры выполняемой проектной операции, имя последней выполненной проектной операции, возможные последующие действия, история (например, выполнялась или нет минимизация схемы) и прочие.

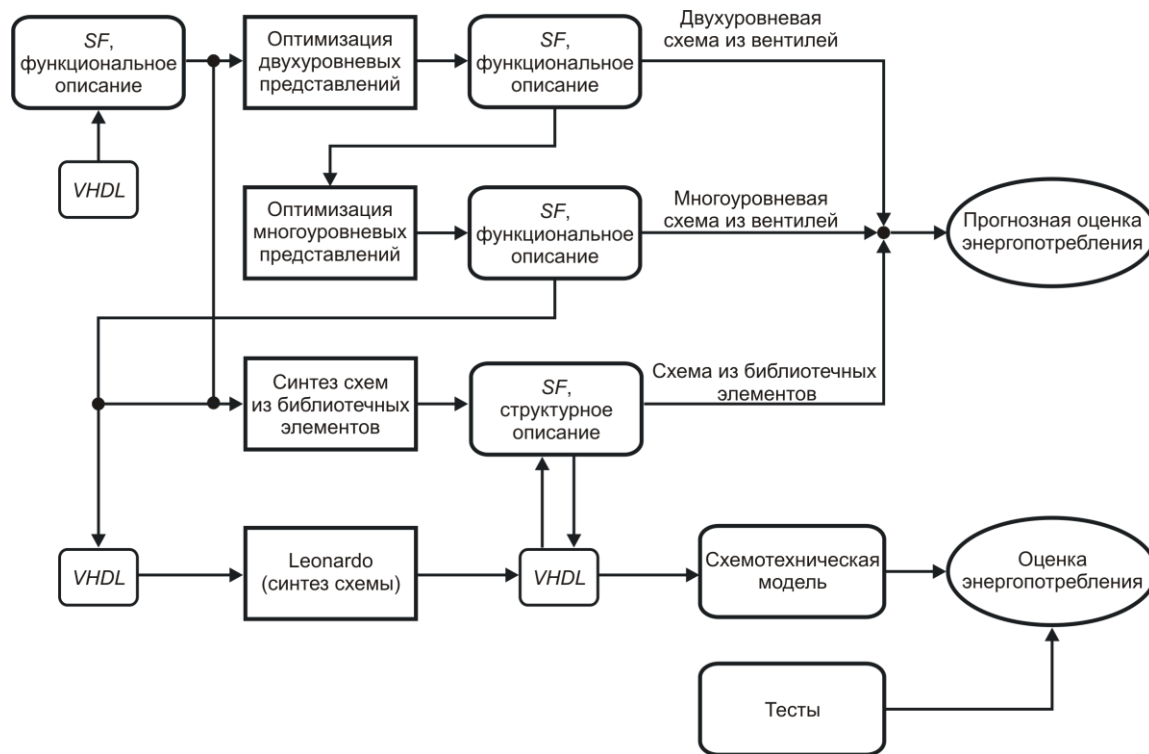


Рис. 1. Синтез логических схем в рамках комплекса программ ЭЛС

В соответствии с назначением программного комплекса в качестве используемых входных данных для проектирования могут выступать:

- функциональное описание проектируемых схем комбинационной логики на языках VHDL и SF;
- функционально-структурное описание проектируемых схем комбинационной логики на языках VHDL и SF;
- распределение сигнальных вероятностей появления значения 1 на входах проектируемой схемы;
- наборы тестовых последовательностей, используемых для моделирования поведения проектируемой схемы на предмет построения оценок их энергопотребления;
- рабочие модели для проведения моделирования схем в системе SPICE.

Программная оболочка представляет инструментальные и сервисные средства для наблюдения за ходом проектирования и управления им. Она включает в себя совокупность следующих подсистем:

- развертывание сеанса;
- формирование или настройка проекта;
- импорт и экспорт VHDL-описаний;
- обслуживание используемых в проекте данных;
- организация выполнения проектных операций;
- верификация полученных проектных решений;

- оценка переключательной активности схемной реализации проектного решения на всех этапах оптимизации и синтеза логической схемы;
- оценка энергопотребления проектируемой схемы.

Весь процесс проектирования ориентирован на использование интерактивного, диалогового режима с поддержкой и подсказками системной части комплекса. Комплекс снабжен развитой справочной системой. Все программы комплекса ЭЛС написаны на языке C++ с использованием разработанных структур данных и протестированы на операционной системе WindowsXP.

VI. ФУНКЦИОНАЛЬНЫЙ СОСТАВ ПРОГРАММНОГО КОМПЛЕКСА

Программный комплекс ЭЛС включает в себя следующие классы программ, поддерживающих полный цикл проектирования логических схем из библиотечных элементов, обеспечивая их синтез и оптимизацию по площади и энергопотреблению на всех стадиях проектирования.

1. Двухуровневая оптимизация – программы минимизации систем полностью и частично определенных булевых функций в классе ДНФ. Основным критерием оптимизации является минимум интегральной

оценки, учитывающей сложность получаемых ДНФ и суммарную переключающую активность реализующих их двухуровневых схем.

Разработанный пакет программ двухуровневой оптимизации включает в себя программы, реализующие приближенные методы. Точные методы минимизации в комплекс не были включены в силу того, что для булевых функций практической размерности получение минимальных ДНФ в практически приемлемое время проблематично. Текущая версия программного комплекса ЭЛС включает в себя программы двухуровневой оптимизации [8]:

- параметрически настраиваемая минимизация;
- минимизация группированием по классам;
- минимизация Espresso,

обеспечивающие минимизацию при следующих возможных требованиях:

а) к объекту оптимизации:

- минимизация одной полностью определенной булевой функции или системы таких функций;
- минимизация одной частично определенной булевой функции или системы таких функций;

б) к методу решения:

- итеративный метод минимизации;
- метод конкурирующих интервалов;
- модифицированный метод минимизации ESPRESSO;

– метод группирования по классам;

в) к способу учета совместности минимизации системы ДНФ:

- раздельная минимизация функций системы ДНФ;
- совместная минимизация функций системы ДНФ;

г) к критерию оптимизации:

- сложность получаемых ДНФ без учета энергопотребления;
- сложность получаемых ДНФ с учетом энергопотребления;

д) к учету дополнительных настроек:

- получение парафазных реализаций ДНФ [8];
- минимизация числа конъюнкций результирующей системы ДНФ;
- минимизация числа литералов конъюнкций результирующей системы ДНФ;
- лимит времени минимизации;
- режим работы алгоритма (для метода конкурирующих интервалов).

2. Многоуровневая оптимизация – программы построения и оптимизации многоуровневых представлений систем полностью определенных булевых функций – систем факторизованных форм, конъюнкции и дизъюнкции которых имеют ограниченные ранги. Текущая версия комплекса ЭЛС включает в себя программы, реализующие приближенные методы совместной и раздельной факторизации. Исходными данными для них являются:

- функциональное описание системы булевых функций, заданное на языке SF;

- сигнальные вероятности для входных переменных, если требуется учет энергопотребления;
- ограничение на ранги конъюнкций;
- ограничение на ранги дизъюнкций.

3. Синтез логических сетей из вентилях – программы синтеза и оптимизации многоуровневых сетей из вентилях И, ИЛИ (с использованием инверторов на входах) с ограниченным числом входных полюсов. Основным критерием качества многоуровневой схемы является минимум интегральной оценки, учитывающей сложность схемы (измеряемой числом входных полюсов всех ее вентилях) и суммарную переключающую активность всех ее полюсов (включая входные, внутренние и выходные полюсы).

Текущая версия комплекса ЭЛС включает в себя программы синтеза логических сетей из:

- двухвходовых вентилях;
- двухвходовых вентилях от частичных функций;
- многовходовых вентилях.

Исходными данными для алгоритмов многоуровневой оптимизации являются:

- функциональное описание системы булевых функций, заданное системой ДНФ в формате SDF или LOG языка SF;

- сигнальные вероятности для входных переменных, если требуется учет энергопотребления;
- ограничение на число входных полюсов вентилях И;
- ограничение на число входных полюсов вентилях ИЛИ.

4. Синтез из библиотечных элементов – программы технологического отображения многоуровневых сетей из вентилях И, ИЛИ в базис элементов заданной библиотеки КМОП СБИС. Основным критерием качества многоуровневой схемы из библиотечных элементов является минимум интегральной оценки, учитывающей сложность схемы (измеряемой числом транзисторов всех элементов) и суммарную переключающую активность всех ее полюсов (включая входные, внутренние и выходные полюсы).

Текущая версия комплекса ЭЛС включает в себя программы синтеза схем из библиотечных элементов, реализующие приближенные методы покрытия многоуровневых логических схем из вентилях И, ИЛИ:

- упрощенный метод технологического отображения схемы из вентилях в библиотечный базис;
- метод технологического отображения схемы из вентилях в библиотечный базис с оптимизацией;
- комбинированный метод технологического отображения системы полностью или частично определенных булевых функций в схему из библиотечных элементов.

5. Верификация состояний проекта – программы, позволяющие осуществить верификацию заданной пары состояний проекта. Верификация работает для любых пар состояний одного и того же проекта. Единственное ограничение: второе состояние не должно предшествовать первому, т.е. первый из сравниваемых

объектов не может быть “более определенным”, чем второй, если хотя бы одно из описаний содержит неопределенность поведения (например, в случае, минимизации или схемной реализации систем частично определенных булевых функций).

Когда оба сравниваемых объекта функционально полностью определены (например, в случае, комбинационных схем или систем ДНФ), при верификации проверяется, имеет ли место эквивалентность этих описаний. Если хотя бы одно из описаний содержит неопределенность поведения, при верификации проверяется, имеет ли место отношение реализации между этими описаниями: реализуется ли первое описание вторым. В случае, когда первое описание не реализуется вторым, программный модуль верификации позволяет выявить причину нереализуемости, а именно, определяет интервал (или набор) и функцию исходного описания, ответственные за нарушение реализуемости.

6. Оценка энергопотребления – программы генерации тестов и оценки энергопотребления схемы для заданного теста. Эти оценки позволяют оценить проектные решения в процессе проектирования схемы после выполнения очередной операции оптимизации или синтеза, когда ее реализация на кристалле СБИС еще не получена. Оценка энергопотребления в рамках комплекса ЭЛС осуществляется путем:

– оценки переключательной активности схемы на основе подсчета сигнальных вероятностей для полюсов схемной реализации объекта проектирования, осуществляемой автоматически после каждой проектной операции, изменяющей его состояние;

– подсчета числа переключений транзисторов для схемы из библиотечных элементов на основе логического (VHDL либо SF) моделирования для заданного теста и оценки величины среднего тока, потребляемого в одном такте [7];

– оценки энергопотребления схемы из библиотечных элементов на схемотехническом уровне на основе прогона тестов и измерения потребляемого тока путем SPICE-моделирования в системе Accusim фирмы Mentor Graphics.

Применение логического VHDL/SF моделирования для оценки энергопотребления позволяет на несколько порядков сократить время оценки при приемлемой (10 – 15%) погрешности такой оценки. Тесты для моделирования схемы могут быть заданы в виде текстового файла определенного формата или сгенерированы автоматически. В автоматическом режиме генерируются тесты четырех типов: псевдослучайные тесты заданной длины с учетом заданной вероятности появления 1 на каждом из входов; упорядоченные по возрастанию или убыванию десятичного эквивалента последовательности из 2^n наборов булева пространства размерности n ; 2^n ($2^n - 1$) упорядоченных пар всех наборов булева пространства. Тесты строятся в двух

форматах: для VHDL моделирования и для SPICE-моделирования.

VII. ЗАКЛЮЧЕНИЕ

Синтез логических схем в ЭЛС осуществляется с учетом переключательной активности сигналов, что позволяет минимизировать энергопотребление проектируемых схем. Система ЭЛС имеет развитые средства технологически независимой оптимизации, что позволяет использовать ее при синтезе логических схем не только в базисе КМОП элементов, но и в других технологических базисах.

Программный комплекс ЭЛС предназначен для проектирования схем комбинационной логики, имеющих сотни входных/выходных переменных и тысячи элементов. Исходное функциональное описание проектируемой логической схемы, в переводе на эквивалентное представление в виде системы булевых функций в интервальной форме, может иметь соответственно до нескольких десятков аргументов и функций; нескольких тысяч интервалов значений аргументов.

ЛИТЕРАТУРА

- [1] Рабаи Ж.М., Чандракасан А., Николич Б. Цифровые интегральные схемы. Методология проектирования. М.: ООО «И.Д. Вильямс», 2007. – 912 с.
- [2] Benini L., De Micheli G. Logic Synthesis for Low Power // Logic Synthesis and Verification; eds. S. Hassoun, T. Sasao, R.K. Brayton. Boston, Dordrecht, London: Kluwer Academic Publishers. – 2002. – P. 197–223.
- [3] http://www.edn.com/article/460106-Taking_a_bite_out_of_power_techniques_for_low_power_ASIC_design.php.
- [4] Бибило П.Н., Романов В.И. Логическое проектирование дискретных устройств с использованием продукционно-фреймовой модели представления знаний. Минск: Белорусская наука, 2011. – 279 с.
- [5] Roy K., Prasad S.C. Low Power CMOS VLSI Circuit Design. New York: John Wiley and Sons Inc., 2000. – 376 p.
- [6] Черемисинова Л.Д. Оценка энергопотребления КМОП-схем на логическом уровне // Информационные технологии. – 2010. – № 8. – С. 27–35.
- [7] Бибило П.Н., Кириенко Н.А. Оценка энергопотребления логических КМОП-схем по их переключательной активности // Микроэлектроника. – 2011. – Т. 40. – № 6. – С. 1–14.
- [8] Черемисинов Д.И., Черемисинова Л.Д. Минимизация двухуровневых КМОП-схем с учетом энергопотребления // Информационные технологии, 2011, № 5, с.17–23.
- [9] Черемисинова Л.Д., Кириенко Н.А. Оптимизация скобочных представлений булевых функций с учетом энергопотребления // Информатика. – 2011. – № 3. – С. 77–87.
- [10] Черемисинова Л.Д., Новиков Д.Я. Формальная верификация описаний с функциональной неопределенностью на основе проверки выполнимости конъюнктивной нормальной формы // Автоматика и вычислительная техника. – 2010. – № 1. – С. 5–16.
- [11] Бибило П.Н. Системы проектирования интегральных схем на основе языка VHDL. StateCAD, ModelSim, LeonardoSpectrum. М.: СОЛОН-Пресс, 2005. – 384 с.