

# Моделирование сбоеустойчивости 65 нм шеститранзисторных КМОП ячеек памяти к локальному воздействию импульса тока

В.Я. Стенин<sup>1,2</sup>, П.В. Степанов<sup>2</sup>

<sup>1</sup>НИИ системных исследований РАН, Москва

<sup>2</sup>Национальный исследовательский ядерный университет “МИФИ”, stenin@kaf3.mephi.ru

**Аннотация** — Определены характеристики чувствительности ячеек памяти с разными размерами транзисторов для проектной нормы 65 нм. Воздействие отдельной ядерной частицы моделировалось импульсом тока с постоянными времени нарастания 10 пс и спада 30 пс. Установлены пределы критических значений амплитуд импульсов тока  $I_{\Phi, \text{М.КР}}$  и критических зарядов  $Q_{\text{КР}}$  для ячеек памяти в режимах записи, хранения и чтения.

**Ключевые слова** — КМОП ячейка памяти; локальный импульс тока; критическая амплитуда тока; критический заряд.

## I. ВВЕДЕНИЕ

Шеститранзисторная (6Т) КМОП ячейка памяти является основой статических КМОП ОЗУ, что объясняется простотой схемы и конструкции, минимальной площадью кристалла и высоким быстродействием. При малых проектных нормах обостряется проблема обеспечения сбоеустойчивости ячеек памяти к воздействию отдельных ядерных частиц, то есть к одиночным сбоям (single event upset – SEU) [1]. Представляет интерес анализ параметров сбоеустойчивости в зависимости от размеров транзисторов ячейки памяти с проектной нормой 65 нм в режимах записи, хранения и чтения при воздействии импульса фототока, возникающего от действия ядерной частицы.

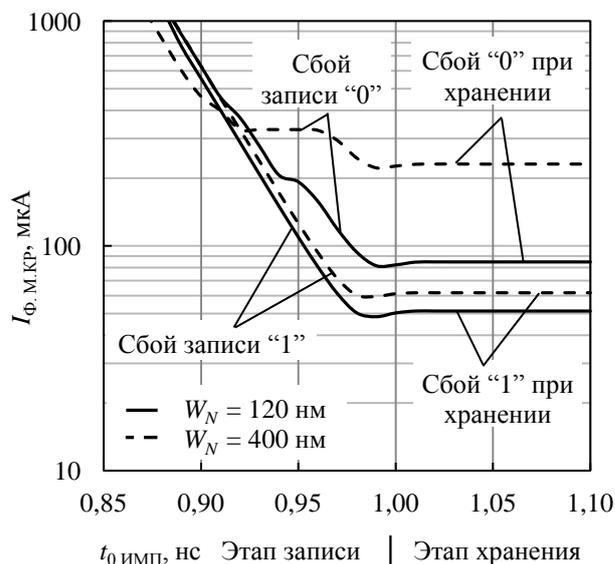
## II. ОЦЕНКА КРИТИЧЕСКИХ ЗНАЧЕНИЙ ПАРАМЕТРОВ СБОЕУСТОЙЧИВОСТИ ЯЧЕЕК ПАМЯТИ ПО РЕЗУЛЬТАТАМ ВОЗДЕЙСТВИЯ ЛОКАЛЬНОГО ИМПУЛЬСА ТОКА

6Т КМОП статическая ячейка памяти состоит из триггера на основе двух инверторов на NМОП и PМОП транзисторах с шириной каналов  $W_N$  и  $W_P$ , а также двух NМОП транзисторов выборки (связи) с шириной канала  $W_{EN}$ .

Анализ сбоев 6Т КМОП ячейки проведен с учетом изменения логического состояния ячейки под воздействием локального импульса тока отдельно на каждый из инверторов: на один – в состоянии “0” и на второй – в состоянии “1”. При оценке сбоеустойчивости на наихудший случай берется наименьшее из этих двух значений. Изменению состояния ячейки памяти соответствует критическое значение амплитуды импульса фототока –  $I_{\Phi, \text{М.КР}}$ . На рис. 1 приведены графики критических значений амплитуд импульсов фототока  $I_{\Phi, \text{М.КР}}$  в зависимости от момента начала импульса

$t_{0, \text{ИМП}}$  на этапах записи и хранения данных для ячеек памяти со следующими значениями ширины канала транзисторов:  $W_N = 120$  нм и  $W_N = 400$  нм;  $W_P = 120$  нм и транзисторов выборки  $W_{EN} = 230$  нм. Воздействие ядерной частицы при моделировании имитировалось импульсом фототока  $I_{\Phi}(t)$  двухэкспоненциальной формы с постоянными времени нарастания  $\tau_{\text{Н}} = 10$  пс и спада  $\tau_{\text{СП}} = 30$  пс. Использование такой модели импульса дает удовлетворительные результаты для случая малых линейных потерь энергии ядерной частицей  $\text{LET} < 0.25 \dots 0.5 \text{ МэВ} \times \text{см}^2/\text{мг}$  [2].

Моделирование проводилось в симуляторе Spectre CADENCE для структур по объёмной КМОП технологии с проектной нормой 65 нм при напряжении питания 1.0 В и температуре +25°C. Использованы модели транзисторов tt библиотеки TSMC N65 нм.



**Рис. 1.** Критические значения амплитуд фототока  $I_{\Phi, \text{М.КР}}$  в зависимости от времени начала импульса  $t_{0, \text{ИМП}}$ ; воздействие "Импульс 10 пс / 30 пс"; ширина каналов транзисторов ячейки  $W_N = 120$  нм и  $400$  нм,  $W_P = 120$  нм,  $W_{EN} = 230$  нм

На рис. 2 приведены графики критических значений амплитуд импульсов фототока  $I_{\Phi, \text{М.КР}}$  в зависимости от момента начала импульса  $t_{0, \text{ИМП}}$  на этапах хранения и чтения данных для тех же значений ширины канала транзисторов:  $W_N = 120$  нм и  $W_N = 400$  нм;

$W_P = 120$  нм и транзисторов выборки  $W_{EN} = 230$  нм при воздействии импульса тока с постоянными временными нарастания 10 пс и спада 30 пс.

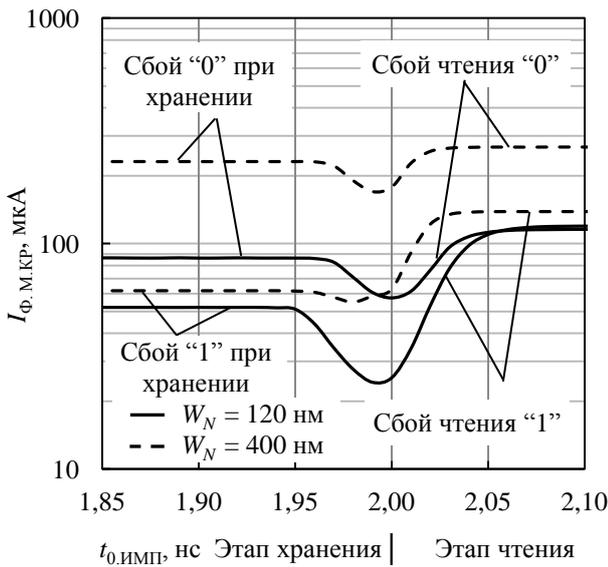


Рис. 2. Критические значения амплитуд фототока  $I_{Ф.М.КР}$  в зависимости от времени начала импульса  $t_{0.ИМП}$ ; воздействие "Импульс 10 пс / 30 пс"; ширина каналов транзисторов ячейки  $W_N = 120$  нм и 400 нм,  $W_P = 120$  нм,  $W_{EN} = 230$  нм

### III. СВЯЗь КРИТИЧЕСКИХ ПАРАМЕТРОВ СБЕОУСТОЙЧИВОСТИ С РАЗМЕРАМИ ТРНЗИСТОРОВ ЯЧЕЙКИ ПАМЯТИ

В этом разделе приведены характеристики сбоеустойчивости КМОП ячеек памяти по проектной норме 65 нм с разными размерами ширины канала МОП транзисторов. В табл. 1 приведены параметры МОП транзисторов с минимальными и максимальными размерами каналов. Среднее значение времени задержки переключения  $t_{зд.пер.инв}$  определено для инверторов с параметрами транзисторов по табл. 1.

Таблица 1

#### Параметры МОП транзисторов

Тип транзистора	НМОП	НМОП	РМОП	РМОП
$L_c$ , нм	60	60	60	60
$W_c$ , нм	120	1000	120	1000
$U_{пор}$ , В	0.35	0.35	0.35	0.35
$I_{C,НМОП}$ , мкА				
$U_{СИ} = 0.5$ В	85	637	45	284
$t_{зд.пер.инв}$ , пс	9.2*	5.5**	11.1**	8.5*

Примечание: \*дополняющий транзистор 120 нм; \*\*1000 нм

#### A. Параметры сбоеустойчивости ячеек памяти в режиме записи

На рис. 3 приведен график критических амплитуд импульсов тока  $I_{Ф.М.КР}$  при сбоях записи данных в ячейку памяти в зависимости от значений ширины каналов НМОП и РМОП транзисторов  $W_N$ ,  $W_P$  при ширине канала транзистора выборки  $W_{EN} = 230$  нм.

Значения амплитуд  $I_{Ф.М.КР}$  определялись как минимум из двух значений амплитуд для случаев воздействия импульса тока на инвертор ячейки памяти в состоянии "0" и в состоянии "1":  $I_{Ф.М.КР} = \min \{I_{Ф.М.КР}^{0}, I_{Ф.М.КР}^{1}\}$ . Момент начала воздействия импульса тока на инвертор ячейки памяти соответствовал 100 пс до момента окончания этапа записи данных  $t_{0.ИМП} = t_{ок.зап} - 100$  пс (см. рис. 1), где  $t_{ок.зап} = 1.0$  нс.

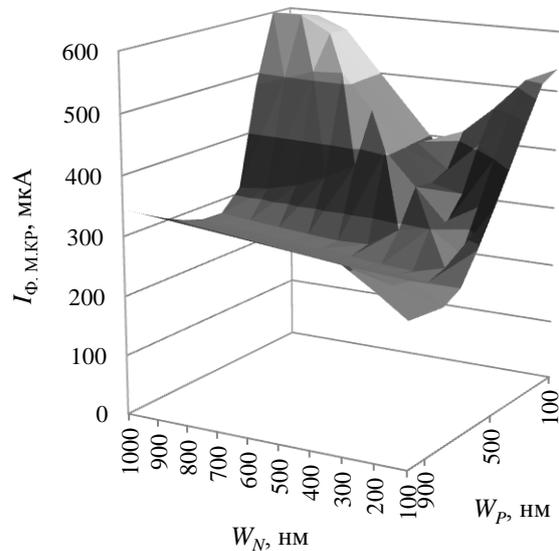


Рис. 3. Зависимость критических значений амплитуд импульсов тока  $I_{Ф.М.КР}$  сбоя данных при их записи как функция ширины транзисторов ячейки  $W_N$ ,  $W_P$  при  $W_{EN} = 230$  нм

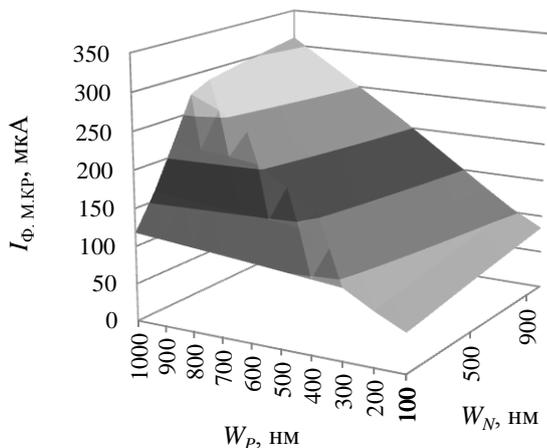
Сбой при записи происходит тогда, когда локальный импульс тока со значением амплитуды больше критического, начавшись на этапе записи, оканчивается на этапе хранения, причем в момент окончания записи как раз и фиксируется ложное состояние в ячейке памяти. Чем раньше начинается импульс, тем больше должна быть его амплитуда (см. рис. 1). Значение амплитуды импульса, приводящего к сбою записи,  $I_{Ф.М.КР.зап}$  может быть оценено по выражению:

$$I_{Ф.М.КР.зап} \approx I_{Ф.М.КР.хр} \times \exp(\Delta t / \tau_{СП}),$$

где  $I_{Ф.М.КР.хр}$  – критическое значение амплитуды импульса тока в режиме хранения;  $\Delta t = t_{ок.зап} - t_{экс.имп}$  – интервал времени от достижения импульсом тока экстремума (амплитудного значения) до окончания этапа записи;  $\tau_{СП}$  – постоянная времени спада импульса тока. При приближенных оценках можно положить, что  $t_{экс.имп} \approx t_{0.имп}$ . Если учесть, что вероятность локальных импульсов тока от действия ядерной частицы с амплитудой больше 1 мА незначительна, то для  $\tau_{СП} = 30$  пс и  $I_{Ф.М.КР.хр} \leq 55$  мкА, имеем  $\Delta t \leq 100$  пс. Таким образом, локальный импульс тока может осуществить сбой записи данных, если он воздействует непосредственно перед окончанием этапа записи.

*В. Параметры сбоеустойчивости ячеек памяти в режиме хранения*

На рис. 4 приведен график критических амплитуд импульсов тока  $I_{\Phi, \text{М.КР}}$  при сбое данных на этапе хранения в зависимости от ширины N и P транзисторов  $W_N, W_P$  для  $W_{EN} = 230$  нм. Критические значения амплитуд  $I_{\Phi, \text{М.КР}}$  определялись как минимум из двух значений при воздействиях импульсов тока на инвертор ячейки в состоянии "0" и на инвертор в состоянии "1".



**Рис. 4.** Зависимость критических значений амплитуд импульсов тока  $I_{\Phi, \text{М.КР}}$  сбоя данных при хранении как функция ширины транзисторов ячейки  $W_N, W_P$  при  $W_{EN} = 230$  нм

*С. Параметры сбоеустойчивости ячеек памяти в режиме чтения*

На рис. 5 приведен график критических значений амплитуд  $I_{\Phi, \text{М.КР}}$  для сбоя данных в режиме чтения в зависимости от ширины N и P транзисторов  $W_N, W_P$  для  $W_{EN} = 230$  нм. Критические значения амплитуд  $I_{\Phi, \text{М.КР}}$  определялись как минимум из двух значений при воздействиях импульсов тока на инвертор ячейки в состоянии "0" и на инвертор в состоянии "1".

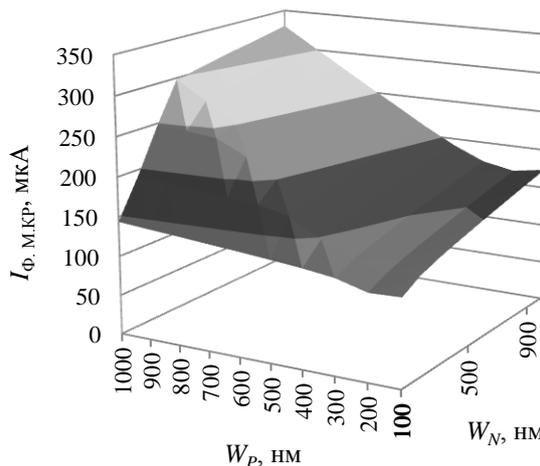
Минимальные и максимальные граничные значения  $I_{\Phi, \text{М.КР}}$  и  $Q_{\text{КР}}$  для всего диапазона изменения  $W_N, W_P$  приведены в табл. 2.

Таблица 2

*Граничные значения  $I_{\Phi, \text{М.КР}}$  и  $Q_{\text{КР}}$*

Режим – Граница значений	$I_{\Phi, \text{М.КР}}$ , мкА	$Q_{\text{КР}}$ , фКл	$W_N$ , нм	$W_P$ , нм
Запись – MIN	229	11.9	120	800
Запись – MAX	616	32.0	900	200
Хранение – MIN	52	2.7	120	120
Хранение – MAX	311	16.2	1000	1000
Чтение – MIN	108	5.6	120	200
Чтение – MAX	328	17.0	1000	1000

Для двухэкспоненциальных импульсов с соотношением постоянных времени  $\tau_H / \tau_{СП} = 1/3$  интегральное значение заряда связано с амплитудой импульса тока [3] выражением  $Q(\text{фКл}) = 0.052 I_{\Phi, \text{М}}(\text{мкА})$ .



**Рис. 5.** Зависимость критических значений амплитуд импульсов тока  $I_{\Phi, \text{М.КР}}$  сбоя данных при чтении как функция ширины транзисторов ячейки  $W_N, W_P$  при  $W_{EN} = 230$  нм

*Д. Оценка сбоеустойчивости ячеек памяти в режиме хранения по амплитудам импульсов напряжения помехи и помехоустойчивости по запасу Static Noise Margin (SNM)*

В табл. 3 приведены данные моделирования критических значений амплитуд импульсов напряжения помехи  $U_{\text{ПОМ.М.КР}}$ , возникающих под действием локальных импульсов тока и приводящих к сбоям ячеек памяти. Эти данные соответствуют зависимости критических амплитуд импульсов тока  $I_{\Phi, \text{М.КР}}$  на рис. 4 для сбоя на этапе хранения.

Таблица 3

*Амплитуды импульсов напряжения помехи  $U_{\text{ПОМ.М.КР}}$ , приводящих к сбоям ячеек памяти в режиме хранения, как функции  $W_N$  и  $W_P$*

$U_{\text{ПОМ.М.КР}}$ , В	$W_N$ , нм	120	200	400	600	800	1000
$W_P$ , нм	120	0,441	0,424	0,401	0,402	0,377	0,371
	200	0,473	0,445	0,415	0,413	0,389	0,380
	400	<b>0,476</b>	<b>0,481</b>	0,452	0,421	0,419	0,413
	600	0,455	0,479	0,466	0,443	0,425	0,414
	800	0,448	0,459	0,475	0,461	0,439	0,426
	1000	0,440	0,450	<b>0,478</b>	<b>0,465</b>	<b>0,449</b>	<b>0,438</b>

Примечание: приведены минимумы значений  $U_{\text{ПОМ.М.КР}}$  при воздействии на инверторы ячеек в состояниях 0 и 1

В табл. 4 приведены данные моделирования запаса помехоустойчивости SNM в режиме хранения данных

[4] для ячеек памяти с тем же диапазоном изменения ширины каналов  $W_N$  и  $W_P$ , что на рис. 4 и в табл. 3.

Таблица 4

Запас помехоустойчивости SNM при хранении для диапазона изменения  $W_N$  и  $W_P$

SNM, В	$W_N$ , нм	200	400	600	800	1000
$W_P$ , нм	120	0,344	0,340	0,332	0,325	0,317
	200	<b>0,344</b>	0,344	0,338	0,331	0,325
	400	0,342	<b>0,345</b>	0,344	0,339	0,335
	600	0,340	0,343	0,345	0,344	0,339
	800	0,334	0,340	<b>0,345</b>	0,344	0,342
	1000	0,330	0,336	0,343	<b>0,344</b>	<b>0,342</b>

Критические значения амплитуд импульсов помехи  $U_{\text{ПОМ.М.КР}}$  (см. табл. 3) больше на 20...40% значений запаса помехоустойчивости SNM в режиме хранения (см. табл. 4) при тех же значениях  $W_N$  и  $W_P$ .

Оценка сбоеустойчивости к действию локальных импульсов фототока складывается из двух составляющих. Первая – оценка амплитуды  $U_{\text{ПОМ.М}}$  импульса напряжения помехи  $U_{\text{ПОМ}}(t)$ , сопровождающего импульс фототока  $I_{\text{Ф}}(t)$ ; вторая – оценка изменения состояния (сбой) ячейки памяти под действием импульса напряжения помехи.

Первая составляющая зависит от размеров (ширины канала) транзистора ячейки памяти, через который протекает часть тока импульса  $I_{\text{Ф}}(t)$  – чем шире этот транзистор, тем больший ток  $I_{\text{Ф.М.КР}}$  требуется для переключения ячейки при том же значении порога переключения. Примеры зависимостей  $U_{\text{ПОМ.М}}$  и  $I_{\text{Ф.М}}$  даны на рис. 6. Что касается второй составляющей, то зависимости  $U_{\text{ПОМ.М.КР}}(W_N, W_P)$  удовлетворительно согласуются с SNM( $W_N, W_P$ ) (см. табл. 3 и табл. 4).

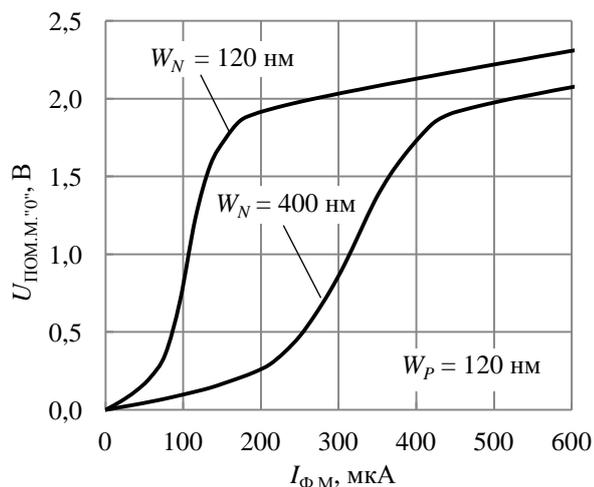


Рис. 6. Зависимости амплитуды импульса помехи напряжения  $U_{\text{ПОМ.М}}$  от амплитуды импульса тока  $I_{\text{Ф.М}}$  при воздействии на инвертор ячейки в исходном состоянии "0"; ширина канала NМОП транзисторов ячеек  $W_N = 120$  нм и 400 нм, PМОП транзисторов  $W_P = 120$  нм

#### IV. ОСНОВНЫЕ РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Сбоеустойчивость ячеек памяти оценивалась по критическим значениям амплитуд импульсов тока  $I_{\text{Ф.М.КР}}$ , локально воздействующих на инверторы ячеек, по критическим значениям амплитуд импульсов напряжения помехи  $U_{\text{ПОМ.М.КР}}$  и критическим зарядам переключения  $Q_{\text{КР}}$ . Необходимо отметить следующее:

- 1) При оценке  $I_{\text{Ф.М.КР}}$  использованы минимальные значения из пары  $I_{\text{Ф.М.КР}}^{00}$  и  $I_{\text{Ф.М.КР}}^{11}$  для соответствующего режима работы ячейки памяти и сочетания размеров транзисторов.
- 2) Наименьшие значения  $I_{\text{Ф.М.КР}}$  характеризуют режим хранения.
- 3) Небольшое увеличение значений  $I_{\text{Ф.М.КР}}$  в режиме чтения по сравнению с режимом хранения объясняется влиянием транзисторов выборки, отводящих часть тока локального импульса тока в цепь считывания.
- 4) Максимальное различие критических значений  $I_{\text{Ф.М.КР}}$  и  $Q_{\text{КР}}$  ячеек памяти с разной шириной канала для этапа хранения составляет 6 раз (см. табл. 2).
- 5) Сбой в режиме записи происходит, когда импульс тока со значением амплитуды больше критического, начавшись на этапе записи непосредственно перед его окончанием, оканчивается на этапе хранения.
- 6) Методика определения запаса помехоустойчивости SNM может быть использована для прогнозирования сбоеустойчивости ячеек памяти с введением корректирующих коэффициентов и с учетом зависимостей амплитуд импульсов тока и напряжения  $I_{\text{Ф.М}}(U_{\text{ПОМ.М}})$  для инверторов ячеек памяти.

#### V. ЗАКЛЮЧЕНИЕ

Определены характеристики чувствительности ячеек памяти с разными размерами транзисторов для проектной нормы 65 нм к воздействию локальных импульсов тока на этапах записи, хранения и чтения. Воздействие ядерной частицы моделировалось импульсом тока с постоянными времени нарастания 10 пс и спада 30 пс. Установлены пределы изменения критических значений амплитуд импульсов тока  $I_{\text{Ф.М.КР}}$  и критических зарядов переключения ячеек памяти  $Q_{\text{КР}}$  в зависимости от размеров транзисторов.

#### ЛИТЕРАТУРА

- [1] Nicolaidis M. Soft errors in modern electronic systems. New York: Springer, 2011. 316 p.
- [2] Models and algorithmic limits for ECC-based approach to hardening sub-100-nm SRAMs / Bajura M.A., Boulghassoul Y., Naseer R. et al. // IEEE Transaction on Nuclear Science. 2007. Vol. 54. № 4. P. 935 – 945.
- [3] Стенин В.Я. Моделирование воздействия отдельных ядерных частиц на КМОП цифровые схемы по параметрам импульсов воздействующего тока // Известия вузов. Электроника. 2011. № 3(89). С. 50-57.
- [4] Pavlov A., Sachdev M. CMOS SRAM Circuit Design and Parametric Test in Nano-Scaled Technologies. New York: Springer, 2008. 193 p.