

# Модель ЦАП на основе матрицы конденсаторов с разделителем в составе АЦП последовательных приближений

Д.Л. Осипов

Национальный исследовательский ядерный университет “МИФИ”, DLOsipov@MEPHI.RU

**Аннотация** — Представлен анализ влияния паразитных конденсаторов на характеристики ЦАП на основе матрицы конденсаторов в АЦП последовательных приближений. На основе выполненного анализа создана Verilog-A модель конденсаторной матрицы. Модель принимает в качестве параметров номиналы паразитных конденсаторов, которые могут быть получены с помощью инструмента экстракции топологических параметров типа Mentor Graphics Calibre. Анализируется влияние двух типов паразитных конденсаторов – параллельных и общих. Кроме того, получены аналитические соотношения для анализа дифференциальной и интегральной нелинейностей ЦАП в зависимости от номиналов паразитных конденсаторов. Модель обеспечивает высокую скорость расчёта по сравнению с полной моделью на транзисторном уровне с экстракцией топологических параметров. Использование данной модели возможно в рамках методологии проектирования сверху-вниз.

**Ключевые слова** — паразитный конденсатор, АЦП последовательного приближения, ЦАП на переключаемых конденсаторах.

## I. ВВЕДЕНИЕ

Подход к проектированию интегральных микросхем (ИМС) сверху-вниз с использованием языков описания типа Verilog-A предполагает последовательный переход от более высокого уровня абстракции описания системы к более низкому. Таким образом, уже на ранних этапах разработки можно провести моделирование работы системы и определить требования к отдельным блокам [1-3]. Рассмотренная ранее [4, 5] модификация подхода сверху-вниз с уточнением характеристик блоков по результатам низкоуровневого моделирования или тестирования изготовленных образцов предполагает введение на верхний уровень абстракции информации, полученной на более низком уровне. Таким образом, становится возможной коррекция требований к системе на основе анализа влияния реальных характеристик блока на систему, содержащую блок.

Конденсаторная матрица в составе аналого-цифрового преобразователя (АЦП) последовательных приближений является достаточно сложным

функциональным блоком, оказывающим основное влияние на характеристики АЦП в целом. Представленная в данной работе высокоуровневая Verilog-A модель позволяет во время моделирования на высоком уровне абстракции, соответственно с высокой скоростью, учитывать данные, полученные при экстракции Mentor Graphics Calibre топологии цифро-аналогового преобразователя (ЦАП) в составе АЦП последовательных приближений.

Неидеальности схемы ЦАП на переключаемых конденсаторах рассматривались в работах [6-8]. В [6] приведены теоретические соотношения, связывающие общую паразитную ёмкость в ЦАП на переключаемых конденсаторах с выходным напряжением. В отличие от [6] предложенная модель учитывает паразитную ёмкость, параллельную конденсаторам матрицы.

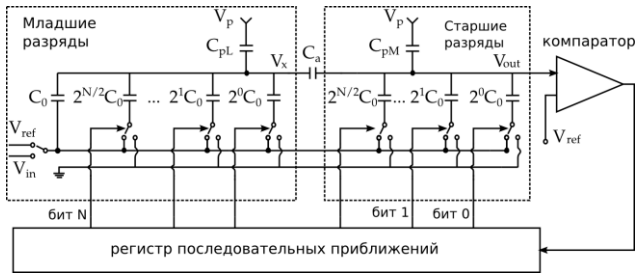
В работе [7], напротив, исследуется зависимость выходного напряжения от разброса конденсаторов матрицы. В [7] предложена Matlab модель для расчёта передаточной характеристики ЦАП с учётом разброса единичных конденсаторов. При этом разброс значений единичных конденсаторов считается распределённым по нормальному закону. Аналогично, работа [8] посвящена анализу влияния разброса значений единичных конденсаторов, распределение значений конденсаторов считается Гауссовым.

Однако основной целью настоящей работы является анализ влияния паразитных ёмкостей, обусловленный топологией матрицы и построение модели, описывающей данное влияние на характеристики ЦАП.

Статья организована следующим образом: в разделе 2 приведён анализ связи характеристик ЦАП и АЦП в целом. В разделе 3 рассмотрено влияние общих паразитных конденсаторов на характеристики ЦАП. В разделе 4 представлен анализ влияния паразитных конденсаторов, параллельных конденсаторам матрицы. В разделе 5 рассматривается предложенный Verilog-A модуль. В разделе 6 приведены результаты моделирования Verilog-A модуля и их сравнение с полной моделью на транзисторном уровне с экстракцией паразитных параметров и результатами тестирования изготовленного образца блока.

## II. ВЛИЯНИЕ ВНУТРЕННЕГО ЦАП НА ХАРАКТЕРИСТИКИ АЦП

На рис. 1 показана структурная схема АЦП последовательного приближения с ЦАП, выполненным на основе матрицы конденсаторов с разделительным конденсатором.



**Рис. 1. Структурная схема АЦП последовательного приближения с ЦАП на переключаемых конденсаторах**

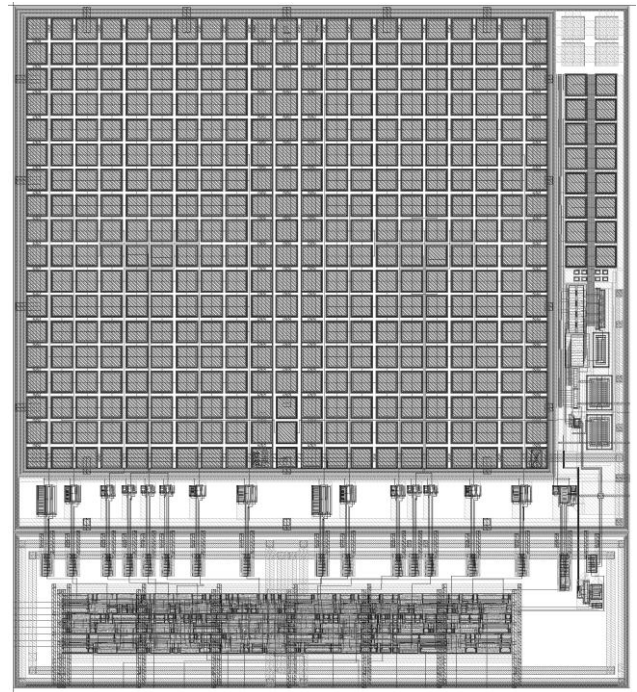
Такой ЦАП выполняет, кроме того, функцию устройства выборки-хранения (УВХ). Для уменьшения площади, занимаемой АЦП, и потребляемого тока, массив конденсаторов разбит на два подмассива, разделённых конденсатором  $C_a$ .

В качестве примера использования предложенной модели рассматривается блок АЦП последовательных приближений, выполненный по технологии 0.35 мкм фабрики AMS, Австрия. Топология всего блока АЦП показана на рис. 2. Размер конденсаторной матрицы – 0.6x0.6 мкм. Максимальная частота дискретизации – 30КГц при тактовом сигнале 1 МГц.

До момента поступления сигнала начала преобразования АЦП находится в фазе выборки. В этом состоянии все нижние обкладки конденсаторов матрицы подключены к входу АЦП. Верхние обкладки матрицы старших разрядов подключены к источнику опорного напряжения  $V_{ref}$ . На конденсаторах обеих матриц ЦАП запоминается сигнал, величина которого равна разности напряжений входного и опорного сигналов:  $V_{in} - V_{ref}$ . Таким образом, ЦАП выполняет также функцию устройства выборки-хранения. Компаратор на этом этапе находится в режиме автокоррекции смещения нуля.

После поступления сигнала начала преобразования начинается фаза уравнивания. Компаратор переключается в режим сравнения.

Начинается собственно процесс уравнивания длительностью 14 тактов. В начале 15-го такта формируется сигнал окончания преобразования, а полученный в текущем цикле результат сохраняется в выходном регистре, заменяя в нем результат, полученный в предыдущем цикле. На следующем такте после окончания преобразования АЦП автоматически переходит в режим выборки.



**Рис. 2. Топология разработанного блока АЦП последовательного приближения**

В момент окончания преобразования напряжение на выходе матрицы конденсаторов устанавливается равным  $V_{in} + V_{qe}$ . — комбинация входов ЦАП, приведшая к такому состоянию, является результатом преобразования АЦП. Таким образом, можно записать следующее соотношение:

$$V_{in} + V_{qe} = \sigma \left( V_{offset} + \sum_{i=0}^{N-1} \beta_i 2^i (V_{LSB} + V_i^{err}) \right), \quad (1)$$

где  $V_{in}$  — входное напряжение, сохранённое на УВХ,  $V_{qe}$  — ошибка квантования,  $\sigma$  — ошибка усиления ЦАП,  $\beta_i$  — значение соответствующего бита на входе ЦАП,  $V_{LSB}$  — напряжение соответствующее младшему разряду идеального ЦАП,  $V_i^{err}$  — ошибка каждого из разрядов ЦАП,  $V_{offset}$  — ошибка смещения ЦАП,  $N$  — разрядность АЦП. Из (1) выходной код АЦП может быть выражен как:

$$j(i) = K \left( \frac{V_{in} + V_{qe}}{V_{LSB}} \right) - Err(i) - offset, \quad (2)$$

где  $i=0, \dots, N-1$ ,  $j(i)$  — выходной код АЦП,  $K=1/\sigma$  — ошибка усиления АЦП,  $Err(i)$  — нелинейная ошибка, зависящая от кода:

$$Err(i) = \sum_{i=0}^{N-1} \beta_i 2^i V_i^{err} / V_{LSB},$$

$offset$  — ошибка смещения:

$$offset = \frac{\sigma V_{offset}}{V_{LSB}}.$$

Из (2) видно, что ошибки преобразования АЦП связаны с ошибками преобразования ЦАП напрямую.

### III. АНАЛИЗ ВЛИЯНИЯ ОБЩИХ ПАРАЗИТНЫХ КОНДЕНСАТОРОВ НА ПЕРЕДАТОЧНУЮ ХАРАКТЕРИСТИКУ ЦАП

Сначала рассмотрим влияние паразитных конденсаторов  $C_{pM}$  и  $C_{pL}$ , подключенных как показано на рис. 1. Мы рассмотрим случай подключения верхних обкладок этих конденсаторов к напряжению питания  $V_p$ . Далее будет показано, что потенциал на верхних обкладках паразитных конденсаторов  $C_{pM}$  и  $C_{pL}$  не влияет на передаточную характеристику ЦАП.

Исходя из закона сохранения заряда, можно записать (для простоты будем считать нижние обкладки конденсаторов матрицы подключенными к земле):

$$Q_M = (V_{ref} - V_p)C_{pM},$$

$$Q_L = (V_{ref} - V_p)C_{pL}.$$

Тогда выходное напряжение ЦАП может быть выражено из:

$$Q_M = V_{out} \sum_{i=0}^{N/2-1} 2^i \beta_{0i}^M C_0 + (V_{out} - V_{ref}) \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^M C_0 + (V_{out} - V_p)C_{pM} + (V_{out} - V_x)C_a,$$

$$Q_L = V_x \left( \sum_{i=0}^{N/2-1} 2^i \beta_{0i}^L C_0 + C_0 \right) + (V_x - V_{ref}) \left( \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^L C_0 + C_0 \right) + (V_x - V_p)C_{pL} + (V_x - V_{out})C_a,$$

где  $C_a$  — ёмкость разделительного конденсатора,  $C_0$  — единичная ёмкость матрицы. Коэффициенты  $\beta_{0i}^M$  равны единице в случае, если на соответствующий вход левой подматрицы ЦАП подан логический ноль, и нулю в противном случае. Аналогично  $\beta_{1i}^M$  равны единице в случае, если на соответствующий вход правой подматрицы ЦАП подана логическая единица, и нулю в противном случае. Коэффициенты  $\beta_{0i}^L$  и  $\beta_{1i}^L$  для правой подматрицы рассчитываются аналогично.

Вышеуказанные соотношения могут быть переписаны в виде:

$$0 = V_{out} \sum_{i=0}^{N/2-1} 2^i \beta_{0i}^M C_0 + (V_{out} - V_{ref}) \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^M C_0 + (V_{out} - V_{ref})C_{pM} + (V_{out} - V_x)C_a, \quad (3)$$

$$0 = V_x \left( \sum_{i=0}^{N/2-1} 2^i \beta_{0i}^L C_0 + C_0 \right) + (V_x - V_{ref}) \left( \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^L C_0 + C_0 \right) + (V_x - V_{ref})C_{pL} + (V_x - V_{out})C_a, \quad (4)$$

Из выражений (3-4) видно, что выходное напряжение ЦАП не зависит от потенциала на верхних обкладках паразитных конденсаторов.

Решая систему относительно  $V_{out}$ , получаем:

$$V_{out} = V_{ref} \times \left[ (C_{sumL} + C_{pL} + C_a) \left( \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^M C_0 + C_{pM} \right) + C_a \left( \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^L C_0 + C_0 + C_{pL} \right) \right] \times \left[ (C_{sumL} + C_{pL} + C_a)(C_{sumM} + C_{pM}) + C_a(C_{sumL} + C_{pL}) \right]^{-1}, \quad (5)$$

где  $C_{sumL}$ ,  $C_{sumM}$  — общие ёмкости левой и правой подматрицы

Введём обозначения:

$$j = \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^M + \sum_{i=0}^{N/2-1} 2^i \beta_{1i}^L = \left\lfloor \frac{j}{2^{N/2}} \right\rfloor + (j \bmod 2^{N/2})$$

— входной код ЦАП,

$$V_{outIdeal}(j) = V_{ref} \times \left[ (C_{sumL} + C_a)C_0 \left\lfloor \frac{j}{2^{N/2}} \right\rfloor + C_a C_0 (j \bmod 2^{N/2} + 1) \right] \times \left[ (C_{sumL} + C_a)C_{sumM} + C_a C_{sumL} \right]^{-1} \quad (6)$$

— выходное напряжение ЦАП без учёта паразитной ёмкости,

$$\sigma = \left[ C_{sumM} (C_{sumL} + C_a) + C_a C_{sumL} \right] \times \left[ (C_{sumM} + C_{pM})(C_{sumL} + C_a + C_{pL}) + C_a (C_{sumL} + C_{pL}) \right]^{-1} \quad (7)$$

— коэффициент, показывающий ошибку усиления ЦАП, равный отношению коэффициента усиления ЦАП с паразитными конденсаторами к коэффициенту усиления идеального ЦАП.

$$V_{offset} = V_{ref} \frac{C_{pM} (C_{sumL} + C_a + C_{pL}) + C_a C_{pL}}{C_{sumM} (C_{sumL} + C_a) + C_a C_{sumL}}, \quad (8)$$

— постоянное, т. е. не зависящее от кода на входе ЦАП, напряжение ошибки.

С учётом (6-8) соотношение (5) можно переписать в виде:

$$V_{out} = \sigma \left( V_{outIdeal} + V_{offset} + \left. \begin{aligned} & C_{pL} \sum_{i=0}^{N/2-1} 2^i \beta_{iM}^M C_0 \\ & + V_{ref} \frac{C_{pL} C_0}{C_{sumM} (C_{sumL} + C_a) + C_a C_{sumL}} \end{aligned} \right) \quad (9)$$

Тогда уравнение для передаточной характеристики ЦАП принимает вид:

$$V_{out}(i) = \sigma \left( V_{outIdeal}(i) + V_{offset} + \left. \begin{aligned} & C_{pL} C_0 \left\lfloor \frac{i}{2^{N/2}} \right\rfloor \\ & + V_{ref} \frac{C_{pL} C_0}{C_{sumM} (C_{sumL} + C_a) + C_a C_{sumL}} \end{aligned} \right) \quad (10)$$

Таким образом, вклад в общую нелинейность ЦАП оказывает только паразитная ёмкость  $C_{pL}$ . Также из соотношений (9-10) видно, что основной вклад в дифференциальную нелинейность вносят переключения конденсаторов старшей подматрицы. Проведем расчет дифференциальной нелинейности ЦАП по формуле [10]:

$$DNL_i = \frac{V(i+1) - V(i)}{LSB_e} - 1, \quad (11)$$

где  $LSB_e = V_{FS}/2^N$ ,  $V_{FS}$  — напряжение соответствующее максимальному входу ЦАП. Из (10):

$$V_{FS} = \sigma \left( V_{outIdeal}(N) + V_{offset} + \left. \begin{aligned} & C_{pL} C_0 \\ & + (2^{N/2} - 1) V_{ref} \frac{C_{pL} C_0}{C_{sumM} (C_{sumL} + C_a) + C_a C_{sumL}} \end{aligned} \right) \quad (12)$$

Значение дифференциальной нелинейности ЦАП:

$$DNL_i = \frac{C_{pL}}{C_a} \delta \left( \left\lfloor \frac{i+1}{2^{N/2-1}} \right\rfloor \right). \quad (13)$$

Расчёт интегральной нелинейности будем производить по формуле [10]:

$$INL_i = \frac{(V_{out}(i) - LSB_e \times i)}{LSB_e}, \quad (14)$$

Подставляя (9) и (12) в (14) получаем выражение для INL:

$$INL_i = \frac{C_{pL}}{C_a} \left( \frac{i}{2^N} - 1 + (i \bmod 2^{N/2}) \right). \quad (15)$$

#### IV. АНАЛИЗ ВЛИЯНИЯ ПАРАЗИТНЫХ КОНДЕНСАТОРОВ, ПАРАЛЛЕЛЬНЫХ КОНДЕНСАТОРАМ МАТРИЦЫ, НА ПЕРЕДАТОЧНУЮ ХАРАКТЕРИСТИКУ ЦАП

При правильном проектировании конденсаторов матрицы (каждый конденсатор должен набираться из идентичных единичных конденсаторов) паразитные конденсаторы, параллельные конденсаторам матрицы, являются двоишно взвешенными [9]. Такая паразитная ёмкость оказывает влияние на характеристики ЦАП в том случае, если номинал разделительного конденсатора был выбран без её учёта.

Т.е. влияние паразитных конденсаторов, параллельных конденсаторам матрицы, необходимо учитывать только при подборе разделительного конденсатора. Основная причина дифференциальной нелинейности — ошибка усиления младших разрядов из-за неправильно (без учёта паразитов) подобранного разделительного конденсатора, что является нетривиальной задачей, т.к. разделительный конденсатор  $C_a$  сам имеет паразитную ёмкость. Разделительный конденсатор обычно выбирается равным:

$$C_a = C_0 \frac{2^{N/2}}{2^{N/2} - 1}. \quad (16)$$

Однако в случае наличия паразитных ёмкостей, включенных параллельно конденсаторам матрицы, значение ёмкости единичного конденсатора в (16) должно отличаться от своего идеального значения. Представим действительное значение единичного конденсатора в виде:

$$C'_0 = C_0 + \Delta C_0, \quad (17)$$

где  $\Delta C_0$  двоично-взвешенная паразитная добавка к единичным конденсаторам старшей и младшей подматриц. Введём обозначение:

$$\chi = \frac{1}{1 + \frac{\Delta C_0}{C_0}}.$$

Тогда ёмкость разделительного конденсатора может быть представлена в виде:

$$C_a = \chi C'_0 \frac{2^{N/2}}{2^{N/2} - 1}$$

Соотношение (6) может быть переписано как:

$$V_{out}(i) = V_{ref} \times \frac{(C'_{sumL} + C_a)C'_0 \left\lfloor \frac{i}{2^{N/2}} \right\rfloor + C_a C'_0 (1 + i \bmod 2^{N/2})}{(C'_{sumL} + C_a)C'_{sumM} + C_a C'_{sumL}},$$

$$V_{out}(i) = V_{ref} \times \frac{\left(1 + \chi \frac{1}{2^{N/2} - 1}\right) \left\lfloor \frac{i}{2^{N/2}} \right\rfloor + \chi \frac{1}{2^{N/2} - 1} (1 + i \bmod 2^{N/2})}{\left(1 + \chi \frac{1}{2^{N/2} - 1}\right) (2^{N/2} - 1) + \chi \frac{1}{2^{N/2} - 1} 2^{N/2}}, \quad (18)$$

Тогда дифференциальная нелинейность, возникающая из-за подбора разделительного конденсатора без учета  $\Delta C_0$ , равна,

$$DNL_i = (2^{N/2} - 1)(1 - \chi). \quad (19)$$

Подставив (17) в (14) можно получить следующее выражение для интегральной нелинейности ЦАП:

$$INL_i \approx (1 - \chi) (2^{N/2} - 1) \left( \frac{i \bmod 2^{N/2}}{2^{N/2}} - i / 2^N \right). \quad (20)$$

Рассмотренная в данном разделе нелинейность может быть полностью скорректирована выбором разделительного конденсатора:

$$C_a = \frac{C_{sumL}}{2^N - 1}. \quad (21)$$

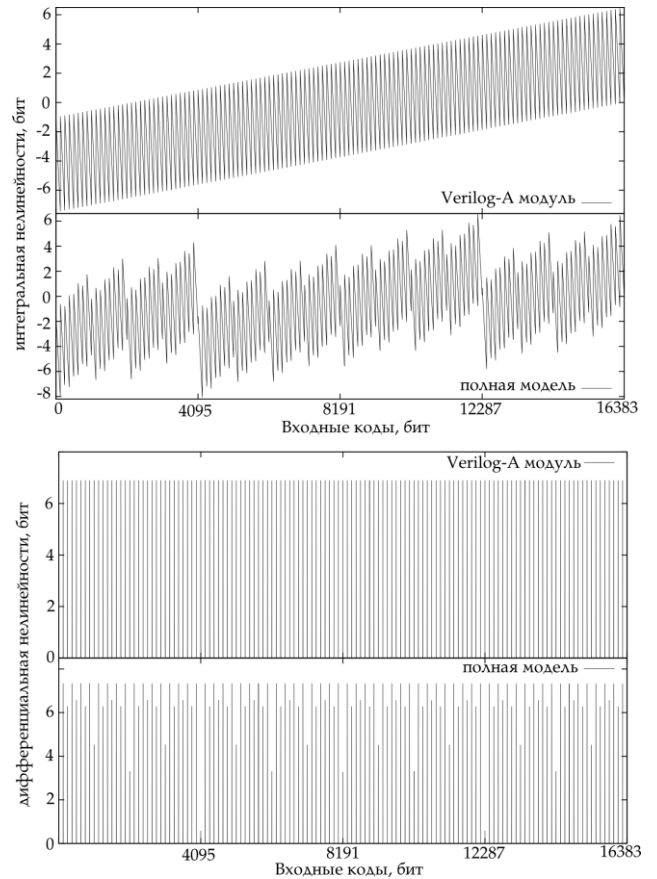
## V. VERILOG-A МОДУЛЬ

На основе выражений (6-10) был написан Verilog-A модуль для моделирования поведения ЦАП. В

выражениях (6-10)  $C_0$  заменяется на  $C'_0$  согласно (17). Модуль позволяет включать и выключать моделирование определённых неидеальностей передаточной характеристики через параметры *OffsetError* (ошибка смещения), *GainError* (ошибка усиления) и *NonLinearity* (нелинейность, зависящая от кода). Значения  $C_{pL}$ ,  $\chi$  и  $C_a$  также являются параметрами модели. Эти параметры могут быть получены путём экстракции топологии в Mentor Graphics Calibre или схожем инструменте.

## VI. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

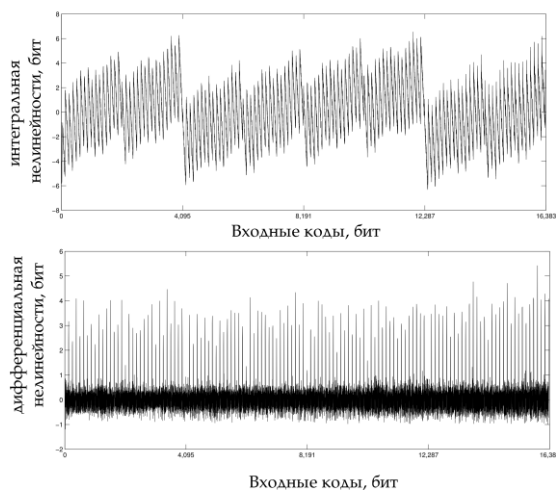
Для оценки теоретических выводов было произведено моделирование блока ЦАП с учётом паразитных элементов, полученных после экстракции топологии. Данный блок входит в состав разрабатываемого в настоящий момент 14-ти разрядного АЦП последовательного приближения.



**Рис. 3. Интегральная и дифференциальная нелинейности, рассчитанные для предложенной модели и для полной модели с экстракцией паразитов.**

В результате моделирования была построена передаточная характеристика. Данные о номиналах паразитных емкостей были также переданы в качестве параметров Verilog-A модели. Сравнение результатов моделирования разработанной модели и полной модели матрицы с экстракцией паразитных параметров приведено в табл. 1. На рис. 3 показаны результаты расчета интегральной и дифференциальной

нелинейностей для представленной модели и для полной модели с экстракцией паразитных параметров. Для сравнения также приводятся данные по дифференциальной и интегральной нелинейностям по результатам тестов изготовленного образца блока (для доказательства адекватности полной модели на транзисторном уровне с экстракцией топологии) – рис. 4.



**Рис. 4. Интегральная и дифференциальная нелинейности измеренные для образца блока ЦАП.**

Таблица 1

*Результаты моделирования полной модели матрицы с экстракцией паразитных параметров и Verilog-A модели*

	Verilog-A модель	Полная модель с экстракцией паразитных параметров
Максимальное значение дифференциальной нелинейности, бит	<b>6.9</b>	<b>7.3</b>
Ошибка усиления, %	<b>0.359</b>	<b>0.361</b>
Смещение, В	<b>0</b>	<b>0</b>
Время моделирования полной передаточной характеристики, мин	<b>12</b>	<b>144</b>

## VII. ЗАКЛЮЧЕНИЕ

В результате получена простая модель, дающая достаточно точное приближение реальных характеристик сложной модели, учитывающей экстракцию паразитных параметров. Кроме того, данная модель не требует от симулятора расчёта производных и, следовательно, не имеет проблем с

расчётом начальных условий, присущих схемам на переключаемых конденсаторах. Время расчёта всего блока АЦП может быть снижено без критической потери точности моделирования.

Соотношения (13), (15) и (19), (20) позволяют произвести быстрый аналитический расчёт значений дифференциальной и интегральной нелинейностей в зависимости от номиналов паразитных конденсаторов не прибегая к моделированию.

## БЛАГОДАРНОСТИ

Представленные результаты получены в ходе выполнения НИР в рамках ФЦП «Научные и научно-педагогические кадры инновационной России» на 2009-2013 годы.

## ЛИТЕРАТУРА

- [1] Kundert K., Chang H., Jefferies D., Lamant G., Malavasi E. and Sendig F. Design of Mixed-Signal Systems-on-a-Chip // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 2000. V. 19. № 12. P. 1561–1571.
- [2] Mariano A., Dallet D., Deval Y. and Begueret J.-B. Top-down design methodology of a multi-bit continuous-time delta-sigma modulator // Analog Integrated Circuits and Signal Processing. 2009. V. 60. № 1-2. P. 145-153.
- [3] Zinke O. Design and verification with cadence's virtuoso ams designer // <http://www.eetasia.com> – 2005.
- [4] Осипов Д.Л., Бочаров Ю.И., Бутузов В.А., Симаков А.Б. Способ построения компактных поведенческих моделей аналоговых и аналого-цифровых блоков на основе результатов испытаний тестовых образцов // Труды Российского научн.-техн. общества им. А.С. Попова. Серия: Цифровая обработка сигналов и ее применение. 2010. № XII. С. 272–275.
- [5] Осипов Д.Л., Бочаров Ю.И., Бутузов В.А., Симаков А.Б., Аткин Э.В. Создание компактных поведенческих моделей аналого-цифровых блоков на основе результатов испытаний тестовых образцов микросхем // Проблемы разработки перспективных микро- и нанoeлектронных систем – МЭС 2010. Сб. трудов. М.: ИПИМ РАН. 2010. С. 150–153.
- [6] Si-Seng Wong, Yan Zhu, Chi-Hang Chan, U-Fat Chio, Sai-Weng Sin, Seng-Pan U, Martins R.P. Parasitic calibration by two-step ratio approaching technique for split capacitor array SAR ADCs // SoC Design Conference (ISOCC), 2009 International. 2009. P. 333-336.
- [7] Ginsburg B.P., Chandrakasan A.P. 500-MS/s 5-bit ADC in 65-nm CMOS With Split Capacitor Array DAC // IEEE Journal of Solid-State Circuits. 2007. V. 42. № 4. P. 739-747.
- [8] Haenzsche S., Henker, S., Schuffny, R. Modelling of capacitor mismatch and non-linearity effects in charge redistribution SAR ADCs // Mixed Design of Integrated Circuits and Systems (MIXDES), 2010 Proceedings of the 17th International Conference. 2010. P. 300-305.
- [9] Бутузов В.А., Бочаров Ю.И., Осипов Д.Л., Симаков А.Б. Прецизионный бикмоп АЦП последовательных приближений с низким энергопотреблением // Научная сессия МИФИ-2011. Т.1 Инновационные ядерные технологии. 2011. С. 135.
- [10] AN283. Maxim Integrated Products. 2001. // [pdfserv.maxim-ic.com/en/an/AN283.pdf](http://pdfserv.maxim-ic.com/en/an/AN283.pdf).