

Сложно-функциональный блок цифро-аналогового преобразователя с автокалибровкой

Ю.Б. Рогаткин

Учреждение Российской академии наук Научно-исследовательский институт системных исследований РАН,

ryb@cs.niisi.ras.ru

Аннотация — Представлен простой алгоритм автоматической коррекции статической погрешности нелинейности в сложно-функциональном блоке средне разрядного цифро-аналогового преобразователя на основе переключаемых источников тока и резистивной матрицы R-2R для сверхбольших интегральных схем (СБИС) типа «система на кристалле».

Ключевые слова — цифро-аналоговый преобразователь, автоматическая коррекция нелинейности.

I. ВВЕДЕНИЕ

Одним из наиболее часто встречаемых сложно-функциональных блоков (СФ-блоков), используемых в СБИС типа «система на кристалле», является СФ-блок для цифро-аналогового преобразования (СФ-ЦАП). В то же время, поскольку реализация СБИС типа «система на кристалле», которая может содержать как сложные цифровые, так и сложные аналоговые блоки, часто не подразумевает выполнения каких-либо специфических технологических операций для реализации аналоговой части проекта, возникают определенные трудности с обеспечением требуемой точности в аналоговых блоках [1]. Одним из решений данной проблемы является использование автоматической коррекции ошибок в СФ-блоках аналого-цифрового преобразования или автокалибровки [2, 3]. В зарубежных источниках описаны алгоритмы коррекции, предназначенные для получения точности свыше 16 разрядов, поскольку меньшее число разрядов получается при соответствующей технологии и без коррекции. Предлагаемый простой алгоритм коррекции предназначен в первую очередь для использования в отечественных стандартных цифровых технологических процессах для получения точности до 14 разрядов.

Разработка такого алгоритма коррекции ошибок в СФ-ЦАП тем более актуальна, поскольку данный алгоритм может быть использован в дальнейшем для коррекции нелинейности в СФ-блоке аналого-цифрового преобразователя (АЦП) с поразрядным уравниванием. Преобразователь с поразрядным уравниванием является наиболее распространен-

ным вариантом последовательных аналого-цифровых преобразователей и включает в цепи обратной связи ЦАП, который, в основном, и определяет нелинейность всего АЦП.

Известен алгоритм коррекции ЦАП, выполненном на одинаковых и двоичновзвешенных источниках тока [4]. Недостатком такого ЦАП является относительно большая площадь, занимаемая на кристалле, достоинством — простота автокалибровки. Возможен алгоритм коррекции для ЦАП на основе резистивной матрицы R-2R. Недостатком данного алгоритма является сложность его аппаратной реализации.

II. СТРУКТУРНАЯ СХЕМА ЦАП С АВТОМАТИЧЕСКОЙ КОРРЕКЦИЕЙ

На рис. 1 приведена упрощенная структурная схема ЦАП в рабочем режиме. На вход ЦАП подается входной код $N_{вх}$. Входной код преобразуется с помощью дешифратора в k-разрядный код управления старшей секцией и $(2^{n-k}-1)$ -разрядный код управления старшими секциями. Младшая секция включает резистивную матрицу R-2R, на которой происходит деление токов величиной I_0 . Каждая старшая секция включает в себя управляемый источник тока величиной $2I_0$. Количество старших секций соответствует количеству их сигналов управления.

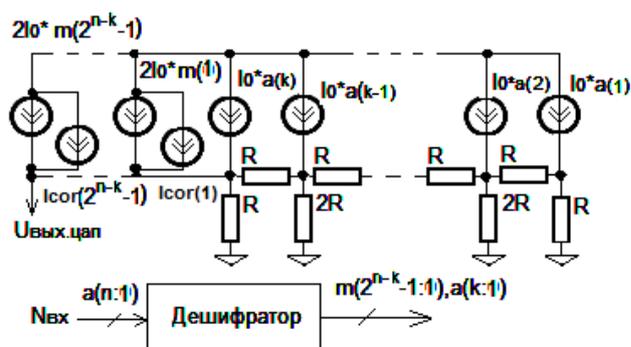


Рис. 1. Структурная схема ЦАП с автоматической коррекцией в рабочем режиме

Код $a(k:1)$ представляет собой нормальный двоичный код, который полностью соответствует k младшим разрядам входного кода ЦАП. Передаточная характеристика ЦАП формируется следующим образом: при линейном возрастании входного кода сначала происходит перебор разрядов для младшей секции. После кодовой комбинации, когда во всех младших k разрядах записаны единицы, в них записываются нули, а в первом разряде $m(1)$ для старшей секции записывается единица. Затем процесс повторяется, пока во всех разрядах выходного кода дешифратора не запишутся единицы. Наибольшая вероятность возникновения максимальной дифференциальной нелинейности соответствует моментам включения старших секций. Задача автокалибровки - минимизировать ошибки нелинейности при включении старших секций ЦАП. Для этого параллельно каждому из стабильных источников тока $2I_0$ включается дополнительный источник тока коррекции $I_{cor}(i)$, величина которого определяется в режиме автокалибровки. В результате веса всех старших секций будут равны между собой и равны весу младшей секции плюс один шаг квантования.

Величина выходного сопротивления цифро-аналогового преобразователя:

$$R_{вых.цап} = \frac{2R}{3} \quad (1)$$

Величина выходного сигнала, т.е. выходного напряжения ЦАП, определяется следующим выражением:

$$U_{вых.цап} = 2I_0 \frac{2R}{3} \left(\sum_{i=1}^{2^{n-k}-1} m(i) + \sum_{j=k}^1 \frac{a(j)}{2^{k-j+1}} \right), \quad (2)$$

где n — количество разрядов ЦАП; k — количество младших разрядов, вес которых формируется на резистивной матрице $R-2R$; $a(j)$ и $m(i)$ — коэффициенты, значение которых могут быть либо ноль, либо единица (определяются кодом на входе ЦАП и на выходе дешифратора, соответственно).

Величины токов источников токов, подключенных к резистивной матрице $R-2R$, постоянны, а величины токов остальных источников токов могут перестраиваться в определенных пределах в режиме автокалибровки. Пределы перестройки определяются технологическим разбросом параметров и топологическим расположением транзисторов, на которых выполнены управляемые источники тока в разрядах $m(i)$.

На рис. 2 приведена упрощенная структурная схема ЦАП в режиме автокалибровки. Для выполнения автокалибровки ЦАП содержит дополнительную резистивную матрицу $R-2R$ идентичную основной, которая на рис.2 представлена эквивалентным сопротивлением $R_{эkv}=R_{вых.цап}=2R/3$ (1). Для возможности автокалибровки величины токов управляемых источников тока в разрядах $m(2^{n-k}-1)$

выбираются несколько меньше номинала с учетом необходимого диапазона перестройки. Кроме того, схема на рис. 2 содержит компаратор, вырабатывающий сигнал остановки для счетчика; счетчик и дешифратор, формирующие код управления для каждого из дополнительных источников тока $I_{cor}(i)$ в старших секциях; регистры, запоминающие код управления, и схему управления процессом автокалибровки.

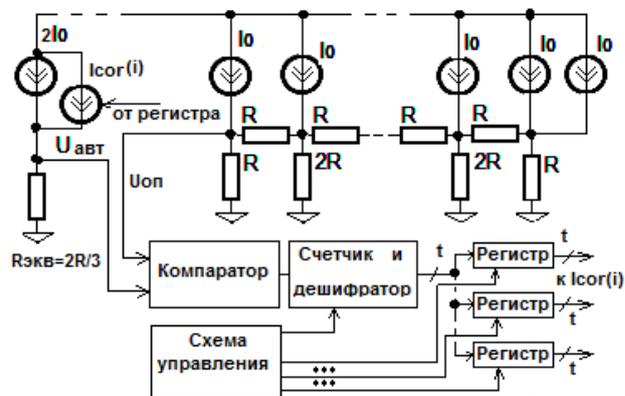


Рис. 2. Структурная схема ЦАП с автоматической коррекцией в режиме автокалибровки

На рис. 3 приведена упрощенная принципиальная схема управляемого источника тока величиной $2I_0$ для старшей секции. Собственно ток величиной $2I_0$ задается с помощью транзистора $M1$. Транзистор $M2$ — каскодное включение транзистора, которое позволяет более точно выдержать величину тока транзистора $M1$. Транзисторы $M3$ и $M5$ управляются входным кодом (a , na) и обеспечивают переключение тока между выходами z и nz . Транзисторы $M4$ играют роль источника тока $I_{cor}(i)$ и обеспечивают подстройку тока $2I_0$ в необходимом диапазоне в режиме автокалибровки. Транзистор $M1$ и половина из общего количества транзисторов $M4$ ($t/2$) должны в совокупности обеспечивать номинальный ток для старшей секции.

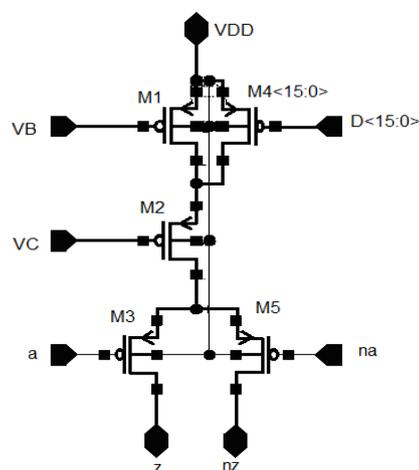


Рис. 3. Принципиальная схема управляемого источника тока для старшей секции

Таким образом, перестройка тока в старшей секции составит $\pm I_{\text{cor}} t/2$ от номинального тока $2I_0$. Смещение на выходы VB и VC задается от блока задания режима ЦАП (на схемах не показан).

III. ОПИСАНИЕ АЛГОРИТМА АВТОКАЛИБРОВКИ

В режиме автокалибровки происходит последовательное выравнивание весов старших секций с весом младшей секции плюс один шаг квантования. Компаратор в режиме автокалибровки сравнивает выходное напряжение младшей секции ($U_{\text{оп}}$) с выходным напряжением одной из старших секций ($U_{\text{авт}}$), которое формируется путем падения напряжения на эквивалентном сопротивлении $R_{\text{эКВ}}$ от протекания по нему токов $2I_0$ и $I_{\text{cor}}(i)$. На выходе счетчика код формируется таким образом, чтобы происходило линейно-ступенчатое изменение напряжения $U_{\text{авт}}$. В момент срабатывания компаратора счет останавливается, а выходной код дешифратора запоминается в соответствующем регистре. Для равномерного распределения погрешностей срабатывания компаратора задается линейно-ступенчатое увеличение тока управляемого источника тока I_{cor} для всех четных старших секций и линейно-ступенчатое уменьшение тока управляемого источника тока I_{cor} для всех нечетных старших секций. Величина ступеньки ΔV напряжения $U_{\text{авт}}$ определяется величиной шага квантования «h» ЦАП, желательно выбирать $\Delta V < h/2$. Процесс автокалибровки продолжается до тех пор, пока все управляемые источники тока в разрядах с $m(1)$ до $m(2^{n-k}-1)$ автокалибруются. В результате автокалибровки величин тока всех управляемых источников тока в разрядах с $m(1)$ до $m(2^{n-k-1}-1)$ вес старших секций становится одинаковым и равным с погрешностью $\pm \Delta V$ весу младшей (k -разрядной) секции в режиме автокалибровки, который равен:

$$U_{\text{он}} = \frac{4I_0 R}{3} . \quad (3)$$

Таким образом нелинейности, вносимые старшими секциями, будут определяться дискретом дополнительного источника I_{cor} , который подключается в режиме калибровки параллельно имеющемуся источнику тока $2I_0$, а также точностью сравнения компаратора напряжений. Практически, нелинейности, вносимые старшими секциями, будут существенно уменьшаться.

IV. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Для моделирования использовался 14-разрядный ЦАП. Количество не корректируемых разрядов $k = 8$. Количество корректируемых разрядов - 6. Использовался Desing Kit для КМОП технологического процесса с нормами 0,35 мкм X-FAB Semiconductor Foundries. Величины относительных погрешностей параметров отдельных приборов отражены в модельных файлах. На основе описания алгоритма автокалибровки была написана Verilog-

модель контроллера автокалибровки, а затем синтезирована его принципиальная схема. Величины основных исходных параметров моделируемого ЦАП приведены в таблице 1.

Таблица 1

Основные исходные параметры моделируемого ЦАП

Параметр и единица измерения	Величина параметра
Ток старшей секции $2I_0$, мкА	64,3
Сопротивления резистора в матрице R, Ом	608
Частота дискретизации F_s , МГц	50
Емкость нагрузки C_n , пФ	5
Напряжение полной шкалы $V_{\text{пш}}$, В	1,668
Шаг квантования h , мкВ	102
Напряжение ступеньки при калибровке ΔV , мкВ	60
Количество ступенек при калибровке t	16
Диапазон калибровки $V_{\text{калибр}}$, мкВ	960

Расчеты проводились в среде САПР Cadence по методу Монте-Карло с учетом относительных ошибок в параметрах транзисторов, которые указывает производитель для одинаковых, рядом расположенных и ориентированных в одном направлении транзисторов. Принималось гауссовское распределение случайных величин. В зависимости от отлаженности технологического процесса величина относительной ошибки в параметрах транзисторов может существенно увеличиваться для удаленных друг от друга транзисторов [5]. На рис.4 показан для одного из десяти прогонов со случайным разбросом вид сигнала $V_{\text{авт}}$ ЦАП в режиме автокалибровки, который сравнивается с выходным напряжением младшей секции $V_{\text{оп}}$.

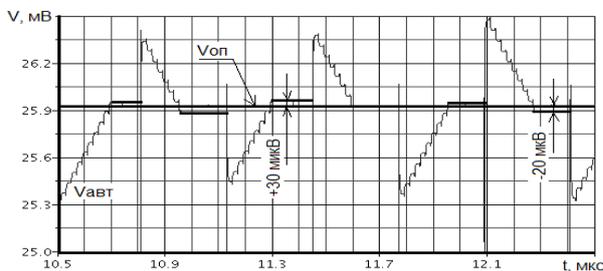


Рис. 4. Выходные сигналы ЦАП в режиме автокалибровки

При автокалибровке погрешность выравнивания условно четных секций изменяется от 0 до $-\Delta V$, а условно нечетных секций — от 0 до $+\Delta V$. Таким образом, суммарная погрешность включенных при преобразовании старших секций будет стремиться к нулю. На рис. 4 видно, что в примере моделирования

величина случайной погрешности тока старшей секции после автокалибровки приводит к ошибке выходного напряжения от +30 до -20 мкВ. Возникновение нелинейности приводит к ухудшению таких параметров как динамический диапазон свободный от гармоник (SFDR) и показатель полных нелинейных искажений плюс шум, который, как известно, является отношением среднеквадратичного значения сигнала основной частоты к среднему значению корня из суммы квадратов его гармоник и всех шумовых компонент, исключая постоянную составляющую в заданной полосе частот (THD+N).

На рис. 5 приведен рассчитанный спектр выходного сигнала ЦАП без калибровки при подаче на вход ЦАП кода, соответствующего гармоническому сигналу частотой 586 кГц.

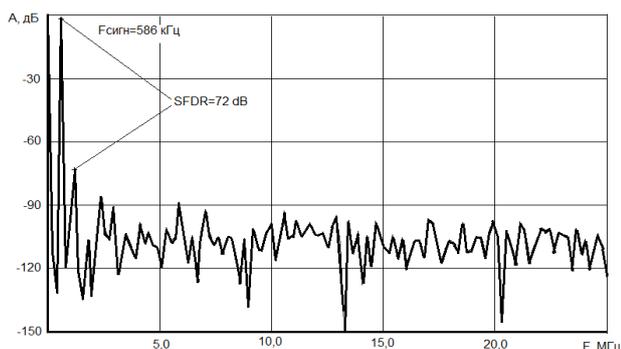


Рис. 5. Спектр сигнала на выходе ЦАП без калибровки

Величина $THD+N=SINAD$ в полосе частот от 0 до $F_s/2$ (F_s – частота дискретизации). Эффективное число разрядов (ENOB) определяется по следующей формуле:

$$ENOB = \frac{SINAD - 1,76dB}{6,02}. \quad (4)$$

Из выражения (4) и с учетом результатов, представленных на рис. 5, следует, что эффективное количество разрядов в ЦАП будет равно 11,45 разрядов. На рис. 6 приведен рассчитанный спектр выходного сигнала ЦАП после калибровки. Величина эффективного числа разрядов ENOB соответствует 13,43 разрядам.

V. РЕКОМЕНДАЦИИ ПО ТОПОЛОГИИ

Основную и дополнительную резистивные матрицы конструктивно лучше выполнить как единый топологический блок с «перемешанными» резисторами. Транзисторы источников тока младшей секции рекомендуется расположить в виде линейки, для рассматриваемого примера из девяти транзисторных ячеек. Источники тока для старших секций рекомендуется выполнить также из аналогичных линеек по восемь транзисторных ячеек

(см. рис. 3) и расположить симметрично сверху и снизу от транзисторов младшей секции.

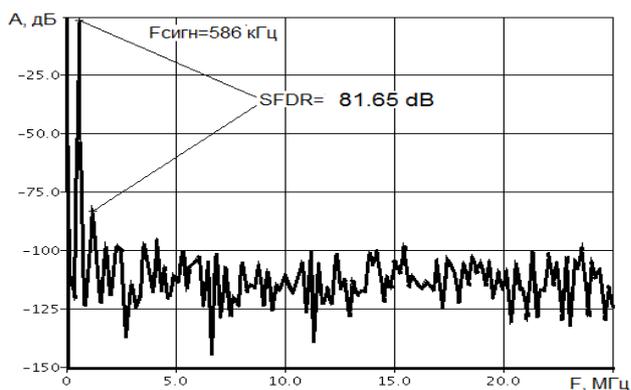


Рис. 6. Спектр сигнала на выходе ЦАП после калибровки

VI. ЗАКЛЮЧЕНИЕ

В работе показана эффективность предложенного алгоритма коррекции. Автокалибровка погрешности нелинейности только из-за разброса величин токов предположительно конструктивно одинаковых транзисторов стабильных источников тока в рассмотренном примере привела к увеличению на два эффективного числа разрядов ЦАП. На основании полученных результатов можно сделать вывод о целесообразности использования данного алгоритма автокалибровки в СФ-блоках аналого-цифрового преобразования для устранения ошибок, вызванных неидентичностью параметров транзисторов или топологически удаленных друг от друга, или из-за погрешностей технологии, особенно при использовании СФ-ЦАП в СБИС, изготовленных в стандартном цифровом технологическом процессе.

ЛИТЕРАТУРА

- [1] Рогаткин Ю.Б. Опыт разработки и методология проектирования смешанных МЭС на примере быстродействующего 10-разрядного АЦП // «Проблемы разработки перспективных микроэлектронных систем – 2005». Сборник научных трудов / под общей ред. А.Л.Стемпковского. М.:ИППМ РАН, 2005. С. 78-83.
- [2] Peng, Yung-chow (Hsin-Chu, TW). Error Correction System for Digital to Analog Converters. US Patent 4967197, 1990.
- [3] Kuyel T., Parthasarathy K. A 16-bit Resistor String DAC with Full-Calibration at Final Test. International Test Conference. Paper 4.2, 2005. P.1-10.
- [4] Рогаткин Ю.Б. Алгоритм коррекции нелинейности в аналого-цифровых преобразователях с поразрядным уравниванием // Электроника, микро- и нанoeлектроника. Сборник научных трудов / под ред. В.Я. Стенина. М.: МИФИ, 2009. С. 122-128.
- [5] Денисенко В.В. Моделирование разброса параметров в КМОП СБИС // Компоненты и технологии. 2003. № 8. С. 40-45.