

Резонансный энергоэффективный драйвер

В.В. Лосев, Т.Ю. Крупкина, Ю.А. Чаплыгин

Национальный исследовательский университет МИЭТ, dsd@miee.ru

Аннотация — Рассмотрены способы построения источников питания резонансного типа, используемых в системах питания адиабатических схем обработки информации. Исследованы энергетические характеристики резонансного энергоэффективного драйвера. На основе разработанной структурной схемы разработана поведенческая модель драйвера. Проведено моделирование поведенческой модели средствами САПР. Доказана надежность работы и эффективность предложенного драйвера.

Ключевые слова — быстродействие, потребляемая мощность, логический вентиль, энергия переключения, драйвер шин питания, реверсивная логика, система автоматизированного регулирования

1. ВВЕДЕНИЕ

Одним из приоритетных направлений современной микроэлектроники является проектирование микро-мощных устройств производства и обработки информации (Low Power Design – LPD), охватывающее широкий круг методов снижения мощности, потребляемой интегральными схемами от источников питания. Методы LPD включают совершенствование технологии (снижение паразитных емкостей за счет уменьшения размеров и снижения питающих напряжений за счет уменьшения пороговых напряжений), оптимизацию топологических размеров, разработку энергетически эффективной архитектуры УБИС, создание новых активных элементов, а также использование новых принципов производства информации (адиабатическая или термодинамически обратимая логика).

Последнее и наименее исследованное направление основано на возможности возврата в систему энергии, затраченной на производство информации, и ее повторного использования для последующих вычислений. Актуальность этого направления определяется чрезвычайно высокими предельными возможностями снижения энергопотребления. Практическая реализация адиабатических устройств производства информации требует создания не только соответствующей элементной базы (адиабатических базовых логических вентилей), но и адиабатических источников питания.

2. РЕЗОНАНСНЫЙ ДРАЙВЕР

Реализация адиабатических устройств обработки информации требует создания адиабатических источников управляемого напряжения (драйверов шин питания), обеспечивающих формирование импульсов пи-

тания требуемой формы. Группа логических вентилей, подключенных к общему источнику питания, представляет для источника питания резистивно-емкостную нагрузку, где емкость C представляет суммарную емкость вентилей, подключенных к общей шине питания, а сопротивление R — эквивалентное сопротивление всех транзисторов логических вентилей. Если время нарастания (спада) питающего напряжения T много больше собственной постоянной времени вентилей, термализованная (безвозвратно потерянная) за цикл энергия составляет [1-14]:

$$W = \xi CV_{dd}^2 \tau / T, \quad (1)$$

где ξ — фактор формы. Минимальное значение фактора формы $\xi = 1$ достигается при перезаряде нагрузочной емкости постоянным током (линейном изменении питающего напряжения). Практически форма тока не имеет большого значения; например, при синусоидальном напряжении питания $\xi = \pi^2 / 8 = 1.23$. Суммарная емкость вентилей, подключенных к общей шине питания, изменяется в зависимости от логического состояния вентилей.

По принципу действия драйверы шин питания можно разделить на резонансные устройства и устройства со ступенчатым перезарядом емкостной нагрузки. Драйверы резонансного типа обладают высоким КПД по отношению к драйверам со ступенчатым перезарядом [15-19].

В драйверах резонансного типа импульсы питания требуемой формы представляют собой собственные колебания некоторого резонатора, а компенсация потерь осуществляется подкачкой энергии от источника постоянного напряжения. Простейшим резонатором является колебательный LC-контур, на основе которого могут быть построены адиабатические генераторы гармонических (или квазигармонических) импульсов питания (рис. 1). Индуктивность L выполняется в виде навесного элемента. Незатухающие колебания с амплитудой $V_{dd} = 2V$ (V — напряжение питания) поддерживаются замыканием на короткое время T ключа Q_{sw} на полевом транзисторе в момент, когда напряжение на шине питания близко к нулю. При этом потери в резистивных элементах компенсируются дополнительной энергией, поступающей в индуктивность. Основную сложность представляет управление ключом, который должен включаться на время, минимально достаточное для компенсации потерь. Для этого использу-

ется специальное устройство авторегулирования, контролирующее выходное напряжение V_{out} в конце цикла. Разность между V_{out} и нулевым уровнем интегрируется так, чтобы в установившемся состоянии она была нулевой. Длительность работы ключа пропорциональна сигналу на выходе интегратора. Если, например, $V_{out} > 0$, в следующем цикле длительность работы ключа увеличится.

Основным недостатком описанного устройства является сложность системы авторегулирования и необходимость использования навесных индуктивных элементов.

Подкачку энергии в LC -контур резонансного драйвера целесообразно производить с помощью ключа, при замыкании которого контур потребляет энергию от источника питания. Схема подкачки представлена на рис. 1.

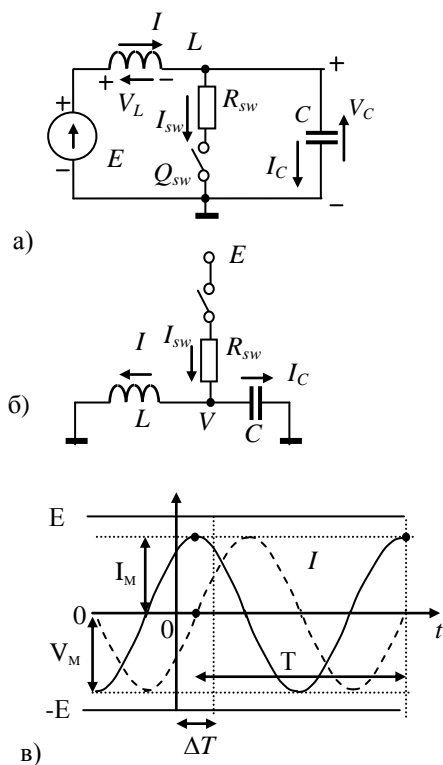


Рис. 1. Подкачка энергии в LC -контур. а – схема подкачки; б – эквивалентная схема; в – временная диаграмма

При разомкнутом ключе контур имеет следующие основные параметры (рис. 1б):

$$\omega_0 = 1/\sqrt{LC}; \quad \rho = \sqrt{L/C} = 1/\omega_0 C. \quad (2)$$

Можно показать, что близким к оптимальному является режим полной подкачки, когда амплитуда колебаний в контуре под действием импульса подкачки достигает напряжения питания.

Условие полной подкачки не означает, что за время подкачки амплитуда напряжения в контуре увеличивается до значения E , т.к. по окончании импульса под-

качки ток в дросселе не равен нулю (часть энергии подкачки затрачивается на увеличение магнитной энергии в дросселе). Численный анализ показывает, что зависимость приращения амплитуды напряжения в контуре от угла подкачки близка к линейной. Также анализ показал, что в режиме полной подкачки максимальная эффективность подкачки (минимальная ширина импульса подкачки при заданных значениях сопротивления ключа и добротности контура), а также минимальные потери в ключе обеспечиваются, когда начало импульса подкачки соответствует нулевому значению тока в дросселе.

В генераторе на основе LC -контура с ключом подкачки существует проблема обеспечения нужной частоты импульсов подкачки, которая должна быть в точности равна резонансной частоте контуров.

Оптимальным решением представляется использование кольцевого генератора (КГ). По существу простейшим КГ является триггер (число каскадов $n=2$). Число каскадов может быть произвольным, например, $n=4$. Основные преимущества драйвера на основе КГ состоят в следующем: Частота импульсов подкачки автоматически равна частоте питающих напряжений. Для формирования противофазных импульсов можно использовать связанные контуры, имеющие общую резонансную частоту. Автоматически обеспечивается синхронизация выходных импульсов для произвольного числа фаз. Более просто осуществляется автоматическая регулировка длительности импульсов подкачки.

Структурная схема драйвера с авторегулировкой фазовой длительности импульсов подкачки $\Delta\phi$ представлена на рис.2.

Авторегулировка длительности импульсов подкачки обеспечивается системой авторегулирования САР. В i -м каскаде кольцевого генератора САР управляется выходными импульсами $i-1$ -го и i -го каскадов и включает три компаратора уровней напряжения C_S , C_A и C_F , генератор пилообразного напряжения ГПН, логический блок ЛБ, а также интегрирующий усилитель ИУ (рис. 3).

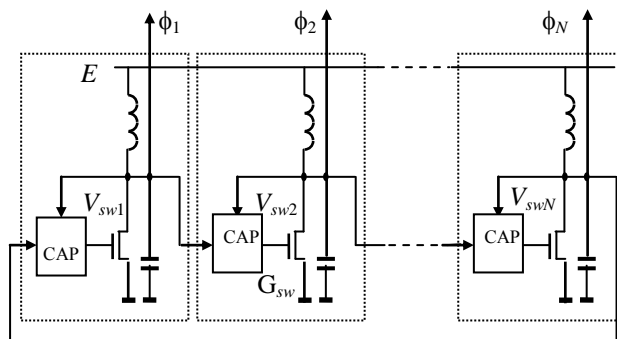


Рис. 2. Структурная схема драйвера с авторегулировкой ΔT

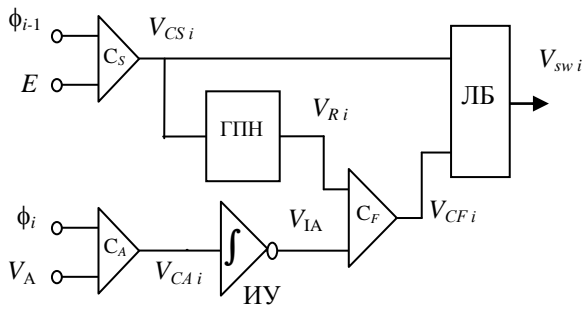


Рис. 3. Структурная схема системы авторегулирования САР

Работу САР иллюстрируют временные диаграммы на рис. 4.

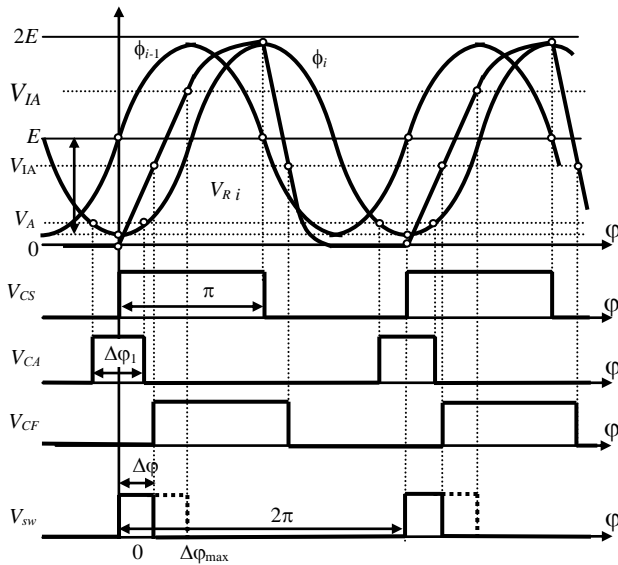


Рис. 4. Временные диаграммы работы САР

Фазовая длительность импульса подкачки $\Delta\phi_i$ должна регулироваться в соответствии с амплитудой колебаний V_{mi} . Контроль этой амплитуды осуществляется компаратором C_A , который сравнивает выходное напряжение i -го каскада $\varphi_i = -V_{mi} \cos \phi$ с фиксированным напряжением V_A . Фазовая длительность выходного импульса V_{CA} (рис.4) определяется соотношением:

$$\Delta\phi_{Ai} = 2 \arccos[(E - V_A) / V_{mi}]. \quad (3)$$

Угол $\Delta\phi_A$ является мерой отклонения амплитуды колебаний V_{mi} от номинального значения $V_{m0} > E - V_1$, при котором номинальное значение угла $\Delta\phi_A$ составляет:

$$\Delta\phi_{A0} = 2 \arccos[(E - V_A) / V_{m0}]. \quad (4)$$

Угол $\Delta\phi_A$ преобразуется в напряжение V_{IA} интегрирующим усилителем, передаточная характеристика которого имеет вид:

$$V_{IAi} \approx \begin{cases} V_{IA\max}, & \Delta\phi_{Ai} = 0; \\ V_{IA0} - \Theta_{IA}(\Delta\phi_{Ai} - \Delta\phi_{A0}), & \Delta\phi_{Ai} \geq 0, \end{cases} \quad (5)$$

где: V_{IA0} — номинальное значение V_{IA} , $\Theta_{IA} = -dV_{IA} / d\Delta\phi_A$ — крутизна передаточной характеристики в активной области, характеризующая усиленные свойства усилителя.

Начало импульса подкачки V_{sw} , замыкающего ключ на транзисторе G_{sw} (рис. 2), определяется моментом срабатывания стартового компаратора C_S , который фиксирует переход напряжения предыдущей фазы φ_{i-1} через уровень напряжения питания. В этот момент напряжение φ_i достигает минимума (рис.4).

Напряжение V_{IA} является управляемым опорным напряжением финишного компаратора C_F , определяющего момент окончания импульса подкачки V_{sw} . Этот момент соответствует равенству выходных напряжений интегрирующего усилителя ИУ (V_{IA}) и генератора пилообразного напряжения ГПН (V_R), который запускается и выключается выходным сигналом V_{CS} стартового компаратора C_S .

Длительность импульса подкачки V_{sw} , замыкающего ключ на транзисторе G_{sw} (рис. 4), соответствует интервалу перекрытия импульсов \bar{V}_{CS} и V_{CF} . Этот интервал выделяется логическим блоком ЛБ (рис. 3).

Для проверки полученных теоретических результатов было проведено компьютерное моделирование драйвера на основе КГ. При моделировании все блоки САР были представлены поведенческими моделями, обеспечивающими выполнение заданных функций.

Передаточная характеристика компараторов напряжений представлена функцией гиперболического тангенса:

$$V_{out} = \frac{E_{dd}}{2} \left[1 + th \left(K (V_{in} - V_{ref}) \right) \right], \quad (6)$$

которая при $K \gg 1$ имеет вид ступенчатой функции.

Поведенческая модель интегрирующего усилителя состоит из двух источников тока I_1 и I_2 , один из которых — источник тока управляемый напряжением (ИТУН), интегрирующего конденсатора C_I и ограничителя выходного напряжения.

Генератор пилообразного напряжения представляет собой две поочередно работающие RC-цепи, причем одна цепь формирует фронт пилообразного импульса, а другая — спад. Параметры цепей выбраны так, что при напряжении $V_{IA\max} = 2,8$ В соответствующий ему максимальный угол подкачки $\Delta\varphi_{\max}$ составляет 1,68 рад. ($\sim \pi/2$).

III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Моделирование проводилось в среде CADENCE с использованием языка аналогового поведенческого моделирования Verilog-A. На рис. 5 представлены временные диаграммы колебаний V_{swi} и управляющего сигнала $\Delta\phi_i$ в i -го контура.

Эпюры на рис. 5 показывают, что форма импульсов питания практически не подвергается искажениям под действием импульсов подкачки.

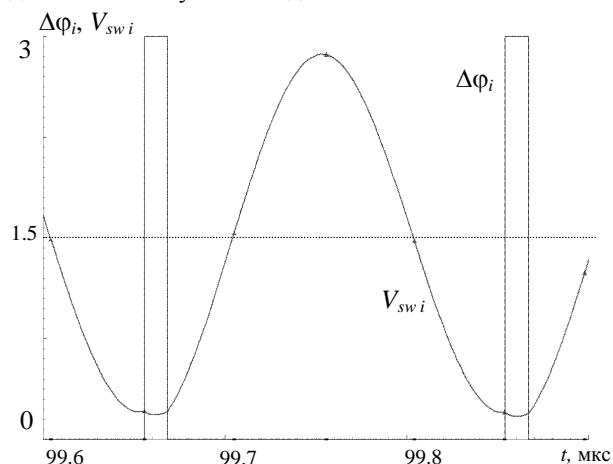


Рис. 5. Временные диаграммы $\Delta\phi_i$, $V_{sw i}$

IV. ЗАКЛЮЧЕНИЕ

Рассмотрен принцип действия резонансного драйвера на основе КГ. Функционирование проверялось компьютерным моделированием на поведенческом уровне. Результаты моделирования подтвердили эффективность метода подкачки энергии в контур и работоспособность драйвера. Форма импульсов питания практически не подвергается искажениям под действием импульсов подкачки. При изменении добротности контура от 15 до 3 амплитуда выходных импульсов изменяется не более чем на 7%. Энергетические потери в сопротивлении ключей остаются достаточно малыми (около 10% от энергии подкачки), а частота колебаний практически соответствует резонансной частоте контура.

ЛИТЕРАТУРА

- [1] Younis S.G., Knight T.F. Asymptotically zero energy split-level charge recovery logic // Proc. of 1994 Int. Workshop on Low Power Design. April 1994. P. 177-182.
- [2] Старосельский В.И. Реверсивная логика // Микроэлектроника РАН. 1999. Т. 28. № 3. С. 213-222.
- [3] Fredkin E., Toffoli T. Conservative logic // Int. J. of Theor. Phys. 1982. V. 21. № 3/4. P. 219-253.
- [4] Merkle R.C., Drexler K.E. Helical logic // Nanotechnology. 1996. V. 7. P. 325-339.
- [5] Drexler K.E. Molecular engineering: an approach to the development of general capabilities for molecular manipulation // Proc. Natl. Acad. Sci. USA. 1981. V. 78. P. 5275-5278.
- [6] Валиев К.А., Старосельский В.И. Модель и свойства термодинамически обратимого логического вентиля // Микроэлектроника РАН. 2000. Т. 29. № 2. С. 3-18.

- [7] Shannon C.E. A mathematical theory of communication // Bell Syst. Techn. J. 1948. V. 27. July, P. 379-423; Oct., P. 623-656.
- [8] Bennett C.H. The thermodynamics of computation - a review // Int. J. of Theor. Phys. 1982. V. 21. № 12. P. 905-945.
- [9] Bennett C.H. Logical reversibility of computation // IBM J. of Res. & Dev. 1973. V. 17. № 11. P. 525-532.
- [10] Bennett C.H. Time/space trade-offs for reversible computation // SIAM J. Comput. 1989. V. 18. № 4. P. 766-776.
- [11] Bennett C.H. Notes on the history of reversible computation // IBM J. of Res. & Dev. 1988. V. 32. № 1. P. 16-23.
- [12] Feynman R.P. Tiny computers obeying quantum mechanical laws // New directions in physics: The Los Alamos 40th anniversary ed N Metropolis, D.M.Kerr and G.Rota (Boston: Academic). 1987. P. 7-25.
- [13] Landauer R. Information is physical // Physics Today. 1991. V. 44. P. 23-29.
- [14] Landauer R. Dissipation and noise immunity in computation and communication // Nature. 27 Oct., 1988. V. 335. P. 779-784.
- [15] Athas W.C., Svensson J., Koller J.G., Tzartzanis N., Choi E.Y. Low-power digital systems based on adiabatic-switching principles // IEEE Trans. on VLSI Syst. Dec., 1994. V. 2. № 4. P. 398-408.
- [16] Ferrary A. Adiabatic Switching. Adiabatic Logic. Wed Mar 20 12:14:22 PST 1966 (интернет).
- [17] Younis S.G., Knight T.F. Asymptotically zero energy split-level charge recovery logic // Proc. of 1994 Int. Workshop on Low Power Design. April 1994. P. 177-182.
- [18] Denker J.S. A Review of Adiabatic computing // Proc. of 1994 Symp. on Low Power Electronics. San Diego, Oct. 1994.
- [19] Maksimovic D., Oklobdzija V.G. Clocked CMOS adiabatic logic with single-AC power-supply: experimental result // 21st European SSC Conf., ESSCIRC'95. Lille, France. Sept. 1995.