

Электростатическая защита БИКМОП микросхем

Ю.А. Чаплыгин¹, В.П. Тимошенко¹, В.И. Шевяков¹, Ю.Ф. Адамов^{1,2}

¹Федеральное государственное образовательное учреждение высшего профессионального образования Национальный исследовательский университет МИЭТ, valeri04@hotmail.com

²Институт проблем проектирования в микроэлектронике РАН

Аннотация — В работе исследовались особенности электростатической защиты для высокочастотных БИКМОП микросхем. Рассмотрены повреждения, вызываемые электростатическими разрядами. Предложены схемы электростатической защиты с разделенной нулевой шиной. Рассмотрена электростатическая защита СВЧ выводов.

Ключевые слова — Высокочастотные микросхемы, БИКМОП структуры, электростатическая защита входов и выходов.

I. ВВЕДЕНИЕ

Проблема защиты микросхем от электростатических разрядов тесно связана с проблемой повышения рабочих частот. Элементы защиты микросхем от электростатических разрядов ограничивают величины входного и выходного токов, увеличивают паразитные емкости входных и выходных цепей и сужают полосу частот информационных сигналов. Для повышения быстродействия используются КМОП транзисторы с нанометровыми размерами структурных элементов и гетероструктурные биполярные транзисторы. С увеличением быстродействия стойкость полупроводниковых приборов к электростатическим разрядам снижается. Совершенствование системы защиты микросхем от электростатических разрядов требует одновременного повышения как рабочих частот, так и коэффициента ослабления разрядного тока во входных и выходных цепях.

II. ПОВРЕЖДЕНИЯ, ВЫЗЫВАЕМЫЕ ЭЛЕКТРОСТАТИЧЕСКИМИ РАЗЯДАМИ, И КОНСТРУКТИВНЫЕ СРЕДСТВА ЗАЩИТЫ

A. Разрыв тонких оксидных плёнок в полупроводниковых устройствах, как следствие пробоя диэлектрика

Данный вид повреждения характерен для КМОП транзисторов и конденсаторов типа МДП и МДМ. Наиболее часто такие отказы появляются при электростатических воздействиях по модели разряда через тело человека (НВМ). В связи со значительным

уменьшением толщины диэлектрика (3,0...4,0 нм – промышленно освоенные нормы) пробивные напряжения для диоксида кремния составляют 3...3,5 В (при длительном воздействии). Напряжение на затворе КМОП транзисторов или обкладке МДП/МДМ конденсатора при воздействии электростатического напряжения не должно превышать пробивное напряжение диэлектрика.

Способами защиты от повреждений данного вида являются:

- применение схем фиксаторов питания в каждом контуре питания - «нулевая» шина;

- использование внешних защитных диодов, подключенных к входным/выходным выводам ИМС и соответствующий выбор их параметров;

- объединение гальванически развязанных «нулевых» шин с помощью встречно включенных защитных диодов;

- обеспечение минимально возможного сопротивления в цепи «нулевых» шин за счет соответствующего выбора для соединений нескольких уровней металлизации и, по возможности, максимального покрытия металлом «нулевой» шины поверхности ИМС.

B. Плавление проводников и элементов металлизации

Данный вид повреждения характерен для модели разряда кабельной линии связи (СДМ) В этом случае ток разряда через выводы исследуемой микросхемы в начальный момент не ограничен последовательным резистором (в отличие от НВМ модели) и достигает нескольких ампер. Ситуация может существенно ухудшиться, если дополнительно заряд будет накапливаться на емкостях внутри ИМС, а затем, в результате заземления одного из выводов произойдет электростатический разряд. Как правило, полупроводниковая структура активных компонентов в силу распределенного характера накопленного заряда не успевает нагреться и разрушиться, а подводящие проводники в наиболее узких местах

расплавляются. Способами защиты от данного вида повреждения являются:

- соответствующий выбор металла и ширины проводников, допускающий протекание импульсного тока без разрушения структуры металлизации (обычно ~2мА/мкм для алюминиевой пленки толщиной 0,5мкм, при 125°С и 12 мА при 85°С);

- подключение на входах и выходах последовательных резисторов (если это не ухудшает параметры ИМС), ограничивающих ток;

- обеспечение распределения тепла за счет покрытия металлом «нулевой» шины поверхности ИМС.

С. Запирание КМОП-устройств вследствие возникновения паразитных тиристорных р-п-р-п структур

Данный эффект [1] (Latch-up защелкивание) характерен для КМОП транзисторных структур. Он не всегда приводит к катастрофическому отказу ИМС.

Эффективным способом противодействия включению тиристорной структуры является уменьшение статических коэффициентов усиления паразитных р-п-р и п-р-п транзисторов, а также введение охранных колец вокруг р и п МОП транзисторов.

Схемотехническим способом защиты является введение схем разряда, обеспечивающих стекание зарядов, активирующих тиристорный эффект. В

работах [2,3] рассмотрены схемы защиты от электростатического напряжения, основанные на использовании управляемого тиристора.

Д. Деграция параметров и появление скрытых дефектов в структуре элементов, не приводящие к немедленному выходу устройства из строя, но делающие работу ИМС неустойчивой, и провоцирующие эксплуатационные отказы в жёстких условиях

Способы борьбы и обнаружения:

- проверка электростатической защиты в диапазоне температур;

- электро-термотренировка и ускоренные испытания ИМС при повышенной температуре для заданной выборки ИМС.

III. СХЕМОТЕХНИЧЕСКИЕ МЕТОДЫ ЭЛЕКТРОСТАТИЧЕСКОЙ ЗАЩИТЫ

Современные интегральные микросхемы в большинстве случаев представляют собой сложные функциональные устройства, построенные по принципу СНК (системы на кристалле). Это подразумевает наличие функциональных блоков, имеющих собственные «нулевые» шины, шины питания и шины, подключенные к подложке, управляющие выводы, а также сигнальные выводы, часто выполненные в виде СВЧ передающих линий.

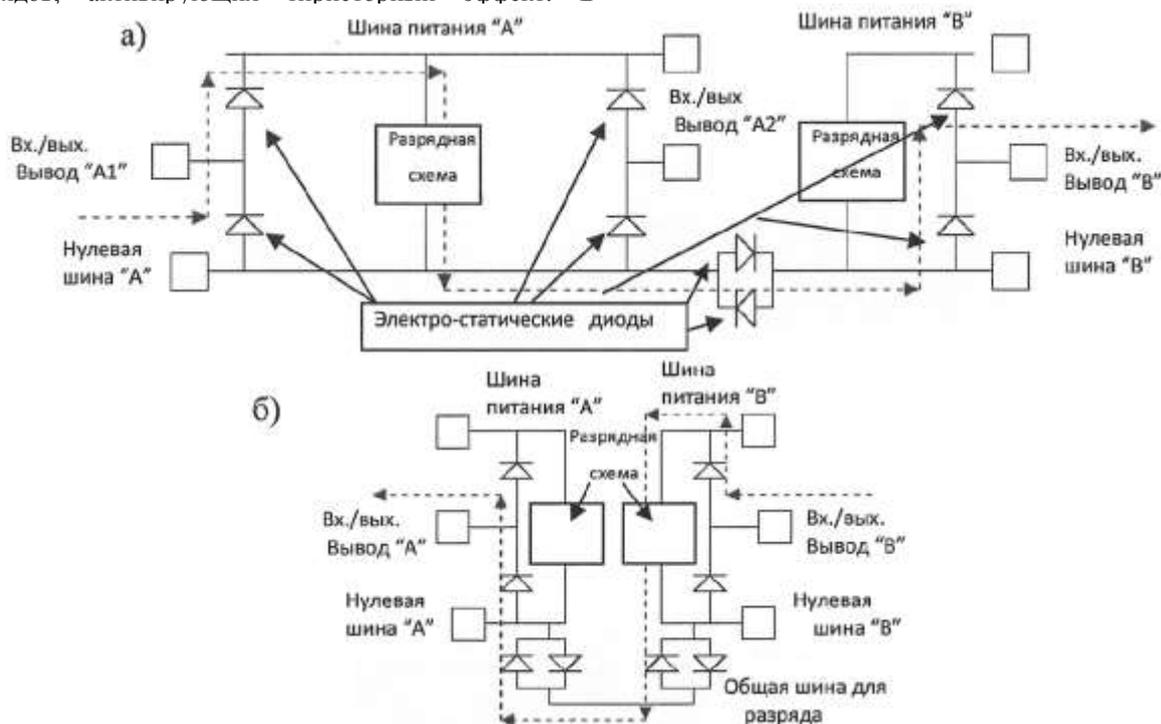


Рис. 1. Защита входных и выходных выводов в рамках единой микросхемы: а) использование гальванически развязанных шин питания, разрядных схем и «нулевых» шин; б) использование общей разрядной шины

На кристалле могут находиться аналоговые, цифровые и смешанные устройства. Каждый вывод должен иметь электростатическую защиту по отношению к любому другому. Это достигается за счет блоков, через которые происходит электростатический разряд. Система защиты на кристалле включает элементы защиты входов и выходов, разрядные схемы (фиксаторы питания), а также встречно включенные диоды, объединяющие нулевые шины отдельных блоков, рис. 1.

Наиболее опасны разряды через входы и выходы ИМС. При электрическом пробое полупроводниковых приборов области пробоя столь малы, что их максимальный разогрев происходит за время, меньшее времени разряда. Фактором, определяющим возникновение отказа, является напряжение на управляющем электроде (для МОП транзисторов и конденсаторов типа МДМ), существенно превышающее напряжение пробоя подзатворного диэлектрика, или тепловая мощность пробойного тока (для биполярных транзисторов и полевых транзисторов с затвором Шотки).

Метод электростатической защиты входных и выходных выводов ИМС основан на использовании мощных разрядных схем (фиксаторов питания), а также электростатических диодов, подключенных соответствующим образом и обеспечивающих протекание значительных импульсных токов в момент электростатического разряда. В случае возникновения разряда между входным или выходным выводом и любым другим выводом микросхемы, например, подключенным к «нулевой» шине, протекание тока всегда должно быть обеспечено через электростатические диоды и/или разрядную схему.

Защита входных/выходных выводов в случае использования гальванически развязанных шин питания и «нулевых» шин приведена на рис. 2. Такая ситуация возникает в случае, когда на кристалле размещены блоки с разными источниками питания, например, приемник и передатчик. Как правило, «нулевые» шины приемника и передатчика не соединены друг с другом по причине шумовых наводок от передатчика к приемнику.

Электростатическая защита всех выводов ИМС обеспечивается за счет введения входных, встречно включенных диодов, а также разрядных схем, подключенных к соответствующим шинам питания. Объединение «нулевых» шин отдельных блоков через встречно включенные электростатические диоды необходимо для обеспечения непрерывности тока разряда. Недостатком предложенной структуры является значительное количество схем разряда, занимающих достаточно большую площадь.

Снизить количество схем разряда до одной возможно с помощью устройства, показанного на рис. 2. Путь разрядного тока проходит через прямо включенный диод, соединяющий шины питания «В» и шины питания «А» (пунктирная линия). Недостатком

такой конфигурации является дополнительное сопротивление диода в цепи разряда, а также ограничение на напряжение питания шины «В», которое не может превышать величину $U_B \leq U_A + U_{be}$ (где U_{be} - падение напряжения на открытом диоде электростатической защиты, U_B , U_A - величины напряжений шин питания «В» и «А», соответственно).



Рис. 2. Защита входных и выходных выводов с использованием одного блока разрядной схемы

Моделирование процесса разряда высоковольтного импульса величиной 2000В с использованием разрядной схемы показывает, что пиковый ток величиной 1А (для НВМ модели) и 20А (для СДМ модели) протекает в течение времени 50...100пс. Последовательное сопротивление схемы в момент разряда составляет 2...3 Ома.

Для диодов электростатической защиты характерны следующие особенности применения:

- с целью снижения «паразитной» емкости на подложку для защиты высокочастотных трактов целесообразно применение диодов минимальной площади в изолированном p – кармане;

- изолирующие p-n-переходы биполярных и МОП транзисторов во входных и выходных цепях также должны учитываться при расчете сопротивления разрядной цепи.

Методика проектирования блоков электростатической защиты включает:

- определение величины напряжения электростатического разряда;

- выбор площади защитных диодов из условия максимально допустимого сопротивления в цепи протекания разрядного тока;

- выбор ширины биполярных транзисторов в разрядной схеме с учетом требований к максимальному пиковому току;

- расчет величины напряжения на входе/выходе, которое не должно превышать напряжение пробоя для защищаемого элемента.

Диоды защиты и схема разряда должны располагаться в непосредственной близости от контактных площадок. Кроме того, схемы фиксаторов

питания целесообразно равномерно распределить по периметру ИМС. Для снижения сопротивления в цепи питания - «нулевая шина», необходимо максимально возможное покрытие поверхности кристалла металлизацией.

IV. ЭЛЕКТРОСТАТИЧЕСКАЯ ЗАЩИТА СВЧ ТРАКТОВ ВВОДА/ВЫВОДА

Входные/выходные СВЧ цепи требуют согласования импедансов с учетом емкости блоков электростатической защиты. Простейшая структурная схема входных/выходных цепей показана на рис. 3. Она

содержит трехсегментные СВЧ тракты ввода/вывода сигнала и распределенные диоды.

Емкость закрытых диодов одного сегмента электростатической защиты не должна превышать 500 фФ. Постоянная времени одного сегмента составляет 25 пс, что оказывает существенное влияние на полосу пропускания устройств. Распределенная система защиты расширяет полосу пропускания сигналов, но не всегда обеспечивает требования по верхней граничной частоте передачи сигналов. Кроме того, она занимает большую площадь на кристалле ИМС.

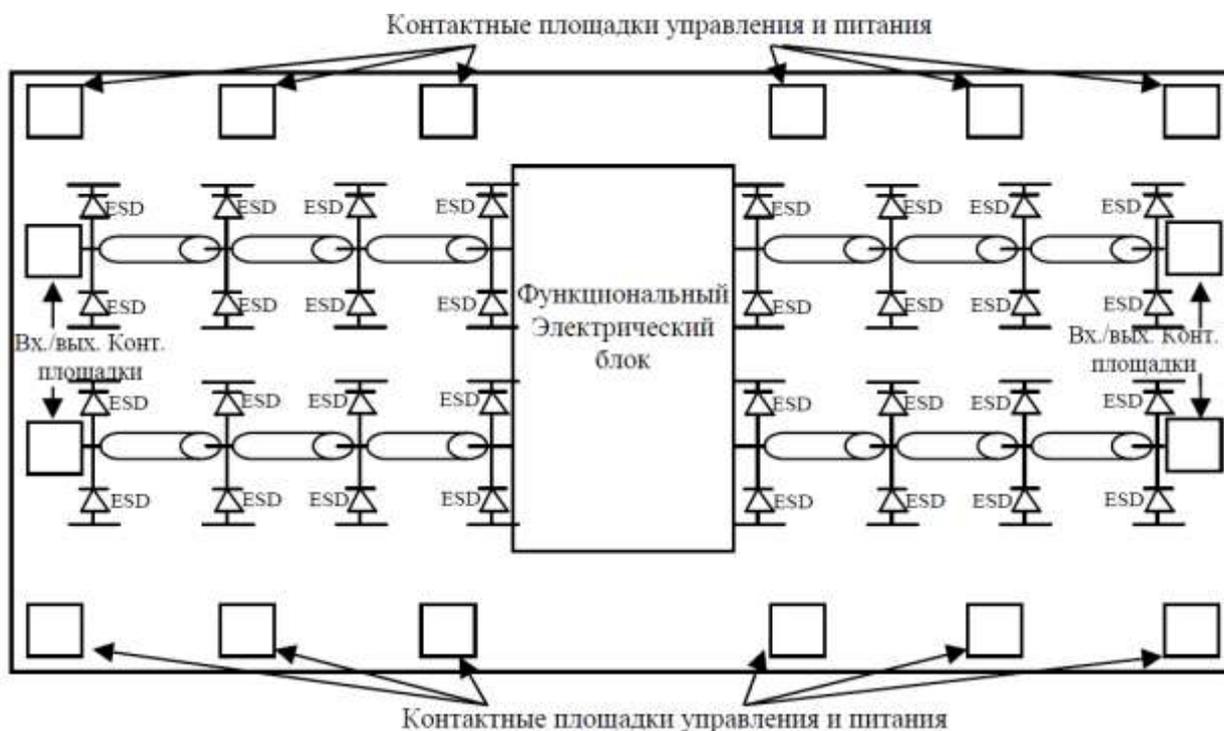


Рис. 3. Структурная схема входных/выходных цепей с элементами ESD защиты

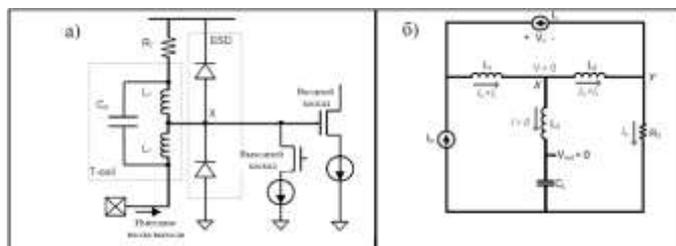


Рис. 4. Использование Т-образной взаимосвязанной индуктивности для коррекции амплитудно-частотной характеристики входных и выходных выводов: а - электрическая схема подключения, б - эквивалентная схема.

Использование Т-образной взаимосвязанной индуктивности (T-coil) для входных/выходных цепей [4,5] (рис. 4) позволяет обеспечить коррекцию амплитудно - частотной характеристики на высоких

частотах и скомпенсировать рассогласование импедансов, рис. 4. В качестве активных компонентов входных или выходных блоков можно использовать как биполярные, так и полевые транзисторы.

Согласование импедансов означает выполнение следующего соотношения:

$$Z_{in/out} = \sqrt{\frac{L_T}{C_{ESD} + C_{line}}}$$

где $Z_{in/out} = 50$ -омный импеданс входного/выходного тракта, L_T - полная индуктивность линии передачи, C_{ESD} C_{line} - емкости ESD диодов и линии передачи, соответственно.

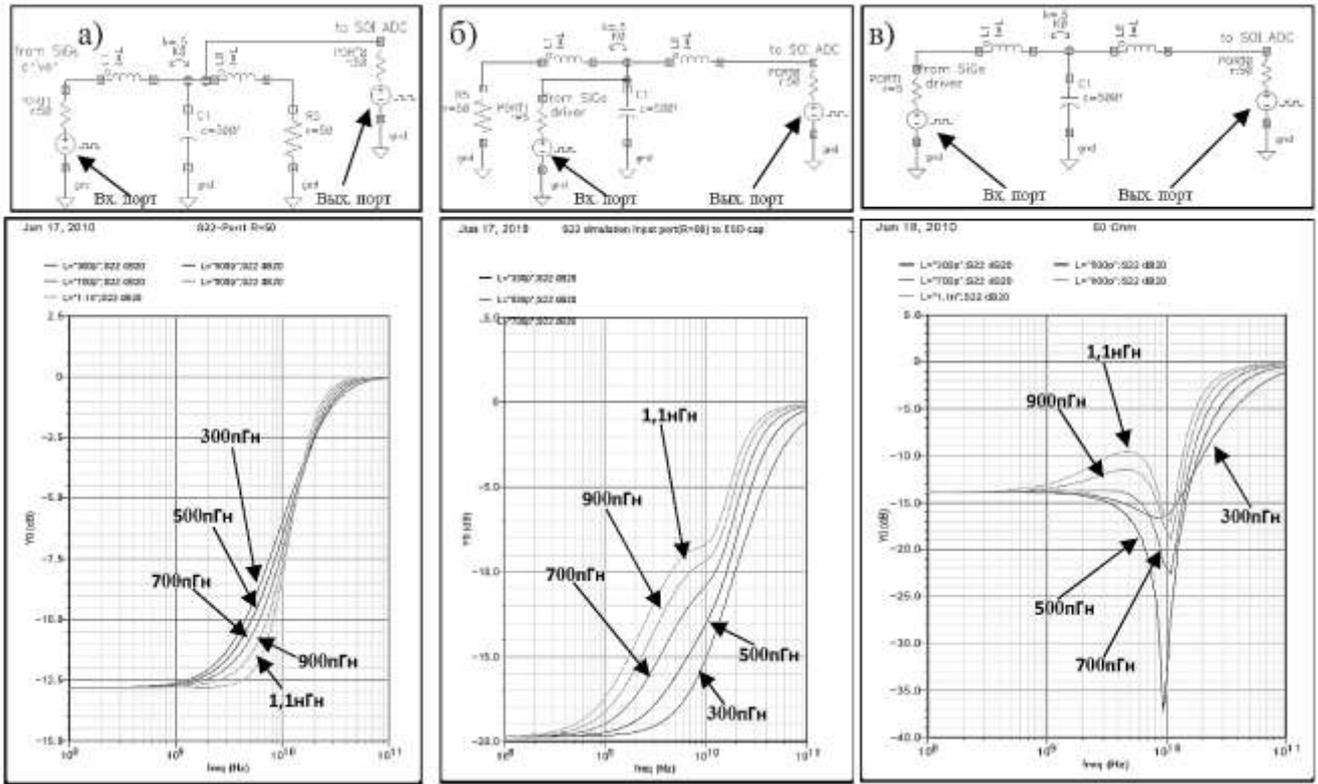


Рис. 5. Согласование импедансов для различных способов подключения Т-образной взаимосвязанной индуктивности

Проведен анализ согласования импедансов для различных способов подключения Т-образной взаимосвязанной индуктивности для выходного каскада. Электрические схемы подключения и результаты моделирования выходного согласования с 50-омным трактом (S22), приведены на рис. 5.

Аналогично выполняется согласование импеданса входного каскада подключением Т-образной взаимосвязанной индуктивности. Анализ графиков показывает, что наилучшее согласование обеспечивается в случае подключения выходного каскада к средней точке Т-образной взаимосвязанной индуктивности. Во взаимосвязанной индуктивности её эффективная величина зависит от частоты сигнала. Увеличение эффективной величины индуктивности компенсирует снижение импеданса паразитных емкостей.

Правильный выбор величин параметров взаимосвязанной индуктивности L_T с коэффициентом взаимосвязи k и шунтирующего конденсатора C_B позволяет компенсировать импеданс ввода/вывода СХ таким образом, чтобы соответствовать импедансу тракта и согласующего резистора $R_T=50$ Ом [6,7]

$$L = L_1 = L_2 = \frac{C_X * R_T^2}{4} \left(1 + \frac{1}{4\xi^2} \right), \quad C_B = \frac{C_X}{16\xi^2},$$

$$\text{где } k = \frac{4\xi^2 - 1}{4\xi^2 + 1} = 0.5, \quad \xi = 0,85, \quad R_T = Z_{in/out} = 50\Omega.$$

Проведено моделирование частотной коррекции влияния входной емкости с помощью Т-образной взаимосвязанной индуктивности.

Сравнительные результаты для различных значений корректирующей индуктивности, показаны на рис. 6. Улучшение частотного отклика соответствует величине корректирующей индуктивности $L=850$ пГн.

V. ЗАКЛЮЧЕНИЕ

Проектирование элементов защиты от электростатических разрядов для радиочастотных микросхем гигагерцового диапазона реализуется на основе использования Т-образной взаимосвязанной индуктивности с величиной, зависящей от частоты сигнала. Частотная зависимость индуктивности позволяет компенсировать уменьшение собственного импеданса входного или выходного каскадов и обеспечить согласование импеданса тракта передачи сигнала во всем диапазоне рабочих частот.

Применение Т-образной взаимосвязанной индуктивности во входных/выходных цепях позволяет расширить полосу пропускания до 40 ГГц.

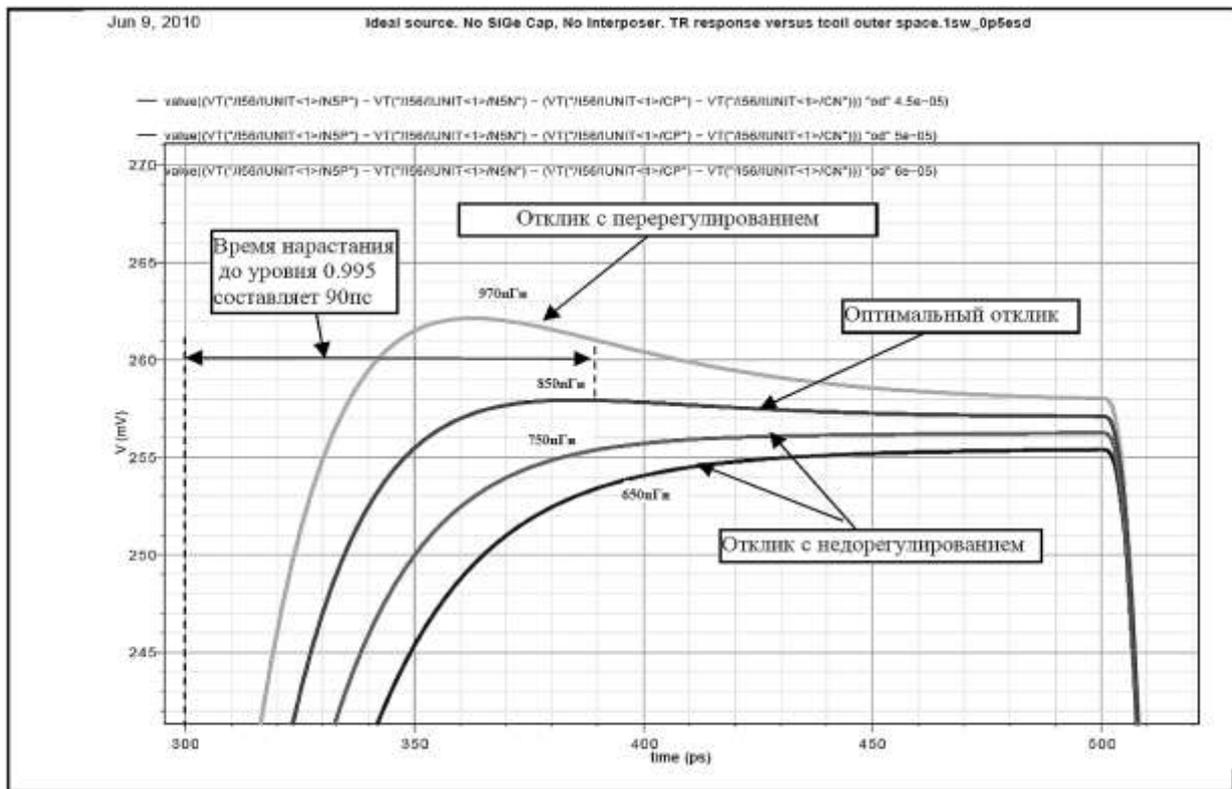


Рис. 6. Улучшение частотного отклика за счет применения корректирующей индуктивности на входе

ЛИТЕРАТУРА

- [1] Understanding Latch-up in Advanced CMOS logic www.fairchildsemi.com/an/AN/AN-600.pdf (дата обращения 14.01.2014).
- [2] Волков С.И., Ефишин А.Ю., Морозов С.А., Соколов С.А. Проблема электростатического разряда и современные методы защиты интегральных схем от него. Часть 1 // http://chipnews.gaw.ru/html.cgi/arhiv/03_07/8.htm (дата обращения 10.01.14).
- [3] Волков С.И., Ефишин А.Ю., Морозов С.А., Соколов С.А. Проблема электростатического разряда и современные методы защиты интегральных схем от него. Часть 4. // http://chipnews.gaw.ru/html.cgi/arhiv/04_01/14.htm (дата обращения 10/01/14).
- [4] Paramesh J., Allstot D.J Analysis of the Bridged T-coil Circuit Using the Extra-Element Theorem // IEEE Trans. Circuits Syst. II: Express Briefs. Dec. 2006. V. 53. № 12. P. 1408-1412. 2009. V. 56. № 12. P. 2544-2555.
- [5] Galal S., Razavi B., 10-Gb/s Limiting Amplifier and Laser/Modulator Driver in 0.18- μ m CMOS Technology // IEEE Journal of solid state circuits. Dec. 2003. V. 38. № 12. P. 2143-2146.
- [6] Kim S, Jung. G., Kwon K., Chun J. Design of a Reliable Broadband I/O Employing T-coil // Journal of semiconductor technology and science. Dec. 2009. V. 9. № 4. P. 198-204.
- [7] Kim S., Lee B., Jeong D. Design Optimization of On-Chip Inductive Peaking Structure for 0.13- μ m CMOS 40-Gb/s Transmitter Circuits // IEEE Transaction on Circuits and systems. Dec. 2009. V. 56. № 12. P. 2544-2555.