

Методика автоматизации тестопригодного проектирования аналоговых ИС по технологии OBIST

С. Г. Мосин

Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых, smosin@ieee.org

Аннотация — В работе предложена методика автоматизации тестопригодного проектирования аналоговых ИС по технологии *OBIST*, формализующая проектные процедуры разработки тестирующей подсистемы и условий тестирования. Предложены структурные решения по реконфигурированию оригинальной схемы в автогенератор и правила, обеспечивающие условия самовозбуждения ИС в режиме тестирования. Представлены примеры реализации тестирующих подсистем для активных фильтров.

Ключевые слова — автоматизация, тестопригодное проектирование, реконфигурирование, аналоговые интегральные схемы, *OBIST*.

I. ВВЕДЕНИЕ

Тестирование аналоговых интегральных схем (ИС), реализуемых по глубоко субмикронным и наноразмерным интегральным технологиям, – сложная задача. Одна из главных причин сложности – ограниченный доступ к внутренним узлам схемы через внешние выводы используемого корпуса для подачи тестовых сигналов и измерения соответствующих выходных откликов. Включение дополнительных тестовых узлов повышает качество тестирования и разрешающую способность диагностики. Однако при этом возрастает общая площадь ИС за счет реализации дополнительных контактных площадок и линий межсоединений, что требует использовать корпус с большей пещерой под расположение кристалла ИС и большим числом внешних выводов. Такое решение приводит к повышению энергопотребления ИС, увеличению размеров ИС и стоимостных затрат на ее реализацию.

Многие проблемы организации тестирования ИС могут быть преодолены при использовании структурных решений встроенного самотестирования (*BIST – Built-In Self-Test*), реализуемого в рамках тестопригодного проектирования (*DFT – Design-for-Testability*) [1]. *BIST*-решения размещают на кристалле совместно с разрабатываемым проектом для целей формирования тестовых сигналов, измерения выходных откликов и принятия решения о качестве функционирования проверяемой схемы. Схемы встроенного самотестирования разрабатывают на ранних стадиях процесса проектирования интегральной схемы, что позволяет обеспе-

чить поиск условий для надежного тестирования реализованного устройства. Общая концепция подхода к тестированию аналоговых ИС, основанного на реконфигурировании оригинальной схемы в автогенератор (АГ), который не требует использования внешнего генератора тестовых сигналов, была предложена в [2]. Данная концепция получила название встроенного самотестирования, основанного на реконфигурировании в АГ (*OBIST – Oscillation BIST*). Данный метод позволяет отказаться от использования генератора входных тестовых воздействий, что приводит к сокращению затрат времени и стоимости на тестирование, снижению сложности тестирования и минимизации площади тестирующей подсистемы при внутрисхемной реализации.

Предложенные многими авторами реализации *OBIST* для различных аналоговых ИС обеспечивают высокую эффективность тестирования с обнаружением параметрических и катастрофических неисправностей с минимальными затратами [3]–[8]. Однако большинство предлагаемых решений не носит универсальный характер, а эффективность разработки *OBIST*-структур для частных приложений во многом зависит от опыта проектировщика. В этой связи автоматизация проектирования, формализующая проектные процедуры разработки тестирующих схем *OBIST*, – важный шаг для их успешной реализации и последующего использования для надежного тестирования ИС. В работе предложена методика автоматизации проектирования тестирующих схем *OBIST* для аналоговых ИС.

II. МЕТОДИКА АВТОМАТИЗАЦИИ ПРОЕКТИРОВАНИЯ ТЕСТИРУЮЩИХ *OBIST*-СХЕМ

Метод тестирования аналоговых ИС на основе реконфигурирования в схему АГ использует результаты сравнения частоты самовозбуждения исправной схемы, которая рассматривается как опорная частота, и неисправной схемы в отсутствие входного тестового воздействия для принятия решения о работоспособности оригинальной схемы. *OBIST*-метод может быть реализован только в выделенном режиме, когда оригинальная схема под действием сигнала выбора режима (тест / работа) преобразуется в АГ, вырабатывающий на выходе периодический сигнал с частотой самовозбуждения, которая зависит от значений параметров

внутренних компонентов схемы. Возникновение дефекта в схеме приводит к отклонению параметров внутренних компонентов от номинала, что влияет на изменение частоты самовозбуждения реконфигурированной схемы. Различие между опорной частотой исправной схемы и частотой самовозбуждения тестируемого устройства – признак, обеспечивающий выявление наличия неисправности в схеме.

Для автоматизации тестопригодного проектирования аналоговых интегральных схем с использованием *OBIST*-метода предложена методика *OBIST*-тестирования, включающая следующие стадии:

- 1) Выбор подсхемы реконфигурирования в АГ.
- 2) Анализ устойчивости схемы.
- 3) Оценка длительности переходных процессов в реконфигурированной схеме.
- 4) Расчет частоты автоколебаний при номинальных значениях параметров внутренних компонентов исходной схемы.
- 5) Оценка диапазона изменения частоты автоколебаний с учетом допусков на параметры внутренних компонентов схемы с применением метода Монте-Карло.
- 6) Оценка покрытия неисправностей на моделях.
- 7) Измерение частоты самовозбуждения тестируемой схемы.
- 8) Анализ на попадание измеренной частоты в диапазон допустимых значений и принятие решения о работоспособности схемы.

A. Выбор подсхемы реконфигурирования

На практике для обеспечения режима автоколебаний тестирующую подсхему проектируют таким образом, чтобы после реконфигурирования полюсы передаточной характеристики схемы располагались в правой половине плоскости комплексных частот.

Рассмотрим общую форму передаточной функции второго порядка, где ω_z и ω_p – собственные частоты нулей и полюсов, а Q_z и Q_p – значения добротности

$$\frac{V_{out}(s)}{V_{in}(s)} = K \frac{s^2 + (\omega_z / Q_z)s + \omega_z^2}{s^2 + (\omega_p / Q_p)s + \omega_p^2}. \quad (1)$$

Из (1) полюсы передаточной функции можно выразить через значения ω_p и Q_p следующим образом

$$p_{1,2} = \sigma \pm j\omega = -\frac{\omega_p}{2Q_p} \pm j \frac{\omega_p}{2Q_p} \sqrt{4Q_p^2 - 1}. \quad (2)$$

Для генерирования схемой сигнала на резонансной частоте ω_p с постоянной амплитудой полюсы должны находиться на оси $j\omega$. Исходя из (2), данное условие выполняется, когда $Q_p \rightarrow \infty$, т.е. если добротность обладает достаточно большим значением.

Оба значения ω_p и Q_p зависят от параметров внутренних компонентов схемы. Для обеспечения незатухания колебаний АГ необходимо выбрать такое реше-

ние по реконфигурированию оригинальной схемы, чтобы добротность принимала достаточно большое значение, при этом величина резонансной частоты не изменялась, т.е.

$$\omega_p(\mathbf{p}_1) = \text{const}, Q_p(\mathbf{p}_2) \rightarrow \infty \exists \tilde{\mathbf{p}}, \quad (3)$$

$$\mathbf{p}_1 \cap \tilde{\mathbf{p}} = \emptyset, \mathbf{p}_1 \subseteq \mathbf{p}, \mathbf{p}_2 \subseteq \mathbf{p},$$

где $\tilde{\mathbf{p}}$ – множество параметров внутренних компонентов схемы, изменяющихся в режиме тестирования, \mathbf{p} – множество параметров внутренних компонентов схемы.

B. Анализ устойчивости схемы

В результате реконфигурирования получаем автоколебательную систему, которую можно представить совокупностью частотно зависимой цепи (ЧЗЦ) и активного нелинейного элемента (АНЭ), охваченных обратной связью (ОС).

Для перехода схемы в режим автоколебаний необходимо выполнение условия (4)

$$A\beta = -1, \quad (4)$$

где A – коэффициент усиления АНЭ, β – коэффициент передачи ЧЗЦ.

Для удовлетворения этому критерию необходимо, чтобы величина усиления цепи ОС совпадала по фазе с соответствующим фазовым сдвигом, равным 180.

Необходимое амплитудное условие возникновения колебаний определяет, что генератор только тогда может перейти в режим автоколебаний, когда АНЭ компенсирует затухание в цепи ОС. Необходимое фазовое условие определяет, что колебания возникают тогда, когда выходное напряжение находится в фазе с входным сигналом.

C. Оценка длительности переходных процессов

Расчет переходных процессов в реконфигурированной схеме выполняют с использованием неявной формы представления модели устройства [9]:

$$F_i(dx(t)/dt, \int x(t)dt, x(t)) = 0, \quad i = 1..p. \quad (5)$$

Для численного решения (5) представляют системой конечно-разностных алгебраических уравнений:

$$F_i(x_{n+1}, x_n, \dots, x_{n-k}) = 0, \quad i = 1..p. \quad (6)$$

Полученную модель схемы (6) рассчитывают относительно x_{n+1} численным методом решения конечных уравнений. После вычисления с заданной точностью значения x_{n+1} рассчитываемые точки сдвигают на один шаг по оси времени, полагая $x_n = x_{n+1}$, $x_{n-1} = x_n$ и т.д., и снова решают (6) относительно нового значения x_{n+1} . Данный процесс повторяют до тех пор, пока не будет пройден заданный интервал времени t .

На основе полученных в ходе моделирования результатов определяют временную точку начала устойчивого состояния автоколебаний и длительность переходных процессов – t_{ss}^0 .

D. Расчет частоты автоколебаний

Расчет частоты следования выходного сигнала АГ (f_{osc}), параметры внутренних компонентов схемы которого обладают номинальными значениями, осуществляется через измерение длительности периода сигнала в области установившегося режима (рис. 1).

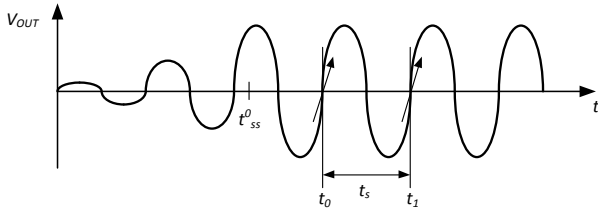


Рис. 1. График переходного процесса автогенератора

По истечении времени t_{ss}^0 схема переходит в установившийся режим. Для измерения периода по графику выходного сигнала определяют две временные точки t_0 и t_1 , которые являются точками пересечения оси времени сигналом при переходе из полуплоскости отрицательных значений в полуплоскость положительных значений. Длительность периода вычисляют как разность t_1 и t_0

$$T = t_1 - t_0. \quad (7)$$

Величину частоты автоколебаний рассчитывают как функцию обратную (7)

$$f_{osc} = 1/T = 1/(t_1 - t_0).$$

E. Оценка диапазона изменения частоты автоколебаний

Наличие допусков на параметры внутренних компонентов исправной схемы влияет на значение частоты генерируемого сигнала. Для определения диапазона изменения частоты f_{osc} необходимо выполнить моделирование схемы во временной области с применением метода Монте-Карло. На каждой итерации i происходит вычисление частоты $f_{osc,i}$ тестируемой схемы с учетом допустимых отклонений на параметры компонентов, которые назначаются по случайному закону со значениями математического ожидания и среднеквадратического отклонения, характерными интегральной технологии и технологической линии, на которой будет происходить реализация ИС. Максимальное число итераций ограничено объемом дискового пространства, выделяемого под виртуальную память ЭВМ, и временными затратами на проведение расчетов.

В качестве начального времени отображения результатов задают время завершения переходных процессов в схеме АГ, для повышения точности расчетов конечное время определяют длительностью 5-10 периодов колебаний в установившемся режиме.

Измеряемым в ходе моделирования параметром является период повторения функции напряжения в контролируемом выходном узле схемы. Функция, обратная периоду, позволяет оценить статистические характеристики частоты повторения выходного сигнала. Результатами, полученными в ходе анализа Монте-Карло, являются функция распределения вероятностей (представлена гистограммой), математическое ожидание и среднеквадратическое отклонение измеряемого параметра, его минимальное и максимальное значения. Использование функции распределения вероятностей позволяет определить границы доверительного интервала с необходимой надежностью – $[f_{osc}^{\min}, f_{osc}^{\max}]$.

F. Оценка покрытия неисправностей на моделях

Для выполнения оценки покрываемости неисправностей необходимо обладать информацией о влиянии неисправностей на работу схемы. Данные сведения получают в ходе моделирования неисправностей аналоговой схемы в САПР с использованием схемотехнических или топологических моделей. В общем случае моделирование проводят для заданного набора неисправностей – **FS**, в число которых включают катастрофические и параметрические неисправности,

$$\mathbf{FS} = \mathbf{FSc} \cup \mathbf{FSp},$$

где **FSc** – подмножество катастрофических неисправностей, **FSp** – подмножество параметрических неисправностей.

Подмножество **FSc** является конечным, т.е.

$$\mathbf{FSc} = \{ftc_i\}, i = 1..N, N = 2n_c + n_n + n_p,$$

где N – количество рассматриваемых одиночных катастрофических неисправностей, n_c – количество компонентов аналоговой схемы, n_n – количество узлов аналоговой схемы, n_p – количество внутренних проводных путей аналоговой схемы.

Подмножество **FSc** включает неисправности типа обрыва цепи и короткого замыкания, возникающие на внутренних компонентах схемы, неисправности короткого замыкания внутренних узлов схемы и обрыва цепи внутренних проводных путей. Подмножество **FSp** – бесконечно. Поэтому на практике его ограничивают фиксированной выборкой неисправностей, полученных в результате отклонения параметров внутренних компонентов от их номинальных значений на величину, расположенную вне допустимого диапазона и не обеспечивающую эффект катастрофической неисправности.

Количество и тип рассматриваемых параметрических неисправностей выбирают для каждой схемы индивидуально, обеспечивая достаточную полноту оценки поведения схемы при отклонении параметров ее внутренних компонентов за границы допусков. Процесс выбора носит минимаксный характер – поиск минимального количества неисправностей для моделирования, обеспечивающих максимальную полноту данных о поведении схемы.

В предлагаемой методике моделирование неисправностей выполняется на схемотехническом уровне. Эффект короткого замыкания обеспечивает включение в описание исправной схемы резистора с малой величиной сопротивления (от 1 до 10 Ом) вместо внутреннего компонента, рассматриваемого неисправным, или между двумя внутренними узлами. Эффект обрыва цепи обеспечивают принудительным разъединением контактов отдельных компонентов или проводных путей и включением между ними параллельно соединенных резистора с большой величиной сопротивления (от 10 МОм до 100 МОм) и конденсатора с малой величиной емкости (от 0.1 фФ до 1 фФ).

Моделирование параметрических неисправностей выполняют путем замены в описании аналоговой схемы номинального значения параметра внутреннего компонента, рассматриваемого неисправным, на значение с заданной величиной отклонения от номинала в соответствии с выбранной неисправностью.

Полученное для каждой i -й неисправности описание схемы моделируют в САПР с использованием анализа во временной области, измеряя контролируемый параметр – частоту автоколебаний f_{osc_i} .

На основе данных, полученных в результате моделирования оригинальной схемы и схемы с неисправностями, формируют таблицу неисправностей (ФТ), каждая i -я строка которой включает два поля – наименование заданной неисправности из **FS** ($f_i \in \mathbf{FS}$) и признак p_i , определяемый следующим образом:

$$p_i = \begin{cases} 0, & \text{если } f_{osc_i} \in [f_{osc}^{\min}, f_{osc}^{\max}], \\ 1, & \text{если } f_{osc_i} \notin [f_{osc}^{\min}, f_{osc}^{\max}]. \end{cases}$$

Признак p_i принимает значение, равное 0, если поведение схемы с присутствием i -й неисправности совпадает с поведением исправной схемы, т.е. частота автоколебаний схемы в режиме тестирования принимает значение из допустимого диапазона $[f_{osc}^{\min}, f_{osc}^{\max}]$. Признак p_i принимает значение, равное 1, если поведение схемы с присутствием i -й неисправности не совпадает с поведением исправной схемы, т.е. частота автоколебаний схемы в режиме тестирования принимает значение вне допустимого диапазона $[f_{osc}^{\min}, f_{osc}^{\max}]$.

Значения таблицы неисправностей используют для вычисления покрываемости неисправностей (FC)

$$FC = \sum_{i=1}^N p_i / N; \quad N = |\mathbf{FS}|,$$

где $|\mathbf{FS}|$ – мощность множества рассматриваемых неисправностей **FS**.

Г. Измерение частоты самовозбуждения тестируемой схемы, анализ на попадание в допустимый диапазон и принятие решения о работоспособности

Для проверки работоспособности тестируемую схему переводят в режим тестирования. По заверше-

нии переходных процессов измеряют частоту выходного генерируемого сигнала. Полученное значение частоты сравнивают с границами допустимого диапазона частот. При попадании измеренной частоты в данный диапазон проверяемая схема признается исправной, в противном случае – неисправной.

III. СТРУКТУРНЫЕ РЕШЕНИЯ РЕАЛИЗАЦИИ СХЕМЫ РЕКОНФИГУРИРОВАНИЯ *OBIST*

Для выполнения условия (3) предложено использовать следующие структурные решения для реализации схемы реконfigurирования в АГ:

- 1) разрыв внутренних цепей электронными ключами;
- 2) формирование подключаемыми цепями необходимых значений коэффициента усиления АНЭ;
- 3) включение дополнительной обратной связи.

А. Правила обеспечения условия (3) за счет разрыва внутренних цепей

- 1) Построить передаточную функцию согласно (1).
- 2) Выразить ω_p и Q_p через параметры внутренних компонентов схемы.
- 3) Выбрать множество независимых параметров $\tilde{\mathbf{p}}$ для выражений ω_p и Q_p .
- 4) Используя $\tilde{\mathbf{p}}$ обеспечить выполнение условия $Q_p \rightarrow \infty$.
- 5) Включить структурное решение, формирующее требуемые значения параметров $\tilde{\mathbf{p}}$ в режиме тестирования, в оригинальную схему.
- 6) Определить сигналы управления режимом работы схемы – нормальный или режим тестирования.

Рассмотрим использование правил на примере схемы RC-фильтра второго порядка, обеспечивающего реализацию ФВЧ, полосового фильтра (ПФ) и ФНЧ относительно выходов 3, 5 и 7, соответственно (рис. 2).

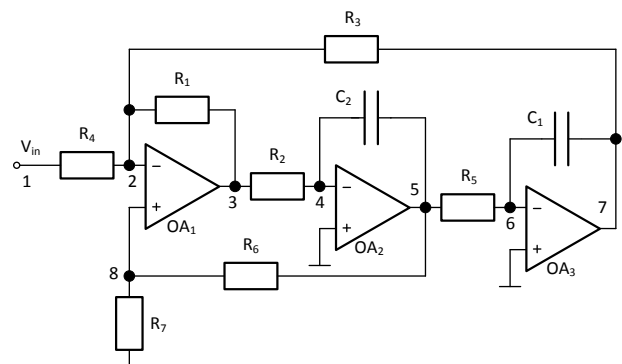


Рис. 2. Схема RC-фильтра второго порядка

По выходу 5 передаточная функция схемы имеет вид, соответствующий звену второго порядка ПФ:

$$V_5(s)/V_1(s) = H_0 \omega s / \omega_0^2 + \omega_0 s / Q + s^2.$$

Выражения для резонансной частоты ω_0 и добротности Q имеют следующий вид:

$$\omega_0 = \sqrt{R_1 / (R_3 R_2 R_5 C_1 C_2)}, \quad (8)$$

$$Q = (R_7 / (R_6 + R_7)) (1 + R_1 (R_3 + R_4) / (R_3 R_4))^{-1}. \quad (9)$$

Множество независимых параметров для (8) и (9) включает $\tilde{\mathbf{p}} = \{R_4, R_6, R_7\}$. Простейший способ обеспечить выполнение условия $Q_p \rightarrow \infty$ с помощью элементов из $\tilde{\mathbf{p}}$ – устремить параметр R_6 к бесконечности. Данное изменение параметра R_6 может быть выполнено через отключение резистора R_6 от узла 5 или 8, что эквивалентно обрыву цепи ($R_6 \approx \infty$). Использование в схеме электронного ключа на полевом транзисторе обеспечит реализацию управляемого отключения резистора R_6 под действием сигнала выбора режима работы фильтра S_{mode} , подаваемого на затвор.

В. Правила обеспечения условия (3) за счет формирования подключаемыми цепями необходимых значений коэффициента усиления АНЭ

- 1) Построить передаточную функцию согласно (1).
- 2) Выразить ω_p и Q_p через параметры внутренних компонентов схемы.
- 3) Если выражение для Q_p зависит от коэффициента усиления АНЭ, охваченного ОС, параметры $\tilde{\mathbf{p}}$ которой не влияют на ω_p , то вычислить значения соответствующих параметров, обеспечив условие $Q_p \rightarrow \infty$. Параметры $\tilde{\mathbf{p}}$ вычисляются путем составления и решения системы уравнений.
- 4) Включить в оригинальную схему структурное решение, формирующее требуемые значения параметров $\tilde{\mathbf{p}}$ в режиме тестирования.
- 5) Определить сигналы управления режимом работы схемы – нормальный или режим тестирования.

Рассмотрим использование правил на примере схемы фильтра Саллена-Ки, обеспечивающего реализацию ПФ (рис. 3), передаточная функция которого имеет следующий вид:

$$\frac{V_4(s)}{V_1(s)} = K \frac{s}{R_1 C_1} \left/ \left(s^2 + \left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1}{R_2 C_2} - \frac{K-1}{R_3 C_1} \right) s + \frac{R_1 + R_3}{R_1 R_2 R_3 C_1 C_2} \right) \right., \quad (10)$$

где K – коэффициент передачи операционного усилителя (ОУ), включенного по схеме с подачей сигнала на неинвертирующий вход (11)

$$K = 1 + R_B / R_A. \quad (11)$$

Запишем выражения для резонансной частоты ω_0 и добротности Q в соответствии с (1) и (10):

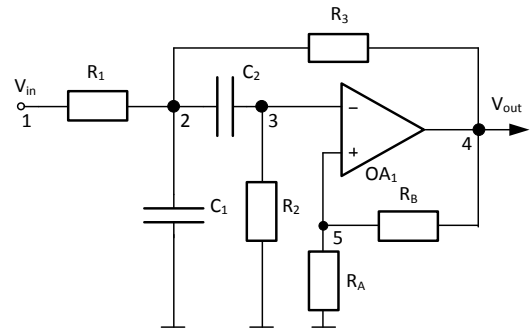


Рис. 3. Схема полосового фильтра Саллена-Ки

$$\omega_0 = \sqrt{(R_1 + R_3) / (R_1 R_2 R_3 C_1 C_2)},$$

$$Q = \frac{\sqrt{(R_1 + R_3) R_1 R_2 R_3 C_1 C_2}}{R_1 R_3 (C_1 + C_2) + R_2 C_2 (R_3 - R_1 (K - 1))}. \quad (12)$$

Выражение (12) зависит от коэффициента K . Поскольку величина K зависит от R_A и R_B , которые не влияют на значение резонансной частоты, то определим требования к величине сопротивлений отрицательной ОС (R_A и R_B) для выполнения условия $Q \rightarrow \infty$

$$Q \rightarrow \infty \Rightarrow \frac{1}{Q} = 0, R_1 R_3 (C_1 + C_2) + R_2 C_2 (R_3 - R_1 (K - 1)) = 0, \quad (13)$$

$$K = (R_1 R_3 (C_1 + C_2) + R_2 C_2 (R_2 + R_3)) / (R_1 R_2 C_2). \quad (14)$$

Подставляя (11) в (14) и учитывая работу схемы в режиме тестирования, когда требуемое значение одного из сопротивлений цепи отрицательной ОС формируется через параллельное соединение номинального и компенсирующего резисторов, формируем систему уравнений для расчета параметра тестирующей схемы:

$$\begin{cases} R_B / R'_A = (R_1 R_3 (C_1 + C_2) + R_2 C_2 (R_2 + R_3)) / (R_1 R_2 C_2) - 1; \\ R'_A = (R_A + R_A^{rec}) / (R_A R_A^{rec}), \end{cases}$$

где R_A и R_B – номинальные значения сопротивлений отрицательной обратной связи (ООС) фильтра, R'_A – эквивалентное сопротивление в режиме тестирования, R_A^{rec} – искомое значение компенсирующего сопротивления, обеспечивающего выполнение условия (13).

Использование в схеме электронного ключа на полевом транзисторе обеспечивает механизм формирования в режиме тестирования эквивалентного сопротивления R'_A в цепи ООС, необходимого для реконфигурации фильтра в АГ, за счет подключения параллельного компенсирующего сопротивления R_A^{rec} .

С. Правила обеспечения условия (3) за счет включения дополнительной обратной связи

- 1) Построить передаточную функцию оригинальной схемы.
- 2) Оценить устойчивость системы.

- 3) Ввести в схему цепь ОС, обеспечивающую неустойчивость системы.
- 4) Включить в оригинальную схему структурное решение, формирующее ОС в режиме тестирования.
- 5) Выразить частоту автоколебаний через параметры внутренних компонентов схемы и цепи ОС.
- 6) Определить сигналы управления режимом работы схемы – нормальный или режим тестирования.

Рассмотрим использование правил на примере схемы дифференциатора на ОУ (рис. 4а), передаточная функция которой имеет следующий вид:

$$V_{out}(s)/V_{in}(s) = V_3(s)/V_1(s) = -RCs.$$

Для нарушения условия устойчивости схемы преобразуем ее в АГ путем включения положительной обратной связи и закорачивания источника входного сигнала (рис. 4б).

Частота автоколебаний реконфигурированной схемы может быть вычислена через период повторения выходного сигнала, длительность которого определяют переходные процессы перезаряда конденсатора (15)

$$-V_s + \left(\frac{R_k}{R_{OC} + R_k} + 1 \right) V_s e^{-\frac{T}{2RC}} = -\frac{R_k}{R_{OC} + R_k} V_s,$$

$$T = 2RC \ln(1 + 2R_k/R_{OC}), \quad (15)$$

$$\omega = 2\pi/T = 2\pi(2RC \ln(1 + 2R_k/R_{OC}))^{-1}.$$

В соответствии с (15) частота автоколебаний зависит от параметров внутренних компонентов оригинальной схемы.

Электронные ключи на полевых транзисторах обеспечивают механизм реконфигурирования схемы дифференциатора в автоколебательный мультивибратор под действием сигнала S_{mode} . При подаче сигнала логического нуля ($S_{mode} = 0$) схема работает в нормальном режиме, при подаче логической единицы ($S_{mode} = 1$) происходит реконфигурирование оригинальной схемы.

IV. ЗАКЛЮЧЕНИЕ

Предложена методика, позволяющая автоматизировать процесс проектирования тестирующих *OBIST*-подсхем для аналоговых ИС. Рассмотренные структурные решения реконфигурирования оригинальной схемы и правила обеспечения условия самовозбуждения ИС в режиме тестирования применимы для широкого класса аналоговых схем.

Экспериментальные результаты, полученные для ряда схем активных фильтров, показывают эффективность предложенной методики, что выражается в со-

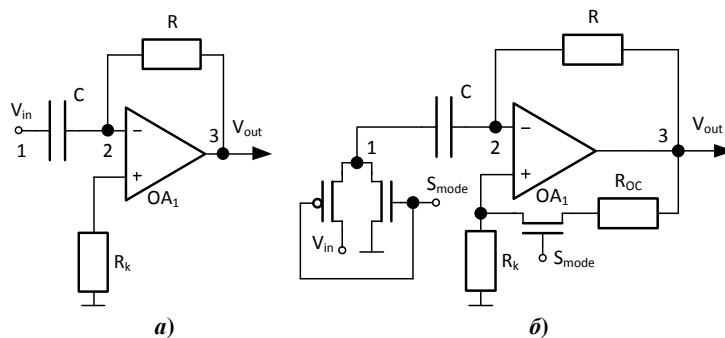


Рис. 4. Схема дифференциатора на операционном усилителе: исходная (а), с подсхемой реконфигурирования (б)

кращении времени проектирования тестирующей подсхемы и последующего тестирования [6]. Предложенная методика может быть реализована в САПР тестопригодного проектирования аналоговых ИС.

ПОДДЕРЖКА

Работа выполнена в рамках проекта государственного задания Министерства образования и науки РФ.

ЛИТЕРАТУРА

- [1] Мосин С.Г. Структурные решения тестопригодного проектирования заказных интегральных схем // Информационные технологии. 2008. № 11. С. 2–10.
- [2] Arabi K., Kaminska B. Oscillation built-in self-test (OBIST) scheme for functional and structural testing of analog and mixed-signal integrated circuits // Proc. IEEE ITC. 1997. P. 786–795.
- [3] Xia, T., Chen, Z.J., Jia, S. A Novel Jitter Measurement Method with Built-In Oscillation Test Structure for Phase Locked Loops // Proc. IEEE Conf. on Electron Devices and Solid-State Circuits (EDSSC). 2005. P. 149–152.
- [4] Das S.R., Zakizadeh J., Biswas S., Assaf M.H., Nayak A.R., Petriu E.M., Wen-Ben Jone, Sahinoglu M. Testing Analog and Mixed-Signal Circuits With Built-In Hardware – A New Approach // IEEE Trans. on Instrumentation and Measurement. 2007. V. 56. № 3. P. 840–855.
- [5] Callegari S., Pareschi F., Setti G., Soma M. Complex Oscillation-Based Test and Its Application to Analog Filters // IEEE Trans. on Circuits and Systems I: Regular Papers. 2010. V. 57. № 5. P. 956–969.
- [6] Mosin S. A built-in self-test circuitry based on reconfiguration for analog and mixed-signal IC // Information Technology and Control. 2011. V. 40. № 3. P. 260–264.
- [7] Arbet D., Stopjakova V., Majer L., Gyepes G., Nagy G. New OBIST Using On-Chip Compensation of Process Variations Toward Increasing Fault Detectability in Analog ICs // IEEE Tran. on Nanotechnology. 2013. V. 12. № 4. P. 486–497.
- [8] Chan K.S., Nordin N.F., Chan K.C., Lok T.Z., Yong C.W., Osseiran A. Oscillation Built-In-Self-Test for ADC linearity testing in deep submicron CMOS technology // Proc. 5th Asia Symposium on Quality Electronic Design (ASQED). 2013. P. 208–215.
- [9] Автоматизация схемотехнического проектирования: учеб. пособие для вузов / В.Н. Ильин, В.Т. Фролкин, А.И. Бутко и др.; Под ред. В.Н. Ильина. М.: Радио и связь, 1987. 368 с.