

# Моделирование схем на основе мемристоров

В.В. Ракитин

Институт проблем проектирования в микроэлектронике РАН,

vlarak@rambler.ru

**Аннотация** — Рассмотрены вопросы моделирования схем на основе мемристоров. Система MATLAB + SIMULINK использовалась для исследования поведения мемристоров при дельта-сигма модулированных сигналах. Показана возможность построения аналогово-цифровых систем с мемристорами, сочетающих возможность хранения аналоговой информации с двоичной передачей сигналов.

**Ключевые слова** — мемристор, модель мемристора, моделирование, дельта-сигма модуляция.

## I. ВВЕДЕНИЕ

Одним из многообещающих направлений развития микросистемной техники является использование аналоговой памяти, в том числе на основе мемристоров – резисторов с управляемым изменением сопротивления [1]-[3].

В простейшем случае мемристор представляет собой тонкую (нанометровой толщины) прослойку между двумя проводниками, рис. 1. Материалами прослойки (mm) могут служить различные диэлектрики и полупроводники, а также органические материалы. В качестве проводников (TE и BE) допустимо использовать металлы разводки интегральной схемы.

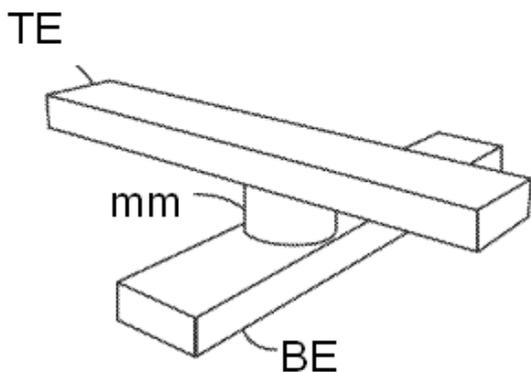


Рис. 1. Конструкция мемристора

На основе мемристоров могут быть созданы энергонезависимые запоминающие устройства, системы программируемой логики, нейронные сети, самонастраивающиеся аналогово-цифровые устройства управления.

В широком спектре научно-технических работ по мемристорам заметное место занимают вопросы их моделирования [4].

Целью данной работы является моделирование мемристора и схем на его основе в системе MATLAB+SIMULINK.

## II. МОДЕЛЬ МЕМРИСТОРА

Сопротивление (проводимость) мемристора определяется его внутренним состоянием – распределением концентрации ионов в прослойке. В простейшем случае состояние описывается одной переменной  $w$ , например, положением границы раздела между проводящей и непроводящей части прослойки. Если состояние мемристора изменяется при протекании тока  $i$ , то имеем мемристор, управляемый током, если под действием приложенного к нему напряжения  $v$ , то имеем мемристор, управляемый напряжением.

Мемристор, управляемый напряжением, описывается системой

$$i = G(w, v), \quad (1)$$

$$dw/dt = F(w, v). \quad (2)$$

Функция  $F(w, v)$  при безразмерной переменной  $w$  имеет размерность обратного времени и определяет скорость изменения состояния. Для простоты будем считать, что переменная состояния ограничена интервалом  $0 \leq w \leq 1$ .

По физическому смыслу формула (1) отражает мгновенную вольт-амперную характеристику (ВАХ) мемристора, а уравнение (2) – управляющую характеристику мемристора (УХ).

Простейшая линейно-дрейфовая модель мемристора имеет вид

$$i = (G_{ON}w + G_{OFF}(1 - w))v, \quad (3)$$

$$dw/dt = \alpha v. \quad (4)$$

Она содержит параметры  $G_{ON}$ ,  $G_{OFF}$ ,  $\alpha$ , имеющие смысл максимальной проводимости, минимальной

проводимости и скорости изменения состояния проводимости.

Поскольку система уравнений зависит от времени, то состояние мемристора даже при постоянных внешних условиях (ненулевом токе или напряжении) будет изменяться, пока не достигнет предельного значения  $G_{ON}$  или  $G_{OFF}$ .

Обычно при измерениях мемристоров на них подается периодическое напряжение (синусоидальное или треугольное). В этом случае стационарным решением системы уравнений в координатах  $v$  и  $i$  (на фазовой плоскости) будет замкнутая кривая, рис. 2, называемая петлей гистерезиса.

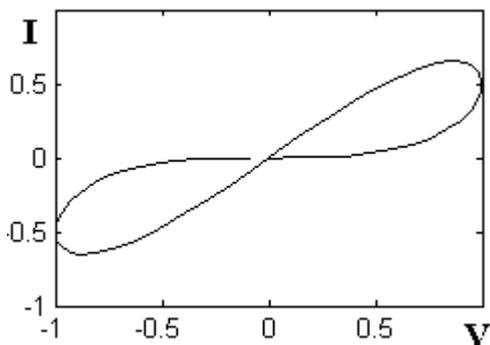


Рис. 2. Гистерезисная ВАХ идеального мемристора

Предложено большое количество моделей мемристоров. Они сводятся к конкретизации функций  $G(w, v)$  и  $F(w, v)$ , таким образом, чтобы соответствовать реальным (экспериментальным) данным. Как минимум, функция  $F(w, v)$  должна обращаться в нуль на краях диапазона  $w$  (окопная функция). Иногда ей придают пороговый характер, т.е.  $dw/dt=0$ , если  $w \leq 0$  или  $w \geq 1$  или  $|w| < w_{пор}$ .

### III. ПРИМЕРЫ МОДЕЛИРОВАНИЯ МЕМРИСТОРОВ

Система MATLAB+SIMULINK предоставляет широкие возможности для моделирования систем на мемристорах.

Простейшая модель мемристора, реализующего формулы (3) и (4), состоит из интегратора с ограниченным диапазоном изменения, отображающего величину  $w$  ( $0 \leq w \leq 1$ ) и умножителя, рис. 3. Скорость изменения состояния задается коэффициентом  $a$ . При  $a \approx 1$  диапазон частот переключения мемристора составляет единицы Герц. У реальных мемристоров этот диапазон лежит в интервале до сотен МГц, а величина  $a$  в соответствующее число раз больше.

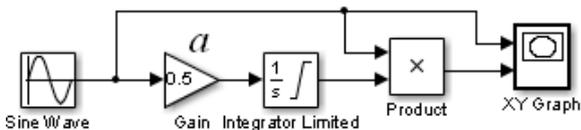


Рис. 3. Моделирование петли гистерезиса мемристора

При синусоидальном входном сигнале и линейном поведении интегратора выходной сигнал мемристора

содержит синусоиды исходной и удвоенной частот, что проявляется в виде гистерезисной кривой, рис. 4. С ростом частоты входного сигнала гистерезисная кривая сужается.

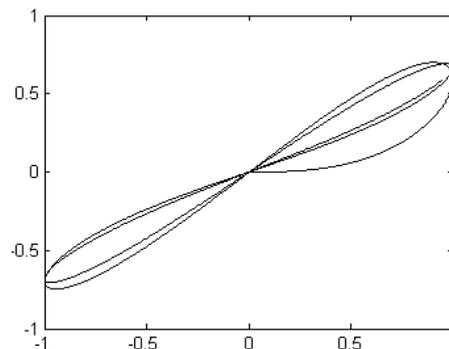


Рис. 4. Сужение петли гистерезиса при росте частоты

### IV. МОДЕЛИРОВАНИЕ МЕМРИСТОРА В СИСТЕМЕ С ДЕЛЬТА-СИГМА МОДУЛЯЦИЕЙ

Мемристор, будучи аналоговым элементом, легко встраивается в аналоговые системы. В цифровых системах в общем случае аналоговую информацию мемристора требуется преобразовывать в цифровую форму. Наиболее экономно этого можно достичь при использовании асинхронных дельта-сигма модуляторов первого порядка (D-S), рис. 5.

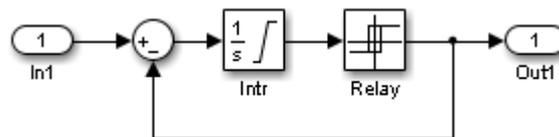


Рис. 5. Схема асинхронного дельта-сигма модулятора первого порядка

В D-S поступающий на вход In1 аналоговый сигнал преобразуется в двоичный поток на выходе Out1 так, что его средняя составляющая равна величине аналогового сигнала (широтно-импульсное кодирование).

При этом возникает вопрос о возможности управления состоянием мемристора двоичным (или бинарным) потоком сигналов. Проверка такой возможности продемонстрирована с помощью схемы, приведенной на рис. 6.

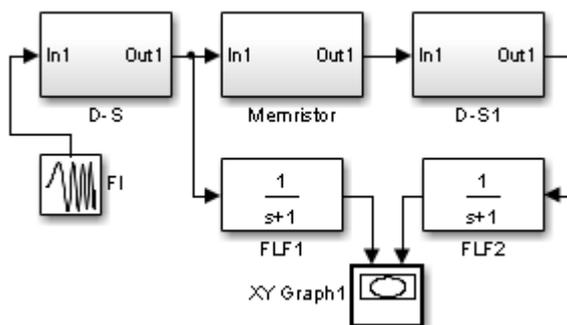


Рис. 6. Моделирование мемристора с двоичным управлением

Методика исследований заключается в наблюдении петли гистерезиса мемристора, вход и выход которого подсоединены к D-S и D-S1, соответственно. В качестве источника использован генератор F1 с изменяющейся частотой, а в качестве регистратора – двухкоординатный самописец (XY Graph), подсоединенный к входному и выходному потоку через фильтры нижних частот (FLF).

На рис. 6 представлена система с простейшей моделью мемристора. Используется бинарное кодирование D-S (-1, +1). Входной сигнал полного размаха изменяется по частоте от 0.01 до 0.1 Гц, частота среза фильтра составляет  $(1/2\pi)$  Гц. Частота импульсного потока, задаваемая величиной гистерезиса  $\delta$  реле (Relay на рис. 5), зависит от величины входного сигнала  $v$

$$F = \frac{1 - v^2}{2\delta}$$

и при  $\delta = 0.02$  и  $v = 0$  равна 25 Гц.

На вход мемристора поступает преобразованный аналоговый входной сигнал в виде последовательности бинарных импульсов, изменяющейся по частоте и длительности. В силу линейности управляющей характеристики простейшего мемристора его состояние определяется постоянной составляющей входной последовательности.

Сигнал с выходного дельта-сигма модулятора – бинарный поток, причем его средняя составляющая и средняя составляющая промодулированной последовательности импульсов с мемристора совпадают.

Сигналы с дельта-сигма модуляторов проходят через фильтры и поступают на графопостроитель гистерезисной ВАХ мемристора. Поскольку использованы простейшие фильтры первого порядка, то фильтрация не устраняет полностью гармоники бинарных сигналов, что отражается на гистерезисной ВАХ мемристора. Как видно из рис. 7, петля гистерезиса мемристора при бинарном управлении качественно соответствует обычной петле гистерезиса (рис. 4).

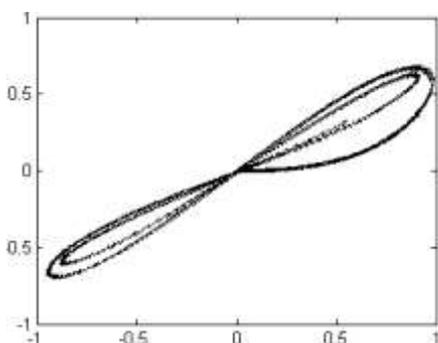


Рис. 7. Гистерезисная ВАХ при бинарном управлении

Таким образом, мемристор допускает двоичное (бинарное) управление, что позволяет синтезировать широкий круг устройств, обеспечивая хранение аналоговой информации при цифровой связи между элементами системы.

## V. МОДЕЛИРОВАНИЕ АВТОПОДСТРОЙКИ

Системы автоподстройки широко используются в цифровой и цифро-аналоговой технике. Использование мемристоров дает возможность расширить возможности таких систем, поскольку аналоговая память позволяет простыми средствами добиться запоминания сигнала и сохранения его значений даже при выключении питания. В альтернативном случае пришлось бы использовать цифровую энергонезависимую память.

Мы ограничимся простой задачей – подстройкой средней составляющей ведомого генератора с мемристором под среднюю составляющую входного сигнала (от ведущего генератора). В случае однозначного соответствия средней составляющей и частоты это автоматически становится автоподстройкой частоты. Для генераторов на основе S-D именно такая ситуация имеет место.

На рис. 8 представлена общая схема и результаты моделирования автоподстройки в схеме с мемристором и D-S.

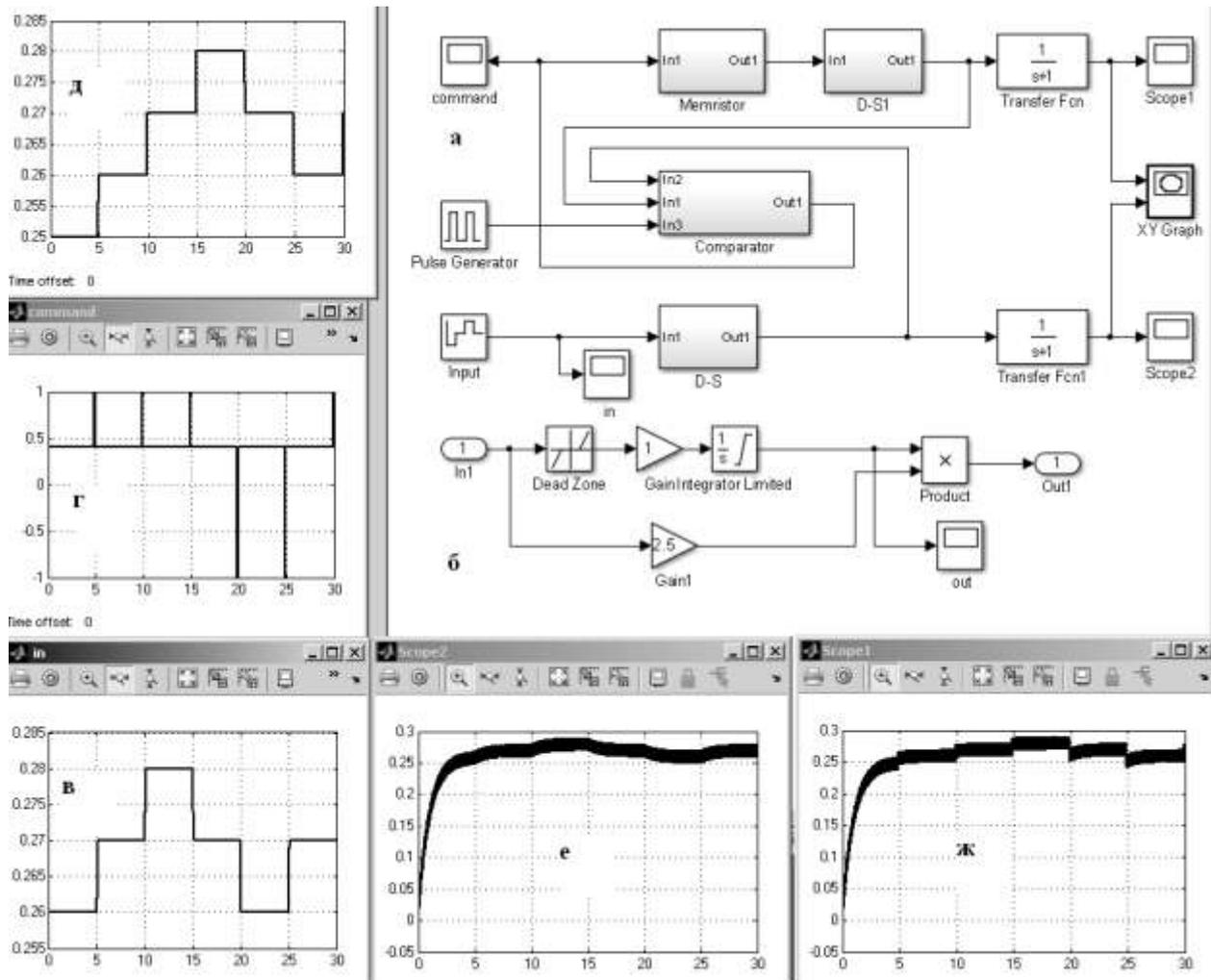
У линейно-дрейфового мемристора скорость изменения линейно зависит от управляющего напряжения (4). Поэтому и при положительном управлении (записи) и при отрицательном управлении (стирании) входной сигнал с ненулевой постоянной вызывает изменение состояния. В системах, где требуется считывание без разрушения информации, необходимо использовать мемристор с нелинейной пороговой управляющей характеристикой, рис. 8б. Здесь для упрощения пороги мемристора по записи и по стиранию приняты одинаковыми (0.5) и при входных сигналах меньших 0.5 состояние не изменяется.

В схеме автоподстройки входной сигнал (Input) в виде кусочно-постоянного напряжения поступает на входной D-S, рис. 8в. Он задает частоту (среднюю составляющую) ведущего бинарного потока. Ведомый бинарный поток формируется выходным D-S1, который подсоединен к мемристор. Потоки поступают на прямой In1 и инверсный In2 входы компаратора.

В режиме считывания компаратор, содержащий фильтр нижних частот, накапливает текущую разность потоков и задает на вход мемристора сигнал меньший порогового, рис. 8г.

В режиме управления (записи/стирания) накопленная разность потоков фиксируется и преобразуется в выходной сигнал компаратора, большей величины порога мемристора. Если постоянная частота ведомого потока меньше, чем у ведущего, на выходе компаратора положительный сигнал записи (+1), в противном случае на выходе отрицательный сигнал стирания (-1), рис. 8г. Переход от режима считывания к режиму управления определяется состоянием на управляющем входе компаратора In3.

При поступлении сигнала записи частота ведомого потока возрастает, а при стирании – уменьшается, т.е. происходит ее перестройка под действием рассогласования частот.



**Рис. 8. Моделирование автоподстройки на мемристорах: (а) общая схема; (б) модель мемристора; (в) входной сигнал; (г) управление мемристором; (д) состояние мемристора; (е) вход после фильтра; (ж) выход после фильтра**

Как видно из рис. 8в и рис. 8д, последовательность входных напряжений повторяется с задержкой в виде состояния мемристора, подстраивая среднюю составляющую выходного потока, рис. 8ж, к средней составляющей входного потока, рис. 8е, за счет периодического формирования компаратором импульсов управления мемристором, рис. 8г.

Очевидно, что рассматриваемая схема автоподстройки запоминает и сохраняет предыдущий входной сигнал в отсутствие сигнала записи/стирания. А при его появлении осуществляет перестройку потока по сигналу невязки.

Для выполнения аналогичных функций без применения мемристора потребовалось бы дополнительно вводить цифровую фильтрацию, а для защиты от отключения питания использовать энергонезависимую память.

## VI. ВЫВОДЫ

Исследована возможность использования мемристоров в схемах с дельта-сигма модуляцией и проведено моделирование характеристик мемристора в таких системах. Показано, что сочетание дельта-сигма модулятора с мемристором позволяет сохранить основные достоинства аналогового хранения информации и двоичного представления сигналов.

## ЛИТЕРАТУРА

- [1] Chua, L. Memristor—missing circuit element // IEEE Trans. Circuit Theory. 1971. V. 18. № 9. P. 507-519.
- [2] Strukov D., et al. The missing memristor found // Nature. 2008. V. 453. P. 80-83.
- [3] Mazumder P., et al. Memristors: Devices, Models and Applications // Proc. IEEE. 2012. V. 100. № 6. P. 1911-1916.
- [4] Eshraghian K., et al. Memristive Device Fundamentals and Modeling: Applications to Circuits and Systems Simulation // Proc. IEEE. 2012. V. 100. №. 6. P. 1991-2007.