

# Разработка функциональных блоков интегральной схемы приемника миллиметрового диапазона длин волн по технологии КМОП 90 нм

С.А. Тихонов, А.В. Мавричев, А.А. Артеменко, А.А. Мальцев

Нижегородский государственный университет им. Н.И. Лобачевского,  
[sergey.tikhonov@wcc.unn.ru](mailto:sergey.tikhonov@wcc.unn.ru)

**Аннотация** — В статье представлены результаты разработки основных функциональных блоков СВЧ приемника частотного диапазона 57-64 ГГц. Разработанные блоки выполнены по технологии КМОП 90 нм и включают маломощный усилитель (МШУ), смеситель прямого преобразования и умножитель частоты для использования в цепи гетеродина. Разработка и моделирование функциональных блоков проводилась в САПР Cadence IC с использованием технологической библиотеки элементов фабрики TSMC (Тайвань). Электромагнитное моделирование распределенных пассивных элементов, таких как линия передачи, планарная индуктивность и симметрирующий трансформатор, выполнялось с привлечением САПР CST Microwave Studio. В статье также представлены результаты экспериментальных исследований основных характеристик изготовленных микросхем, проведенных с помощью векторного анализатора цепей Rohde&Schwarz ZVA67 и зондовой станции Cascade Microtech EPS150MMW. Разработанные блоки могут быть использованы в радиочастотной части приемника миллиметрового диапазона длин волн.

**Ключевые слова** — КМОП, СВЧ, маломощный усилитель, смеситель, умножитель частоты, линия передачи, планарная индуктивность, симметрирующий трансформатор.

## I. ВВЕДЕНИЕ

В настоящее время все более широкое распространение получают системы радиосвязи со сверхбольшой пропускной способностью, работающие в миллиметровом диапазоне длин волн. Это обусловлено растущей потребностью в передаче больших объемов информации, а также высокой загрузкой традиционных дециметрового (1-3 ГГц) и сантиметрового (3-30 ГГц) диапазонов длин волн.

Одним из активно развивающихся в настоящее время приложений миллиметрового диапазона длин волн являются локальные и персональные системы радиосвязи, работающие в диапазоне 57-64 ГГц в соответствии со стандартом 802.11ad, принятым институтом IEEE в 2012 году [1]. Такие системы предназначены для работы внутри помещений (на

расстояниях до 10-30 м) и благодаря широкой рабочей полосе частот позволяют достигать скорости передачи данных до 7 Гбит/с. Другими распространенными в настоящее время приложениями миллиметрового диапазона являются автомобильные радары, применяемые для реализации автоматических систем предотвращения столкновений, системы миллиметрового зрения, используемые в аэропортах и вокзалах для досмотра пассажиров, а также радиорелейные линии передачи.

Наряду с традиционно используемыми технологиями для создания СВЧ приемопередающих устройств, такими как рНЕМТ на основе GaAs, в настоящее время все большее распространение получают КМОП технологии. Граничная частота генерации транзисторов, выполненных по такой технологии, достигает сотен гигагерц. Преимуществом использования КМОП технологии по сравнению с GaAs является возможность интеграции аналоговых и цифровых блоков (например, цифровых процессоров), традиционно изготавливаемых на КМОП логике. Кроме того, себестоимость изготовления микросхем на основе GaAs обычно выше, чем изготовление микросхем по технологии КМОП при массовом производстве. В то же время невысокая выходная мощность (~10 дБм) КМОП передатчиков может быть увеличена за счет комбинирования нескольких выходных усилителей мощности или скомпенсирована использованием узконаправленных антенн.

Поэтому актуальной задачей является разработка элементной базы, СВЧ блоков и приемопередатчиков миллиметрового диапазона, выполненных в виде монолитных интегральных схем, основанных на КМОП технологии. В данной работе описываются результаты проектирования и экспериментального исследования характеристик основных функциональных блоков СВЧ приемника прямого преобразования, работающего в диапазоне 57-64 ГГц, и выполненного по технологии КМОП 90 нм. Разработанные функциональные блоки включают маломощный усилитель (МШУ) и понижающий смеситель частоты, предназначенные для предварительного усиления принимаемого сигнала и сброса

сигнала с высокой несущей частоты. Кроме того, в рассматриваемом приемнике прямого преобразования частота гетеродина должна соответствовать частоте принимаемого сигнала – около 60 ГГц. Для облегчения подведения сигнала локального осциллятора эффективно использовать интегрированные в цепь гетеродина умножители с некоторой, более низкой частоты, до требуемой частоты миллиметрового диапазона. Поэтому в рамках данной работы также был спроектирован умножитель частоты с 30 ГГц до 60 ГГц для использования в цепи гетеродина приемника.

## II. РАСПРЕДЕЛЕННЫЕ ЭЛЕМЕНТЫ ТОПОЛОГИИ

### A. Линия передачи

Согласующие цепи и индуктивности, используемые в микросхемах миллиметрового диапазона, зачастую реализуются с помощью различных линий передачи. Структура конкретного типа линии передачи определяется параметрами уровней металла и диэлектрика, расстоянием между слоями металлизации, а также толщиной металлизированных слоев микросхемы.

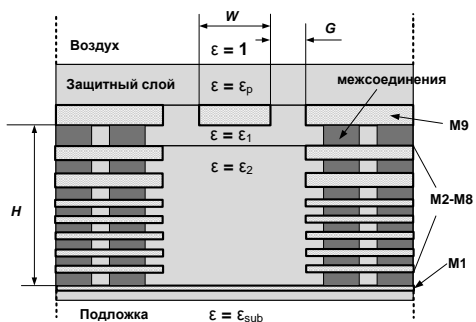


Рис. 1. Структура линии передачи

Таблица 1

Характеристики разработанной линии передачи

Параметры линии	Значение
Постоянная затухания ( $\alpha$ ), дБ/мм	0,9
Фазовая постоянная ( $\beta$ ), рад/мм	2,49
Длина отрезка линии $\lambda/4$ , мкм	630
Ширина центрального проводника (W), мкм	8
Расстояние до боковой металлизации (G), мкм	10
Характеристический импеданс, Ом	50

Структура разработанной заземленной копланарной линии передачи, используемой в рассматриваемых в статье блоках СВЧ приемника, представлена на рис. 1. Справа и слева от центрального проводника располагается боковая металлизация, а снизу – экранирующий слой, выполненный на первом уровне металлизации. Благодаря этому линия защищена от помеховых сигналов, распространяющихся по подложке микросхемы, а также от влияния соседних линий передачи и элементов схемы.

Параметры и измеренные характеристики тестового отрезка линии передачи, выполненного на микросхеме, представлены в таблице 1. Было получено достаточно хорошее соответствие с результатами расчета. В то же время, полученное в измерениях значение постоянной затухания (0,9 дБ/мм) оказалось выше, чем при моделировании (0,6 дБ/мм). Это потребовало уточнения в модели значений тангенса угла потерь слоев диэлектрика в структуре микросхемы. Полученные после пересчета результаты моделирования линии передачи были в дальнейшем использованы и для уточнения результатов моделирования всех остальных разработанных функциональных блоков.

### B. Планарная индуктивность

Использование планарной индуктивности (рис. 2а) в цепях согласования вместо линий передачи позволяет часто существенно уменьшить площадь микросхемы. Однако точность моделирования планарной индуктивности в миллиметровом диапазоне существенно ниже, чем линии передачи, поэтому в данной работе планарная индуктивность была реализована в виде отдельного элемента для верификации модели с целью ее дальнейшего использования. Индуктивность представляет собой проводник шириной 4 мкм, закрученный в спираль и находящийся на 9-ом (верхнем) уровне металлизации микросхемы [2].

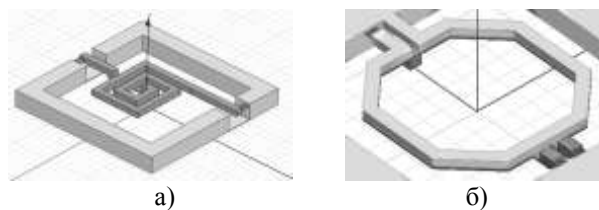


Рис. 2. а) планарная индуктивность б) симметрирующий трансформатор

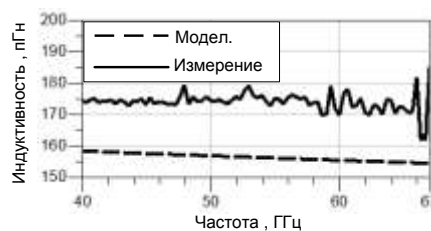


Рис. 3. Зависимость индуктивности от частоты

По результатам электромагнитного моделирования значение индуктивности на частоте 60 ГГц составляет 155 пГн, при этом добротность равна 16,9, а паразитная емкость 6 фФ (рис. 3). Значение индуктивности по результатам измерений составило 177 пГн, добротность 8, а паразитная емкость 9 фФ.

### C. Симметрирующий трансформатор

Симметрирующий трансформатор (рис. 2б) используется далее в блоке смесителя для преобразования несимметричного сигнала гетеродина в дифферен-

циальный вид. Спроектированный трансформатор основан на индуктивном характере взаимодействия и представляет собой одно кольцо первичной обмотки, находящееся на 9-ом слое металлизации, и одно кольцо вторичной обмотки на 8-ом слое. Диаметр колец составляет 80 мкм, а ширина проводников 6 мкм. Результаты моделирования хорошо соответствуют результатам измерений (рис. 4). Потери преобразования на частоте 60 ГГц составляют около 1 дБ, если принять во внимание деление мощности между двумя выходами.

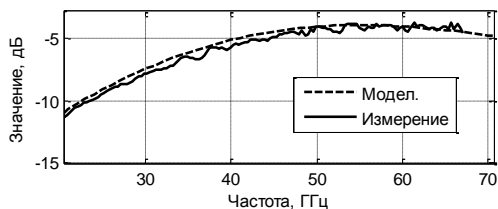


Рис. 4. Коэффициент прохождения симметрирующего трансформатора на один из дифференциальных выходов

Результаты экспериментального исследования характеристик рассмотренных пассивных элементов использовались для верификации их моделей и для уточнения моделей разработанных активных блоков, в состав которых входят данные пассивные элементы.

### III. МАЛОШУМЯЩИЙ УСИЛИТЕЛЬ

Основным назначением блока МШУ является усиление слабого сигнала, поступающего на вход приемника, при минимизации вносимых блоком искажений. Кроме того, так как МШУ является первым элементом радиотракта приемника, то необходимо, чтобы усилитель обеспечивал широкий динамический диапазон. Поэтому основными характеристиками блока являются коэффициент усиления, коэффициент шума и точка компрессии на 1 дБ.

Для реализации блока МШУ была выбрана двухкаскадная архитектура. Первый каскад усилителя представляет собой транзистор M1 (рис. 5), включенный по схеме с общим истоком. Назначением первого каскада является минимизация коэффициента шума устройства, а также согласование по входному импедансу. Второй каскад необходим для получения максимального коэффициента усиления и выполнен в виде каскада (транзисторы M2 и M3). Такая архитектура МШУ обладает меньшим коэффициентом шума по сравнению архитектурой, состоящей из двух последовательных каскадов [3], [4].

Режим работы и размеры транзистора M1 выбирались таким образом, чтобы плотность тока исток-сток была равной 0,15-0,2 мА/мкм, так как при этом достигается оптимум между минимальным коэффициентом шума и максимальной граничной частотой работы КМОП транзистора [2]. Цепь входного согласования, выполненная в виде линии передачи с коротко-замкнутым шунтирующим шлейфом, обеспечивает преобразование импеданса

источника (50 Ом) к комплексному входному импедансу транзистора M1. Индуктивность L1 на истоке транзистора M1 создает отрицательную обратную связь по току, что повышает стабильность, а также улучшает линейность усилителя. Однако при этом уменьшается коэффициент усиления первого каскада. Индуктивность L1 выполнена в виде линии передачи, длина которой определяет глубину обратной связи. По результатам моделирования длина этой линии была выбрана равной 80 мкм. Нагрузка первого каскада усилителя выполнена в виде линии передачи с шунтирующим шлейфом и является частью цепи промежуточного согласования. Другая часть используется для преобразования выходного импеданса первого каскада к входному импедансу второго [5].

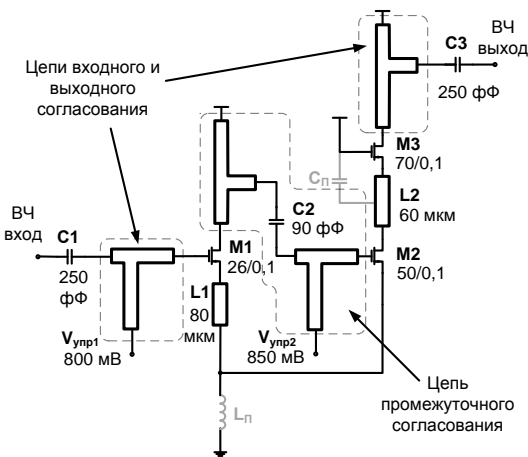


Рис. 5. Схема блока

Параметры транзисторов второго каскада определялись из условия максимизации коэффициента усиления. Паразитные емкости на стоке транзистора M2 и на истоке M3 уменьшают ширину полосы пропускания усилителя. Для устранения негативного влияния этих паразитных емкостей между транзисторами добавлена индуктивность L2, выполненная в виде линии передачи длиной 60 мкм. Нагрузка второго каскада объединена с цепью выходного согласования и также выполнена в виде линии с короткозамкнутым шунтирующим шлейфом.

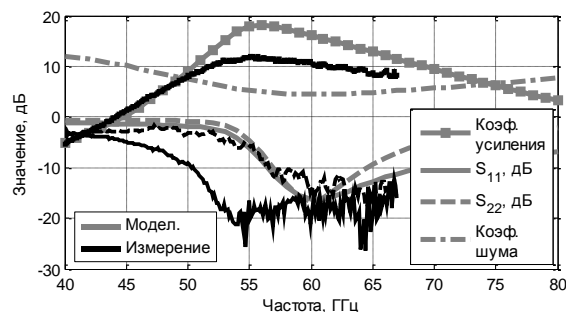


Рис. 6. Результаты моделирования и экспериментального измерения характеристик МШУ

По результатам исходного моделирования (см. рис. 6) коэффициент усиления на частоте 60 ГГц составил 16 дБ, коэффициент шума 4,5 дБ, ширина

полосы согласования по входу (по уровню -10 дБ) 56,7-69,5 ГГц, а полосы согласования по выходу 56,9-64,7 ГГц (рис. 6). Точка компрессии на 1 дБ составила -13 дБм, величина интермодуляции 3-го порядка по входу -1,6 дБм. После верификации модели используемой линии передачи было проведено и уточняющее дополнительное моделирование схемы МШУ. По его результатам коэффициент усиления составил 14,5 дБ, а коэффициент шума 4,9 дБ.

В результате измерений получены следующие значения характеристик МШУ: коэффициент усиления составил 10,5 дБ, ширина полосы согласования по входу (по уровню -10 дБ) 56,6-67,0 ГГц, а полосы согласования по выходу 50-67 ГГц, точка компрессии на 1 дБ - -3 дБм. При напряжении питания 1,5 В потребляемая мощность усилителя составляет 25,5 мВт. Общая площадь, занимаемая блоком на КМОП микросхеме, равна 0,314 мм<sup>2</sup> (без учета контактных площадок).

Предположительно деградация коэффициента усиления связана с влиянием паразитных элементов в топологии усилителя. Это подтверждается результатами уточненного моделирования с учетом выявленных паразитных элементов  $L_{\text{П}}$  и  $C_{\text{П}}$ , значения которых составляют 10 пГн и 120 фФ, соответственно. Результаты такого моделирования хорошо соответствуют результатам измерений.

#### IV. УМНОЖИТЕЛЬ ЧАСТОТЫ

Блок умножителя частоты с 30 ГГц до 60 ГГц выполнен на основе транзистора, работающего в нелинейном режиме. Вход и выход транзистора согласованы на разные частоты (рис. 7).

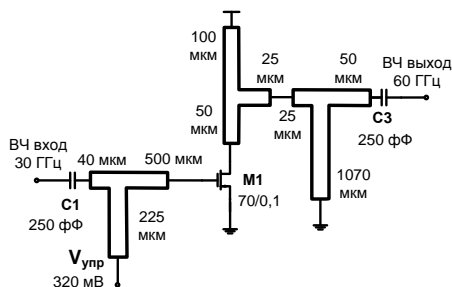


Рис. 7. Схема умножителя частоты

Цепь входного согласования, выполненная в виде линии передачи с короткозамкнутым шунтирующим шлейфом, обеспечивает согласование по максимуму передаваемой мощности в области 30 ГГц. Цепь выходного согласования подобрана таким образом, что согласование достигается в области 60 ГГц, а в области 30 ГГц обеспечивается подавление сигнала [8].

При выборе ширины затвора транзистора М1 учитывалось, что с ее увеличением граничная частота работы транзистора уменьшается из-за большой паразитной емкости. В тоже время транзистор небольшого размера не обеспечивает достаточной мощности второй гармоники. В результате модели-

рования была определена оптимальная ширина затвора равная 70 мкм. Напряжение смещения выбрано равным 320 мВ для того, чтобы транзистор находился в нелинейном режиме.

На рис. 8 показаны результаты моделирования и измерения характеристик блока умножителя в зависимости от мощности входного сигнала. Потери преобразования составляют 6 дБ по результатам моделирования и 7,2 дБ по результатам измерения. Уровень подавления основной гармоники (30 ГГц) по результатам моделирования составил 9,3 дБ, а по результатам измерений 11,5 дБ, при мощности входного сигнала 0 дБм.

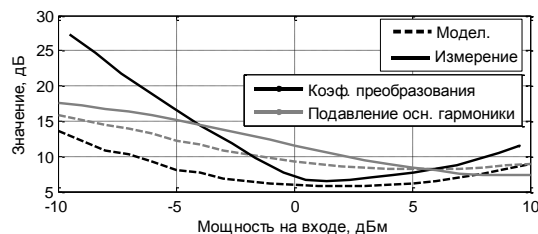


Рис. 8. Потери преобразования и подавление основной частоты

Входной и выходной коэффициенты отражения умножителя показаны на рис. 9. По результатам моделирования коэффициент отражения по входу на частоте 30 ГГц составляет -15 дБ, а коэффициент отражения по выходу -19 дБ на частоте 60 ГГц.

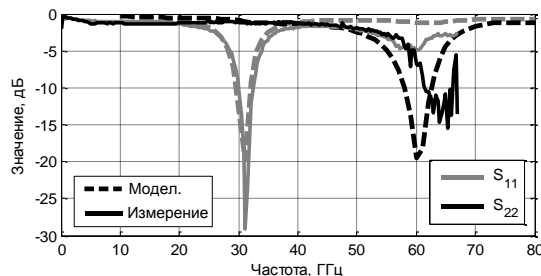


Рис. 9. Входное и выходное согласование

По результатам измерения было зафиксировано смещение полосы согласования по выходу на 5 ГГц по отношению к результатам моделирования, что связано с неточностью моделей линии передачи с короткозамкнутым шунтирующим шлейфом, используемым для согласования. Это было подтверждено моделированием с учетом уточненных параметров структуры линии передачи. Потребляемая блоком умножителя мощность равна 13 мВт при напряжении питания 1,2 В. Площадь, занимаемая блоком на микросхеме, составляет 0,32 мм<sup>2</sup> (без учета контактных площадок).

#### V. СМЕСИТЕЛЬ

Блок смесителя используется для переноса спектра полезного сигнала с частоты несущей миллиметрового диапазона на более низкую частоту. В данной работе для реализации была выбрана балансная архитектура блока смесителя, так как по сравнению с двойной

балансной архитектурой требуется меньшая мощность сигнала гетеродина и обеспечивается меньшая потребляемая мощность. Недостатком выбранной архитектуры является высокий уровень проникновения сигнала гетеродина на ПЧ выход. Однако из-за большой разницы в частотах сигнал гетеродина может быть отфильтрован в следующих за смесителем блоках.

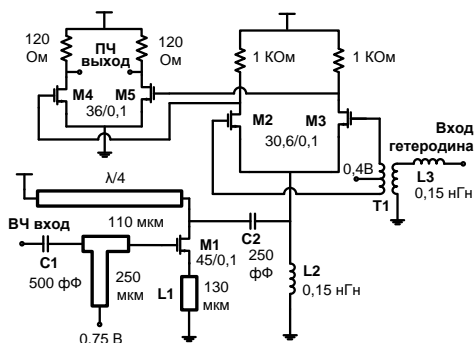


Рис. 10. Схема блока смесителя

На рис. 10 показана схема разработанного блока. Смеситель состоит из усилительного каскада (M1), переключающей пары (M2 и M3), и выходного буфера промежуточной частоты (M4 и M5). Для обеспечения согласования входа смесителя к импедансу 50 Ом используется линия передачи с шунтирующим шлейфом. Индуктивность L1 на стоке транзистора выполнена в виде линии передачи и позволяет повысить линейность усилительного каскада [2]. В качестве нагрузки используется линия передачи длиной  $\lambda/4$ , это обеспечивает высокий выходной импеданс смесителя около частоты 60 ГГц. Ширина затвора транзистора M1 и напряжение смещения выбирались таким образом, чтобы максимизировать коэффициент усиления первого каскада смесителя.

Использование высокоомных резисторов в нагрузке переключающей пары позволяет ограничить ток, протекающий в транзисторах M2 и M3, что служит для повышения скорости переключения транзисторов. При этом уменьшается синфазная составляющая в выходном дифференциальном сигнале переключающей пары. Конденсатор C2 между усилительным каскадом и переключающей парой необходим для того, чтобы разделить стадии по постоянному току, так как оптимальный ток транзистора M1 равен 8,5 мА, а ток, протекающий в каждом плече переключающей пары, составляет 0,5 мА [6]. Индуктивность L2 позволяет не использовать источник тока в переключающей паре, благодаря чему увеличивается амплитуда выходного сигнала [7].

Для создания дифференциального сигнала в цепи гетеродина используется симметрирующий трансформатор T1, результаты разработки которого представлены выше в разделе 2. Также для дополнительного согласования по входу гетеродина используется спроектированная планарная индуктивность (L3).

Выходной буфер ПЧ представляет собой дифференциальный усилитель (M4 и M5). Нагрузкой

служат резисторы с сопротивлением 120 Ом. С помощью такого буфера обеспечивается усиление выходного сигнала и широкополосное согласование схемы смесителя по выходу.

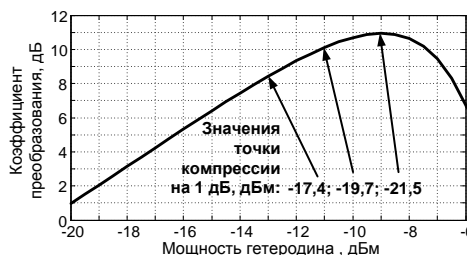


Рис. 11. Коэффициент усиления смесителя в зависимости от мощности гетеродина

На рис. 11 показана зависимость коэффициента усиления смесителя от мощности гетеродина при частоте входного сигнала 59,9 ГГц и частоте сигнала гетеродина 60 ГГц. Как видно по графику максимальное усиление в 11 дБ достигается при мощности сигнала гетеродина -9 дБм. Также на рис. 11 показаны значения точки однодецибелльной компрессии по входу (-17,4 дБм, -19,7 дБм и -21,5 дБм) при мощностях гетеродина, равных, соответственно, 13 дБм, -11 дБм, -9 дБм. Видно, что линейность усилителя ухудшается с ростом мощности гетеродина. Таким образом, уменьшая мощность гетеродина, можно повысить линейность блока, однако при этом уменьшается коэффициент преобразования.

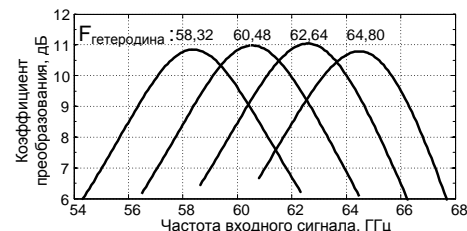


Рис. 12. Коэффициент преобразования для разных частот гетеродина

Графики зависимости коэффициента преобразования смесителя от частоты входного сигнала при мощности сигнала гетеродина -9 дБм показаны на рис. 12. Ширина полосы каждого канала по уровню -3 дБ составляет порядка 4,2 ГГц. Коэффициент шума смесителя составляет 13-15 дБ в диапазоне 10 МГц – 2 ГГц. Согласование по входу смесителя по уровню -10 дБ достигается в полосе 50 – 66 ГГц. Около частоты 60 ГГц уровень проникновения сигнала гетеродина на выход ПЧ составляет -13 дБ, а проникновение сигнала гетеродина на вход смесителя -28 дБ. Потребляемая мощность смесителя составляет 29 мВт при напряжении питания 1,2 В. Общая площадь, занимаемая блоком на микросхеме, равна 0,42 мм<sup>2</sup> (без учета контактных площадок). К сожалению, проведение измерений характеристик смесителя не представляется возможным в связи с обнаруженным на изготовленной микросхеме замыканием цепей смещения на землю.

Характеристики разработанных и известных аналогичных блоков

МШУ	[2]	[4]	[5]	Данная работа
Кэф. усиления, дБ	14,6	9,4	18	10,5
Кэф. шума, дБ	< 5,5	7	4,7	4,5 *
Потребляемая мощность, мВт	24	11	23,6	25,5
Смеситель	[7]	[8]	[9]	Данная работа*
Кэф. усиления, дБ	12	9,8	9,1	11
Кэф. шума, дБ	11,7	-	12*	13
Мощность гетеродина, дБм	13	5	- 5	- 9
Потребляемая мощность, мВт	8,8	14	16,8	29
Умножитель частоты	[8]	[10]		Данная работа
Потери преобразования, дБ	7,1	11		7,2
Кэф. подавления осн. гарм., дБ	10,8	>10		11,5
Потребляемая мощность, мВт	13,7	4,5		13

\* результаты моделирования

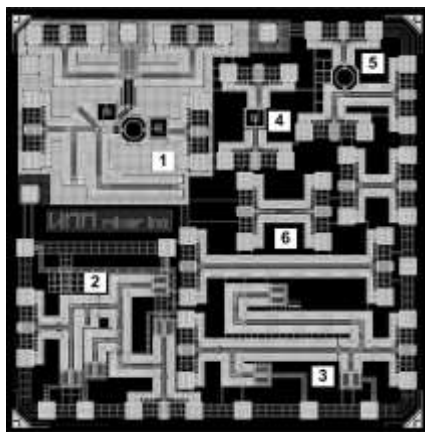


Рис. 13. Топология разработанной микросхемы: 1 - смеситель, 2 - МШУ, 3 - умножитель частоты, 4 - планарная индуктивность, 5 - симметрирующий трансформатор, 6 - калибровочный набор

## VI. ТОПОЛОГИЯ МИКРОСХЕМЫ

Разработка топологии всех рассмотренных блоков проводилась в среде Cadence VirtuosoXL с использованием технологической библиотеки элементов фабрики TSMC. Топология разработанной микросхемы, содержащая рассмотренные выше функциональные блоки СВЧ приемника, а также и модели распределенных элементов для независимой верификации и калибровочный набор, представлена на рис. 13. Размер изготовленной микросхемы составляет 2x2 мм<sup>2</sup>.

## VII. ЗАКЛЮЧЕНИЕ

В результате данной работы были спроектированы топологии основных функциональных блоков СВЧ приемника диапазона 57-64 ГГц: МШУ, смесителя и умножителя частоты. Проведено схемотехническое и электромагнитное моделирование, а также экспериментальное исследование характеристик разработанных блоков. Различия результатов измерения и моделирования может быть объяснено наличием паразитных элементов в топологиях блоков, а также

неточностью электромагнитных моделей распределенных элементов согласования. Основные характеристики разработанных блоков и характеристики известных аналогичных блоков представлены в табл. 2. В дальнейшем планируется использовать разработанные блоки при создании радиочастотной части приемника миллиметрового диапазона длин волн.

## ЛИТЕРАТУРА

- [1] IEEE Std 802.11ad™-201200. Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications – Amendment 3: Enhancements for Very High Throughput in the 60 GHz Band. 28 December 2012.
- [2] Yao, T., Gordon M.Q., Tang K. K W., Yau K. H K., Ming-Ta Yang, Schvan P., Voinigescu S.P., Algorithmic Design of CMOS LNAs and PAs for 60-GHz Radio // IEEE JSSC. 2007. V.42. № 5. P. 1044-1057.
- [3] Тихонов С.А., Мавричев А.В., Артеменко А.А., Мальцев А.А., Каскодный малощумящий усилитель диапазона 60 ГГц, выполненный по технологии КМОП 90 нм // Электроника и микроэлектроника СВЧ. Тр. конференции. 2013. 5 с.
- [4] Malignaggi A., Hamidian A., Ran Shu, Kamal A.M., Boeck G., Analytical study and performance comparison of mm-wave CMOS LNAs // EuMIC. 2013. P. 260- 263.
- [5] Wang C., Hao Y., Haiying Z., Kang K., Tang Zongxi A 60GHz LNA with 4.7dB NF and 18dB gain using interstage impedance matching technique in 90nm CMOS // IEEE ICMTCE. 2011. P. 270-273.
- [6] Razavi B., Design of Millimeter-Wave CMOS Radios: A Tutorial // IEEE TCAS-I. 2009. V. 56. № 1. P. 4-16.
- [7] Byeon, C. W.; Lee, J. J.; Song, I. S.; Park, C. S., A 60 GHz Current-Reuse LO-Boosting Mixer in 90 nm CMOS // IEEE MWCL. 2012. V. 22. № 3. P. 135-137.
- [8] Kantanen M., Holmberg J., Karttaavi T., Volotinen J., 60 GHz Frequency Conversion 90 nm CMOS Circuits // EuMIC. 2008. P. 60-63.
- [9] Kraemer M., Ercoli M., Dragomirescu D., Plana R. A wideband single-balanced down-mixer for the 60 GHz band in 65 nm CMOS // Asia-Pacific Microwave Conference Proceedings. 2010. P. 1849-1852.
- [10] JChen J., Yan P., Hong W. A 50–70GHz frequency doubler in 90nm CMOS // IEEE IMWS. 2012. P. 1-3.