

Радиационно-стойкие КМОП СБИС ОЗУ по технологии объемного кремния

Ю.М. Герасимов², Н.Г. Григорьев², В.В. Гусев¹, А.В. Кобыляцкий², Я.Я. Петричкович¹

¹ОАО НПЦ «ЭЛВИС»

²Национальный исследовательский ядерный университет «МИФИ», ymger29@mail.ru

Аннотация — Проанализированы архитектурные, схемотехнические и конструктивно-топологические методы радиационно-стойкого проектирования (РСП, в зарубежной технологии RHBD - Radiation Hardening by Design) КМОП СБИС ОЗУ и сложно-функциональных (СФ) блоков на основе стандартных правил и технологии изготовления объемного кремния уровня 250...90нм. Показано, что по основным параметрам стойкости, предъявляемым к аппаратуре для аэрокосмических применений и авионики, такие ОЗУ не уступают своим аналогам, изготавливаемым по технологии КНИ. При этом они технологичнее, существенно дешевле и обладают сравнимым быстродействием. Приводятся конкретные результаты проектирования и исследования КМОП СБИС ОЗУ емкостью 4Мбит и 16Мбит, а также СФ-блоков в составе СБИС по технологии объемного кремния 250нм...90нм.

Ключевые слова — КМОП СБИС ОЗУ, СФ-блоки ОЗУ, RHBD.

I. ВВЕДЕНИЕ

Значительный прогресс в КМОП технологии объемного кремния за рубежом и освоение в России производства КМОП СБИС типа «система на кристалле» (СнК) с проектными нормами уровня 250...90нм позволяет создавать методами РСП [1-3] СБИС различных групп стойкости для использования в аэрокосмической, авиационной и другой аппаратуре. Наблюдается тенденция расширения работ по созданию РС СБИС СнК и использования при их проектировании методов РСП.

Основными особенностями нанометровых КМОП СБИС ($t_d < (6 \dots 7) \text{ нм}$, $L_k < 350 \text{ нм}$) объемного кремния при облучении являются:

- 1) Отсутствие накопления заряда в подзатворном окисле приборных транзисторов и связанных с этим изменений параметров СБИС.
- 2) Существенное влияние роста суммарного тока утечки паразитных транзисторов на общее потребление СБИС.
- 3) Усиление влияния тяжелых частиц (ТЧ) на работоспособность СБИС:
 - сбоек в элементах памяти и триггерах (SEU);

- кратковременных импульсов в элементах логической цепи (SET).

В нанометровых КМОП СБИС остается проблема «защелкивания» паразитных р-п-п-структур. Однако, в настоящее время можно считать решенными создание методами РСП КМОП СБИС объемного кремния, нечувствительных к эффекту «защелкивания» (Immune Latchup - IL) как при воздействии импульсного облучения высокой мощности, так и тяжелых частиц, и с дозовой стойкостью не менее 300 крад (в зависимости от мощности дозы).

В связи с этим на передний план в обеспечении необходимой группы стойкости выдвигается проблема обеспечения сбоеустойчивости таких СБИС при воздействии импульсного облучения высокой мощности и тяжелых частиц (SEU, SET) [4]. При этом необходимо достижение компромисса по параметрам стойкости, техническим характеристикам и основным электрическим параметрам.

КМОП СБИС ОЗУ и СБИС СнК, содержащие в своем составе СФ-блоки ОЗУ, являются одними из основных компонентов цифровых устройств.

КМОП СБИС и СФ-блоки ОЗУ – это сложные функционально-законченные приборы, которые при заданном уровне технологии имеют максимальную степень интеграции и поэтому являются теми изделиями, на которых отрабатываются предельные возможности технологического процесса изготовления, в частности, и по радиационной стойкости. Они также являются индикатором технического и технологического прогресса современной микро- и нанoeлектроники. СФ-блоки ОЗУ являются также одним из основных и обязательных блоков современных СБИС типа «система на кристалле». Объем памяти в современных нанометровых СБИС СнК постоянно растет и в настоящее время превышает 50% площади ее активной части (ядра).

При заданной технологии параметры СБИС ОЗУ, в частности, параметры их радиационной стойкости в значительной мере зависят от используемых в них схемотехнических и конструктивно-топологических решений элементов памяти (ЭП).

В данной работе проведен анализ архитектурных, схемотехнических и конструктивно-топологических решений, используемых в настоящее время при разработке КМОП СБИС ОЗУ и СФ-блоков на основе зарубежных и российских стандартных технологий объемного кремния уровня 250...90нм в режиме Fabless, для комплексного решения проблемы обеспечения их высокой радиационной стойкости (РС) без существенного ухудшения экономических характеристик и электрических параметров.

II. ЭЛЕМЕНТЫ ПАМЯТИ ДЛЯ РС ОЗУ

Уменьшение проектных норм до уровня 250...90нм и менее резко усиливает влияние ТЧ на сбои, в первую очередь, в элементах памяти (ЭП) [4]. Расчеты показывают, что при переходе от проектных норм 500нм на нормы 250нм пороговое значение линейных потерь энергии (ЛПЭ) - LET_0 уменьшается приблизительно в 2 раза, на нормы 180нм - в 3 раза, а на нормы 130нм - в 4 раза. Поэтому необходимы эффективные методы повышения сбоеустойчивости ЭП и ОЗУ в целом.

В [5,6] исследованы различные варианты схемотехнической реализации и конструктивно-топологического исполнения КМОП-элементов памяти для радиационно-стойких наноразмерных ОЗУ. Разработана система параметров для сравнения и выбора элементов памяти для РС СБИС. Определены перспективные для радиационно-стойких применений ЭП.

В зависимости от технологии изготовления и используемых в ОЗУ конструктивно-топологических решений известные ЭП можно разделить на три типа:

- S (Soft) – стандартный радиационно-нестойкий ЭП, чувствительный к эффекту «защелкивания» (без использования РСП) – 0 группа стойкости;
- RT (Tolerant) – радиационно-стойкий ЭП, нечувствительный к эффекту «защелкивания» (с использованием РСП) – 1, 2 группы стойкости;
- RH (Hard) - Специальный техпроцесс (в т.ч. КНС, КНИ), отсутствие эффекта «защелкивания» (с использованием РСП) – 3 группа стойкости.

В данной работе анализируются только RT элементы памяти, проектируемые по технологии объемного кремния в режиме Fabless. Эти ЭП наиболее востребованы в перспективных СБИС ОЗУ и СнК для аэрокосмических применений.

Наиболее перспективным остается классический 6-транзисторный ЭП с транзисторами связи n-типа (6Тп), увеличение площади которого всего в 1,2...1,5 раза позволяет существенно повысить стойкость ко всем радиационным факторам.

На рис. 1 приведены базовые слои топологии ЭП 6Тп этих двух типов: 6Тп – S (а, б), 6Тп – RT (в, г). Элементы на рис. 1а,б – стандартные конструкции, используемые в большинстве коммерческих СБИС ОЗУ, а на рис. 1в,г – разработанные РСП-варианты.

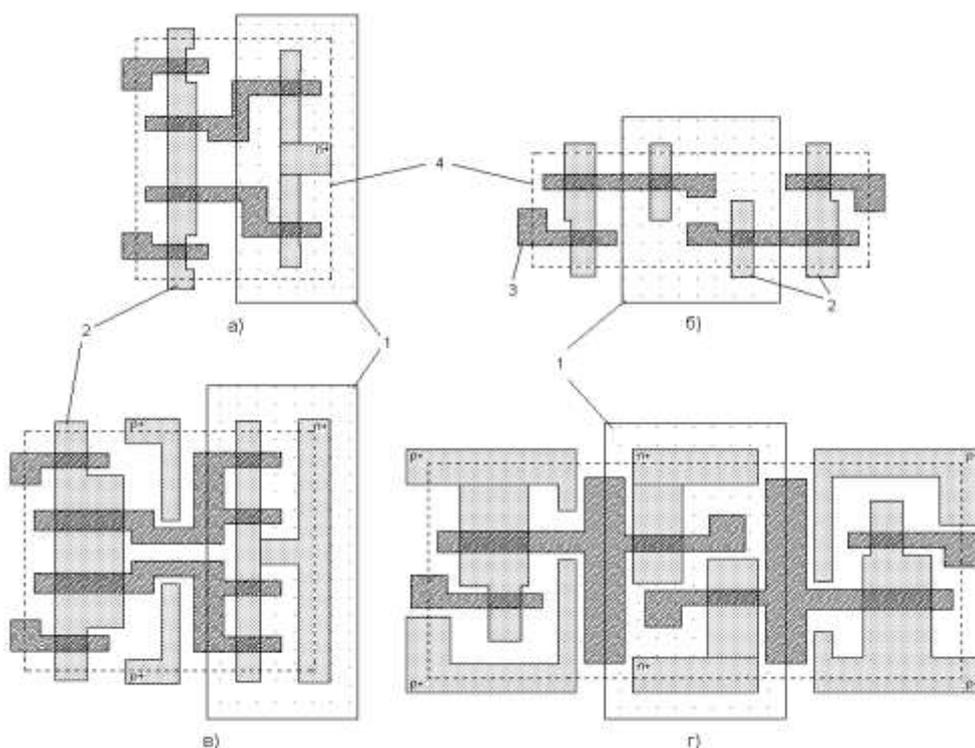


Рис. 1. Базовые слои топологии ЭП 6Тп:

1 – область кармана, 2 – стоки/истоки транзисторов, 3 – затворы транзисторов, 4 – границы элементов

В таблице 1 приведены основные параметры наилучших стойкого и нестойкого ЭП (рис. 1а и 1в):

- $S_{ЭП0}$ - площадь ЭП на кристалле;
- $I_{ХР}$ - ток хранения данных;
- $I_{Сч0}$ - максимальный статический ток считывания ЭП;
- $I_{ЗП}$ - токи записи данных;
- $C_{ЭП}$ - полные узловые емкости в плечах триггера ЭП;
- Lat - параметр тиристорной защиты, определяемый по результатам испытаний: IL - (Immune Latchup) – стойкая к “защелкиванию”, L (Latchup) - нестойкая к “защелкиванию”);
- Dt - параметр дозовой стойкости, определяемый экспертной оценкой и по результатам испытаний: максимальный – 1 (1Мрад и более), минимальный – 0 (менее 50Крад);
- $U_{рs} \sim U_{ип}C_{ЭП}I_{ХР}\chi$ - комплексный параметр сбоеустойчивости ЭП (в относительных единицах, χ - проектная норма).

Таблица 1

Сравнение параметров КМОП ЭП 6Тн

Конструкция ЭП	$S_{ЭП0}$, мкм ²	$I_{ХР}$, мкА	$I_{Сч0}$, мкА	$I_{ЗП0}$, мкА
6Тн – S (рис. 1а)	3,56	14	68	17
6Тн – RT (рис. 1в)	5,31	20	105	39

Конструкция ЭП	$C_{ЭП}$, fF	Lat	Ups	Dt
6Тн – S (рис. 1а)	2,9	L	6,3	<0,05
6Тн – RT (рис. 1в)	5,3	IL	16,5	0,3...1

Параметр сбоеустойчивости Ups элементов nano-SBIS при воздействии ТЧ зависит от:

- размеров чувствительных областей (стоков);
- эффективной длины собирания заряда ($L_{эф}$);
- емкости в критическом узле элемента (C_i);
- помехоустойчивости элемента ($U_{пом} \sim U_{пит}$);
- рабочих токов открытых транзисторов (I_0).

В нестойких вариантах ЭП (рис. 1а и 1б), отсутствует привязка p-подложки и n-кармана, соответственно, к питанию и земле. Она, как правило, выполняются в самом накопителе с шагом 16-32 ячейки, в результате чего ЭП имеют низкую стойкость к тиристорному эффекту. Кроме того, эти ЭП имеют транзисторы с минимально возможными размерами и, соответственно, малые узловую емкость и критический заряд переключения, приводящие к низкой сбоеустойчивости.

Топология стойких вариантов элементов памяти (рис. 1в и 1г) выполняется на основе следующих правил.

1) Привязка к подложке и карману выполняется в каждом ЭП. При этом для повышения устойчивости к тиристорному эффекту и уменьшения утечки между n-карманом и сток-истоковыми областями n-канальных транзисторов ЭП р+ охранный область привязки выполняется вдоль n-кармана.

2) Транзисторы в ЭП выполняются с увеличенной шириной канала, что позволяет повысить узловую емкость ЭП и улучшить отвод ионизационного тока ТЧ и, соответственно, увеличить критический заряд и пороговое ЛПЭ элемента памяти.

3) Для уменьшения тока утечки n-канальных транзисторов в триггере ЭП при дозовом воздействии их длина канала увеличивается в 1,5-2 раза, либо вводятся краевые уширения типа "собачья кость" (рис. 2), если это позволяет технология. Это также позволяет увеличить узловую емкость и критический заряд в триггере ЭП.

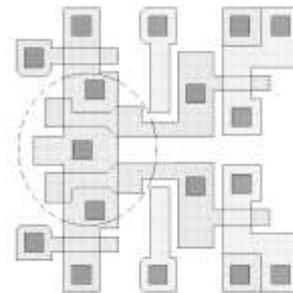


Рис. 2. ЭП 6Тн с краевыми уширениями n-канальных транзисторов триггера (выделено)

4) Минимизируется площадь слаболегированных областей путем заполнения областями привязки к подложке и карману либо (где этого нельзя сделать, например, вблизи границы кармана) поликремниевыми областями затворов транзисторов для увеличения узловых емкостей ЭП.

5) Топологическая конфигурация ЭП выбирается такой, чтобы обеспечить максимальное разнесение между собой чувствительных областей как самого ЭП, так и смежных ЭП накопителя. Если позволяет площадь, то между чувствительными областями вводятся высоколегированные области привязки подложки или кармана к шинам питания и земли соответственно.

Использование данных правил приводит к тому, что наиболее компактная в коммерческом исполнении топологическая конфигурация ЭП на рис. 1б (получившая

наибольшее распространение в коммерческих СБИС ОЗУ) оказывается самой большой при ее реализации в стойком исполнении (рис. 1г). Это связано, в первую очередь, с центральным расположением n-кармана, приводящим к удвоению областей р-охраны вблизи n-кармана. Кроме того, в этом ЭП стоки р-канальных транзисторов располагаются в непосредственной близости друг от друга, что может привести к замыканию этих областей при попадании ТЧ в эту область как за счет ионизационного тока, так и за счет активизации паразитного р-n-p биполярного транзистора, включенного между этими стоками.

III. ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ ЭП РС ОЗУ

Для оценки эффективности различных конструктивно-топологических решений RT-элементов памяти и их сравнения с коммерческими вариантами S-элементов памяти разработан ряд тестовых кристаллов, один из которых показан на рис. 3.

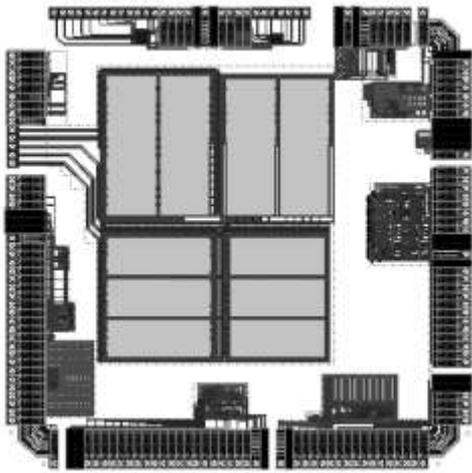


Рис. 3. Тестовый кристалл с накопителями на разных ЭП

Тестовый кристалл выполнен по технологии уровня 0,18 мкм и содержит блоки накопителей с одно и двухпортовыми ЭП зарубежной фирмы, а также собственные ЭП разработки ОАО НПЦ "ЭЛВИС". В таблице 2 приведено сравнение ЭП по статическому току потребления после дозового облучения 130 Крад.

Таблица 2

Сравнение ЭП по току потребления после облучения

№	Тип ЭП	Площадь ЭП	Ток потребления, нА/бит
1	Зарубежн. 1-порт 6Т	S0	64
2	Зарубежн. 2-порт 8Т	2,38*S0	27
3	Собствен. 1-порт 6Т	1,64*S0	0,043
4	Собствен. 2-порт 8Т	2,19*S0	0,082
5	Собствен. 1-порт 8Т	3,06*S0	<0,00002

Как видно из табл. 2, после облучения собственные ЭП имеют существенно меньший статический ток

потребления по сравнению с зарубежными ЭП. Различие в токе потребления приведенных ЭП существенно зависит как от суммарной дозы облучения, так и от ее мощности и может достигать нескольких порядков.

При этом накопитель на основе ячейки №1 оказался подверженным тиристорному эффекту при облучении протонами, поскольку не имеет привязок к карману и подложке в каждом ЭП. В накопителе на основе ЭП №2 имеется привязка к карману и подложке в каждом ЭП, однако отсутствует р+ охрана вблизи кармана и краевые уширения n-транзисторов, что приводит к значительным токам утечки после облучения.

Элементы памяти №3 - №5 [5], выполненные с использованием указанных выше принципов РСП, не подвержены тиристорному эффекту и имеют значительно меньший статический ток потребления после облучения по сравнению с ячейками №1 - №2.

Накопитель на основе ЭП №5 имеет чрезвычайно малый ток потребления после облучения, на несколько порядков меньший по сравнению с ЭП №3 - №4, что позволяет создавать на его основе СБИС ОЗУ с мегарадной дозой радиационной стойкостью.

Особенностью ЭП №5 является использование кольцевых n-канальных транзисторов в триггере и р-канальных транзисторов связи. Другой особенностью этого ЭП по сравнению с ЭП №3 - №4 является отсутствие разрывов р+ охранных областей вблизи n-кармана, что позволяет полностью подавить токи утечки между этим карманом и сток-истоковыми областями n-канальных транзисторов. Кроме того, данный ЭП имеет 2-координатную выборку, что позволяет не только минимизировать потребление, связанное с протеканием тока через транзисторы связи ЭП выбранной строки, но также повысить сбоеустойчивость накопителя за счет уменьшения числа элементов памяти, находящихся в состоянии с пониженной помехоустойчивостью (при использовании ЭП №5 с двухкоординатной выборкой в выбранной строке накопителя в состоянии с пониженной помехоустойчивостью оказывается только элементы, выбранные по второй координате).

Необходимо отметить, что статический ток накопителя после облучения существенно зависит от электрического режима элементов памяти в процессе облучения. Как правило, наихудшим режимом является облучение накопителя с постоянной информацией. После инвертирования информации в таком накопителе статический ток потребления может увеличиваться на несколько порядков. Указанные в таблице 2 значения статического тока потребления ЭП приведены именно для такого случая.

При исследовании тестовых кристаллов и СБИС экспериментально установлено, что ЭП в варианте конструкции на рис. 1в является нечувствительным к эффекту «зашелкивания», обладает высокой дозой стойкостью за счет нейтрализации утечек между областями p+ - p+ и p+ - n-карман, а также некоторого увеличения длины канала транзисторов n-типа. Пороговое

ЛПЭ повышено приблизительно в 2,5 раза при увеличении площади в 1,5 раза. Дальнейшее увеличение LET_0 возможно при существенном увеличении площади ЭП с использованием известных схемотехнических решений. Однако это уже нецелесообразно и дальнейшее повышение сбоеустойчивости необходимо решать архитектурно-схемотехническими методами как на уровне кристалла, так и системы в целом.

На уровне кристалла основными методами повышения сбоеустойчивости являются: схемотехнические методы, оптимальное секционирование накопителя и использование помехоустойчивого кодирования, в частности, кода Хэмминга.

IV. Принципы построения базовых блоков РС ОЗУ

Анализ показывает, что РС ОЗУ целесообразно строить на основе базовых блоков с информационной емкостью не более 64 кбит. При большем размере блока существенно увеличивается емкость разрядных шин, что приводит к значительному увеличению потребляемой мощности и пиковым токам, замедлению скорости перезарядки разрядных шин и к уменьшению уровня бесбойной работы. Базовые блоки РС ОЗУ целесообразно строить на основе следующих принципов.

1) Использование импульсного принципа обращения к накопителю, при котором накопитель (строка накопителя) выбирается лишь на время, достаточное для надежной записи и считывания информации. При этом для сохранения считанной информации необходимо использование выходных регистров-защелок. Использование данного принципа позволяет уменьшить потребляемую мощность, обусловленную протеканием тока через транзисторы связи ЭП выбранной строки, а также уменьшить мощность, связанную с перезарядом разрядных шин. Кроме того, это позволяет также уменьшить длительность пребывания ЭП выбранной строки в активном состоянии, в котором ЭП имеют пониженную помехоустойчивость, и за счет этого уменьшить вероятность сбоев накопителя.

2) Ограничение перепада потенциалов внутренних разрядных шин полувыбранных столбцов (столбцов, выбранных по адресной шине, но не выбранных по разрядным шинам) для уменьшения пиковых токов и потребляемой мощности, связанной с перезарядом этих шин. При этом целесообразно обеспечивать привязку разрядных шин к полному уровню, равному напряжению питания (при использовании n-канальных транзисторов связи), поскольку это позволяет не только ускорить выравнивание потенциалов разрядных шин в режиме восстановления, но и уменьшить взаимные помехи по разрядным шинам в режиме чтения. Данная мера эффективна только при использовании указанного выше принципа импульсного обращения к накопителю, поскольку иначе может привести к дополнительному потреблению, связанному с длительным протеканием сквозного тока через транзисторы связи ячеек памяти.

3) Использование отдельных цепей записи и чтения по внешним разрядным шинам для повышения

быстродействия в режиме чтения. Повышение быстродействия достигается за счет уменьшения собственных емкостей внешних разрядных шин считывания благодаря исключению влияния транзисторов записи.

4) Применение синхронных триггерных усилителей считывания (УС), которые не имеют сквозных токов, собственных асинхронным усилителям, не имеют "дребезга" переключения и менее чувствительны к помехам по шинам питания и земли. Кроме того, они имеют меньшее собственное время переключения и лучше согласуются с принципом импульсного обращения к накопителю.

5) Использование цепей-эмуляторов разрядных и адресных шин («фиктивных» разрядных и адресных шин) для синхронизации УС с целью автоматического учета технологического разброса параметров при формировании задержки включения УС.

6) Для уменьшения вероятности множественных ошибок в слове необходимо, во-первых, чтобы столбцы накопителя одного разряда базового блока располагались на кристалле непрерывно (относились к разным адресам), и во-вторых, чтобы соседние столбцы смежных разрядов накопителя относились к разным адресам. Последнее означает, что нельзя располагать топологию столбцовых дешифраторов смежных разрядов симметрично относительно их границы раздела, поскольку в этом случае соседние столбцы этих разрядов оказываются с одинаковыми адресами.

V. ПОВЫШЕНИЕ СБОЕУСТОЙЧИВОСТИ ПРИ ИСПОЛЬЗОВАНИИ КОДОВ ХЭММИНГА

Одним из наиболее эффективных способов решения проблемы сбоеустойчивости является использование корректирующих кодов в составе СБИС, в частности, кодов Хэмминга.

Архитектурными особенностями блоков обнаружения и исправления ошибок в составе СБИС ОЗУ являются:

- использование общего корректирующего ядра как для записи, так и для чтения, что позволяет упростить блок коррекции ошибок и повысить его надежность;
- использование дополнительных выходов - флагов ошибок, сигнализирующих об ошибках в накопителе (флаги срабатывают в режиме чтения), что позволяет упростить на системном уровне контроль сбоев накопителя и предотвратить накопление ошибок;
- построение блока коррекции ошибок на основе элементов с повышенной сбоеустойчивостью для уменьшения вероятности сбоя самого блока коррекции;
- расположение корректирующего ядра блока коррекции в периферийных областях кристалла (рис. 4), что позволяет снять жесткие ограничения на его площадь и, соответственно, использовать более мощные и сбоеустойчивые элементы.

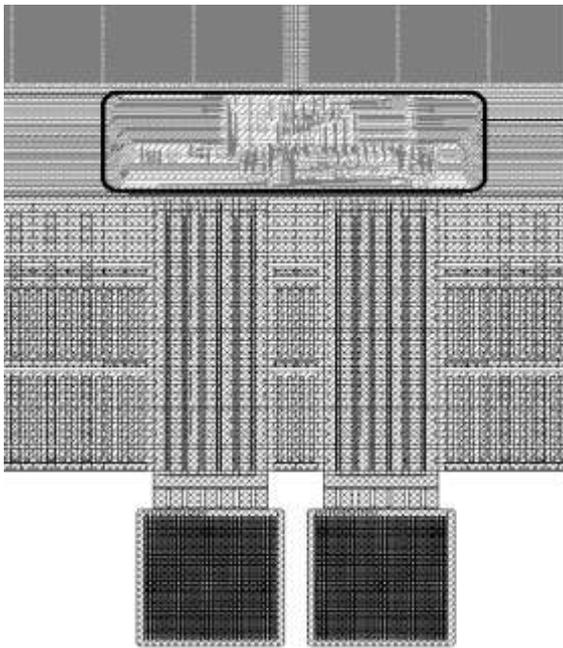


Рис. 4. Расположение блока коррекции ошибок (выделено на рисунке)

VI. РАДИАЦИОННО-СТОЙКИЕ КМОП СБИС ОЗУ

На основе описанных выше принципов РСП разработаны РС КМОП ОЗУ 1657PY1Y емкостью 4 Мбит (512Kx8) по технологии 250нм и РС ОЗУ 16 Мбит (1Mx16/2Mx8) по технологии 130нм.

Особенностью ОЗУ 4 Мбит является асинхронный с точки зрения внешних выводов принцип работы в сочетании с синхронным принципом работы базовых блоков емкостью 64 кбит, обеспечивающим импульсный режим обращения к накопителю. В активном режиме выбирается только один базовый блок, благодаря чему обеспечивается минимальное потребление мощности ядром ОЗУ. Это ОЗУ выпускается в 44-выводном керамическом корпусе (рис. 5). Разработка данного ОЗУ была отмечена в конкурсе Роспрома «ЗОЛОТОЙ» ЧИП» в номинации «За вклад в развитие российской электроники».

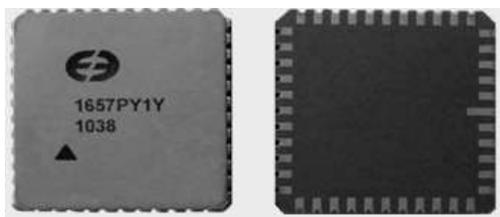


Рис. 5. ОЗУ 1657PY1Y в корпусе LCC44

Особенностью разработанной КМОП СБИС ОЗУ емкостью 16 Мбит (1Mx16/2Mx8) является использование схем обнаружения и исправления ошибок на основе кода Хэмминга с использованием выводов-флагов ошибки. При этом коррекция одиночных ошибок обеспечивается как в 16-разрядном, так и в байтовом режимах работы ОЗУ. Память построена на основе синхронных блоков с организацией 8Kx12, содержащих информационные и

контрольные разряды. При этом в байтовом режиме активизируется только один базовый блок, а в 16-разрядном – два блока. В разработанной памяти предусмотрена возможность контроля дефектности как основного накопителя, так и накопителя контрольных разрядов.

VII. ЗАКЛЮЧЕНИЕ

Имеющиеся в настоящее время технические решения позволяют методами РСП по стандартным технологиям объемного кремния уровня 250...90нм создавать КМОП СБИС и СФ-блоки ОЗУ, удовлетворяющие высоким требованиям по РС с повышенной сбоеустойчивостью. Наиболее перспективным для таких ОЗУ остается классический 6-транзисторный ЭП n-типа (6Tn), увеличение площади которого в 1,2...1,5 раза (в варианте RT) позволяет существенно повысить стойкость ко всем радиационным факторам. Данные технические решения использованы при разработке СБИС ОЗУ емкостью 4Мбит (250 нм) и 16Мбит (130 нм), а также СФ-блоков ОЗУ, и подтвердили свою эффективность.

Основные направления дальнейших работ в РСП нанометровых КМОП СБИС ОЗУ и СнК следующие:

- дальнейшее повышение уровня их сбоеустойчивости архитектурно-схемотехническими методами;
- разработка программных средств в составе существующих САПР для прогнозирования, проектирования и верификации РС СБИС ОЗУ и СнК, оценки эффективности используемых методов РСП.

ЛИТЕРАТУРА

- [1] Герасимов Ю.М., Глушков А.В., Григорьев Н.Г., Петричкович Я.Я., Солохина Т.В. Особенности проектирования радиационно-стойких библиотек элементов, СФ-блоков и нано-СБИС СнК // Проблемы разработки перспективных микро- и наноэлектронных систем - 2008. Сб. трудов / под общ. ред. академика РАН А.Л.Стемпковского. М.: ИППМ РАН, 2008. С. 272-275.
- [2] Герасимов Ю.М., Глушков А.В., Григорьев Н.Г., Солохина Т.В. Библиотека элементов и сложно-функциональных блоков для проектирования радиационно-стойких наноэлектронных КМОП СБИС // VIII Межотраслевая конференция по радиационной стойкости: Сб. докладов. Саров: ФГУП РФЯЦ-ВНИИЭФ, 2008. С. 31-36.
- [3] Селецкий А.В., Шелепин Н.А. Оценка конструктивно-технологических возможностей повышения радиационной стойкости глубоко-субмикронных СБИС // Проблемы разработки перспективных микро- и наноэлектронных систем - 2012. Сб. трудов / под общ. ред. академика РАН А.Л.Стемпковского. М.: ИППМ РАН, 2012. С. 272-275.
- [4] Чумаков А.И. Действие космической радиации на интегральные схемы. М.: Радио и связь. 2004. 320 с.
- [5] Герасимов Ю.М., Григорьев Н.Г. Элементы памяти для радиационно-стойких КМОП ОЗУ // Естественные и технические науки. Изд. «Спутник+» 2011. № 6. С. 499-504.
- [6] Clark L.T., Mohr K.C., Holbert K.E., Yao X. Optimizing Radiation Hard by Design SRAM Cells // IEEE Trans. Nucl. Sci. 2001. V. 54. № 6. P. 2028-2036.