

# Интегральный повышающий/понижающий преобразователь мощности с динамическим контролем рабочей частоты

В.Ш. Меликян, В.А. Галстян, А.Л. Алексанян, А.С. Арутюнян

Synopsys Armenia CJSC

Yerevan, Armenia,

[vazgenm@synopsys.com](mailto:vazgenm@synopsys.com), [vache@synopsys.com](mailto:vache@synopsys.com), [ania@synopsys.com](mailto:ania@synopsys.com), [anih@synopsys.com](mailto:anih@synopsys.com)

**Аннотация** — Представлены результаты разработки интегрального преобразователя мощности на переключающихся конденсаторах, основной особенностью которого является одновременное функционирование в режимах повышения и понижения входного напряжения. Преобразователь работает при наибольшей частоте тактового сигнала, равной 22 МГц, с максимальной эффективностью в 72%. Предусмотрен динамический контроль рабочей частоты, обеспечивающий уменьшение потерь переключения.

**Ключевые слова** — КМОП, преобразователь мощности, операционный усилитель, кольцевой генератор, динамическое масштабирование напряжения.

## I. ВВЕДЕНИЕ

Уменьшение потребляемой мощности портативных устройств является главной задачей их проектирования [1]. Существующие способы уменьшения потребляемой мощности комбинированных металл-оксид-полупроводниковых (КМОП) интегральных схем (ИС) [2] недостаточно эффективно решают данную задачу.

Например, динамическое масштабирование напряжения (ДМН) питания [1] обеспечивает работу отдельных фрагментов системы при различных напряжениях питания с целью уменьшения мощности при незначительных потерях производительности. Известны два основных способа реализации ДМН: с помощью переключения между несколькими источниками постоянного напряжения и с использованием преобразователей статического напряжения.

Преобразователи, основанные на переключающихся конденсаторах, обладают рядом преимуществ по сравнению с индуктивными: занимают меньшую площадь и могут быть полностью интегральными с использованием цифровой КМОП технологии [3].

Главным параметром преобразователей мощности является соотношение между потребляемыми энергиями на нагрузке и от источника питания, называемое эффективностью [4].

Ниже предложен интегральный преобразователь, отличающийся от существующих [5-7] тем, что

одновременно обладает функциями повышения и понижения входного напряжения. Последняя особенность обеспечивает высокую эффективность почти на всем диапазоне изменения напряжения. Кроме того, в предложенном подходе уменьшаются число элементов схемы и занимаемая на полупроводниковом кристалле площадь.

## II. ПРИНЦИП РАБОТЫ ПРЕОБРАЗОВАТЕЛЯ

Предлагаемая схема преобразователя на переключающихся конденсаторах (рис. 1) работает в двух режимах: понижающем и повышающем.

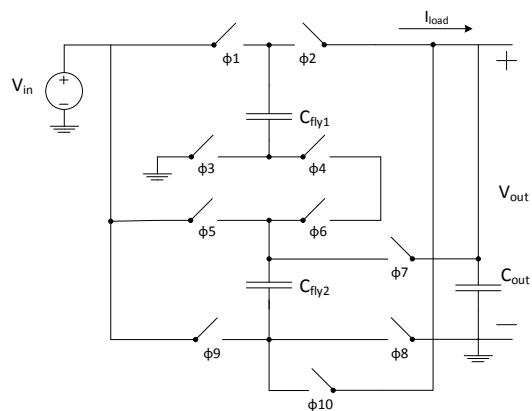


Рис. 1. Схема преобразователя

При повышающем режиме схема представляет собой параллельно-последовательный преобразователь с коэффициентом преобразования, равным 3. Эта конфигурация используется для снабжения определенной части ИС большим напряжением питания с целью улучшения быстродействия соответствующих фрагментов. В этом режиме переключатели  $\phi 7$  и  $\phi 10$  находятся в открытом состоянии и не принимают участия в работе.

В первом цикле открыты переключатели  $\phi 1$ ,  $\phi 3$ ,  $\phi 5$ ,  $\phi 8$ , и конденсаторы  $C_{fly1}$  и  $C_{fly2}$  параллельно заряжаются источником питания.

Во втором цикле открыты переключатели  $\phi 2$ ,  $\phi 4$ ,  $\phi 6$ ,  $\phi 9$ , и конденсаторы последовательно разряжаются между входным и выходным узлами.

При повышающем режиме верхний предел эффективности преобразования определяется соотношением входного и выходного напряжений:

$$\eta = \frac{V_{out}}{3V_{in}} \quad (1)$$

При понижающем режиме схема представляет собой последовательно-параллельный преобразователь с коэффициентом преобразования, равным 1/3. В этом режиме переключатели  $\phi 5$  и  $\phi 9$  находятся в открытом состоянии и не принимают участия в работе преобразователя.

В первом цикле открыты переключатели  $\phi 1, \phi 4, \phi 6, \phi 10$ , и конденсаторы последовательно заряжаются источником питания. Во втором цикле открыты переключатели  $\phi 2, \phi 3, \phi 7, \phi 8$ , и конденсаторы параллельно разряжаются между входным и выходным узлами.

При понижающем режиме верхний предел эффективности преобразования определяется соотношением входного и выходного напряжений [8]:

$$\eta < \frac{V_{out}}{V_{in}} \text{ , если } 2V_{out} \geq V_{in} \geq V_{out} \quad (2)$$

$$\eta < \frac{V_{out}}{V_{in}} \text{ , если } V_{in} \geq 2V_{out} \quad (3)$$

### III. АРХИТЕКТУРА И ОСОБЕННОСТИ СИСТЕМЫ ПРЕОБРАЗОВАНИЯ

Как видно из функциональной схемы работы всей системы преобразователя (рис. 2), рабочая частота зависит от выходного тока, т.е. от нагрузки. В этом случае разница между выходным и опорным напряжениями преобразуется в изменение частоты переключения, т.е. преобразователь работает с минимально необходимой тактовой частотой, тем самым уменьшая потери переключения. Принцип работы динамического контроля рабочей частоты приведен на рис. 3.

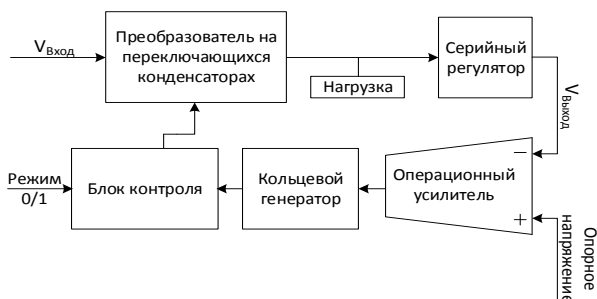


Рис. 2. Функциональная схема преобразователя

Для выполнения вышеуказанного процесса требуются два функциональных блока: блок сравнения, который вычисляет разность напряжений, и

блок конвертации напряжения в тактовый сигнал определенной частоты.

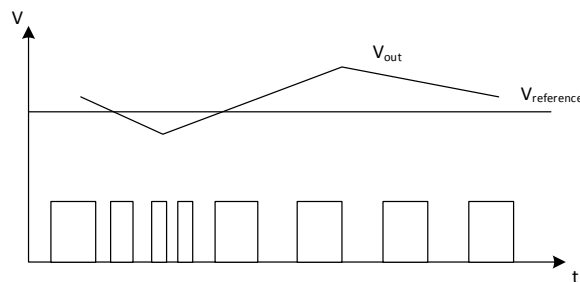


Рис. 3. Принцип динамического контроля рабочей частоты

В качестве первого блока был использован операционный усилитель с комплементарной входной парой [9] для широкого рабочего диапазона входного напряжения (рис. 4). Выбор этого усилителя обоснован тем, что выходное напряжение преобразователя может изменяться в широком интервале в зависимости от режима работы.

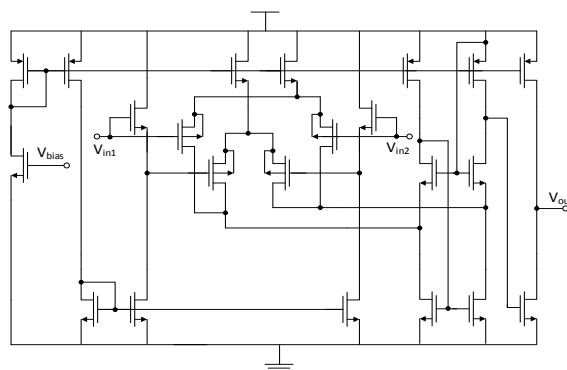


Рис. 4. Схема использованного операционного усилителя

В качестве второго блока был использован кольцевой генератор [10], частота выходного тактового сигнала которого определяется уровнем входного напряжения (рис. 5). Схема питается с помощью массива источников тока как со стороны земли, так и со стороны питания, что обеспечивает контролируемые времена заряда и разряда последовательной цепочки инверторов.

Источники тока контролируются при помощи цепи смещения, соединяемой с источником тока с одним входом контроля. Для обеспечения симметричности времен роста и падения выходного сигнала необходимо осуществить симметричное соединение.

Контрольный блок имеет два входных сигнала. На первый подается тактовый сигнал, генерируемый кольцевым генератором. Для контроля переключателей преобразователя входной тактовый сигнал преобразовывается в два неперекрываемых тактовых сигнала. Для этого в контрольном блоке предусмотрен генератор неперекрываемых тактовых сигналов с одним входом и двумя выходами.

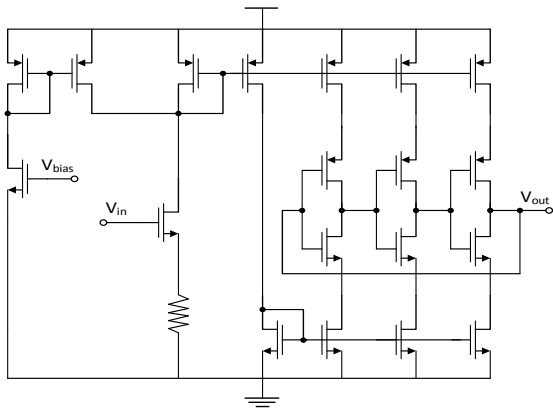


Рис. 5. Схема использованного кольцевого генератора

Второй вход предназначен для выбора режима работы преобразователя. На этот вход подается цифровой сигнал 0/1, передаваемый встроенной логической схемой для контроля определенных переключателей в зависимости от выбранного режима.

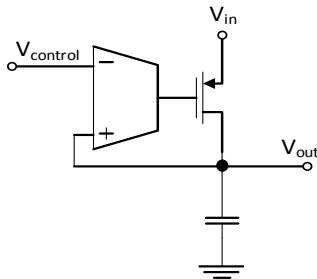


Рис. 6. Схема использованного серийного регулятора

Для уменьшения помех выходного сигнала использован серийный регулятор, представляющий собой активную рассеивающую систему, функцией которой состоит в превращении шумного входного сигнала в стабильный выходной сигнал (рис. 6). Из-за рассеивающей сущности регулятора исходит его главный недостаток, заключающийся в высокой степени энергопотребления.

#### IV. ИЗМЕРЕНИЯ ПАРАМЕТРОВ ПРЕОБРАЗОВАТЕЛЯ МОЩНОСТИ

Преобразователь был спроектирован и смоделирован для КМОП 32 нм технологии. Были использованы КМОП конденсаторы с суммарной ёмкостью в 130 пФ. Частота такого сигнала зависит от величины нагрузки и меняется в диапазоне от 10 до 22 МГц. Напряжение питания равно 2,4 В.

Отмеченным выше двум режимам соответствуют различные топологии схем. Каждый режим был смоделирован отдельно. Вычислена зависимость эффективности преобразователя как от уровня входного напряжения (рис. 7,8), так и от применяемой нагрузки (рис. 9,10).

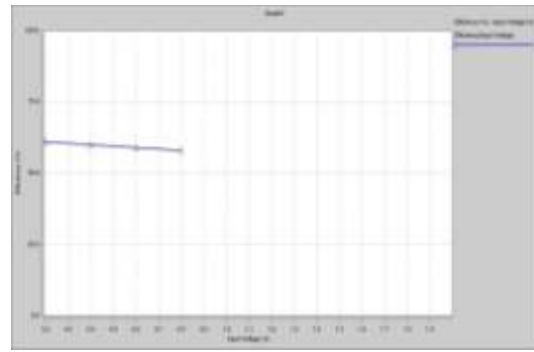


Рис. 7. Зависимость эффективности преобразования от уровня входного напряжения для повышающего режима

Из диаграмм видно, что максимальная эффективность преобразования при понижающем режиме превосходит максимальную эффективность повышающего режима на 7%.

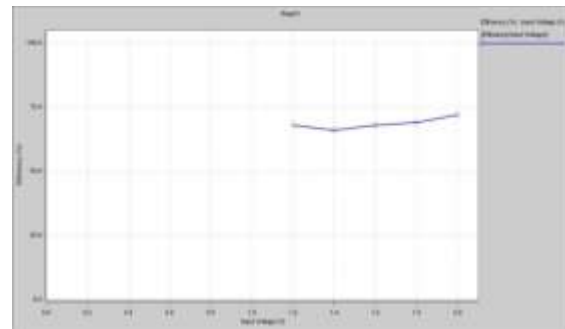


Рис. 8. Зависимость эффективности преобразования от уровня входного напряжения для понижающего режима

Можно повысить уровень поддерживаемой нагрузки, увеличив емкость использованных конденсаторов.

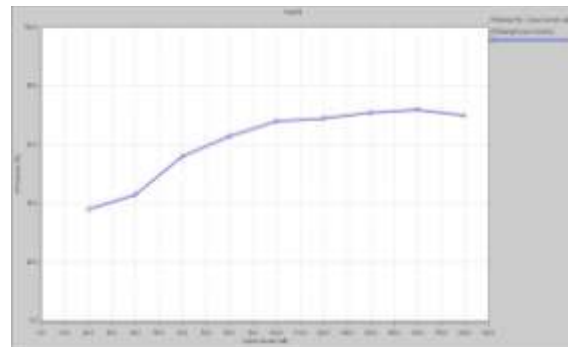
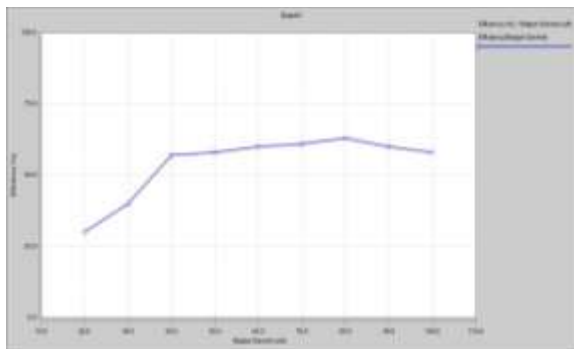


Рис. 9. Зависимость эффективности преобразования от тока нагрузки для понижающего режима

Моделирование преобразователя показало, что применение серийного регулятора на выходе преобразователя уменьшило уровень помех на выходном узле по максимальной амплитуде, равной 4% от величины выходного сигнала.



**Рис. 10. Зависимость эффективности преобразования от тока нагрузки напряжения для понижающего режима**

Приведены результаты сравнения параметров предложенного и существующего [5] преобразователей (см. табл.). Как видно, эффективность представленного преобразователя превышает эффективность существующей разработки благодаря применению динамического контроля рабочей частоты. Представленная схема работает с большим диапазоном входного и выходного напряжений.

Таблица

*Сравнение параметров преобразователей*

| Параметр                                | Преобразователь |                |
|---|-----------------|----------------|
|   | существующий    | представленный |
| Входное напряжение                      | 3,3 В           | 0,2...2 В      |
| Выходное напряжение                     | 1,25 В          | 0,6...2.4 В    |
| Емкость конденсаторов накопления заряда | 300 пФ          | 50 пФ          |
| Емкость нагрузки                        | 50 пФ           | 30 пФ          |
| Частота переключения                    | 40 МГц          | 10...22 МГц    |
| Выходная пульсация                      | 45 мВ           | ~70 мВ         |
| Эффективность                           | 64%             | 72%            |
| Технология                              | 0,18 мкм КМОП   | 0,32нм КМОП    |

## V. ЗАКЛЮЧЕНИЕ

Разработан интегральный преобразователь мощности на переключающихся конденсаторах, работающий в режимах повышения и понижения входного напряжения. Преобразователь обеспечивает максимальный уровень эффективности преобразования в 72%. Предусмотрен динамический

контроль рабочей частоты, регулируемый операционным усилителем, обеспечивающий уменьшение потерь переключения для широкого диапазона применяемой нагрузки (1...5 кОм).

Также предусмотрен регулятор выходного сигнала, позволяющий уменьшить помехи на выходе преобразователя до 4% от величины выходного сигнала.

Главным недостатком предложенной схемы является фиксированный коэффициент преобразования, что обусловлено конструкцией самого преобразователя.

## ПОДДЕРЖКА

Исследование выполнено при финансовой поддержке ГКН МОН РА в рамках научного проекта № SCS 13-2И130.

## ЛИТЕРАТУРА

- [1] Chandrakasan A., Sheng S., Brodersen R. Low-power cmos digital design // Solid-State Circuits: IEEE Journal. 1992. V. 27. P. 473-484.
- [2] Yuan L., Qu G. Analysis of energy reduction on dynamic voltage scaling-enabled systems // IEEE Computer-Aided Design of Integrated Circuits and Systems. 2005. V. 24. P. 1827-1837.
- [3] Maity B., Mandal P. A high performance switched capacitor-based dc-dc buck converter suitable for embedded power management applications // Very Large Scale Integration (VLSI) Systems: IEEE Trans. 2011. P. 1-5.
- [4] Castro P., Silveira F., Eirea G. Modular Architecture For Ultra Low Power Switched-Capacitor DC-DC Converters // IEEE 2012. P. 1036-1039.
- [5] Bhattacharyya K., Mandal P. A Low Voltage, Low Ripple, on Chip, Dual Switch-Capacitor Based Hybrid DC-DC Converter // IEEE Transactions on Circuits and Systems. 2008. P. 661-666.
- [6] Castro P., Silveira F. Modular Architecture For Ultra Low Power Switched-Capacitor DC-DC Converters // IEEE 2012. P. 1036-1039.
- [7] Joen H., Kim Y. A Novel 4-to-3 Step-Down On-Chip SC DC-DC Converter With Reduced Bottom-Plate Loss// IEEE 2012. P.1060-1063.
- [8] Chung S.H., Hui S.Y. Development of a Multistage Current-Controlled Switched-Capacitor Step-Down DC/DC Converter with Continuous Input Current // IEEE Transactions on Circuits and Systems. 2000. V. 47. P. 1017-1025.
- [9] Huang C. A Low-Voltage CMOS Rail-To-Rail Operational Amplifier Using Double P-Channel Differential Input Pairs // IEEE Journal of Solid-State Circuits. 2004. P. 673-676.
- [10] Zhang C., Ming-Cheng Lin, Syrzycki M. Process variation compensated voltage controlled ring oscillator with subtraction-based voltage controlled current source // Electrical and Computer Engineering (CCECE). 2011. P. 731-734.