

# Линейный синтез $k$ -значной цифровой элементной базы с токовыми логическими сигналами: принцип обобщения

Н.Н. Прокопенко<sup>1</sup>, Н.И. Чернов<sup>2</sup>, В.Я. Югай<sup>2</sup>, Н.В. Бутырлагин<sup>1</sup>

<sup>1</sup>Донской государственной технический университет, prokopenko@sssu.ru

<sup>2</sup>Институт радиотехнических систем и управления ЮФУ, chernovni@yandex.ru

**Аннотация** — Рассматривается применение принципа обобщения двузначных цифровых структур на многозначный случай в задаче синтеза специализированных цифровых СФ-блоков автоматизации и вычислительной техники. Продемонстрирована вырожденность двузначной логики по сравнению с многозначной. Показана эффективность применения принципа обобщения для логического синтеза и схемотехнического проектирования многозначной элементной базы, реализуемой средствами аналоговой схемотехники с токовыми преобразованиями входных и выходных логических переменных.

**Ключевые слова** — логический синтез; двузначная логика; многозначная логика; функционально полная система; линейная алгебра; линейное пространство; токовое зеркало; линейные схемы.

## I. ВВЕДЕНИЕ

Состояние и темпы развития технологий микроэлектроники предсказывают, что к 2028 году всемирно известный закон Мура [1] для традиционных технологий перестанет выполняться. Причиной тому является достижение физических пределов уменьшения размеров транзисторов без нарушения физических законов их функционирования. Не повлияют на ситуацию и нано технологии: углеродные нанотрубки могут изменить производительность микросхем, но не могут существенно изменить их размеры. Именно поэтому ведутся многочисленные исследования по обработке и передаче данных на иных принципах: на уровне элементарных частиц, путем спиновых волн и т.д. Явно просматривается тенденция перехода от аппаратной реализации преобразования информации к процессной, т.е. к представлению такого преобразования некоторыми процессами. Впрочем, это в большей степени актуально для области вычислительной техники.

В области систем управления имеется своя специфика и свои направления совершенствования. Так, в ряде случаев при построении специализированных систем автоматического управления (САУ) приходится обрабатывать не потенциальные, а токовые сигналы многоканальных датчиков, обеспечивать логическое преобразование выходных токовых координат, например, сигналов компараторов на основе классических дифференциальных каскадов в параллельных АЦП. Некоторые исполнительные элементы САУ также тре-

буют многоуровневого и многозначного токового управления. В этой связи уместно поставить вопрос о применении в задачах данного класса двузначных и многозначных цифровых устройств с входными и выходными токовыми переменными. Синтез подобных устройств требует иного, отличного от булевой алгебры, математического аппарата логического проектирования цифровых структур, иной схемотехники. Одним из вариантов такого математического аппарата может служить линейная алгебра – известная алгебраическая структура, предложенная авторами настоящей работы в качестве математического аппарата логического проектирования  $k$ -значных цифровых структур.

Процесс логического проектирования цифровых структур в линейной алгебре рассмотрен в ряде авторских работ, отдельные из которых отмечены далее. Поскольку двузначная логика не просто простейшая, но вырожденная (т.е. обладающая неразличимыми в пределах логической системы свойствами), то при переходе к логическому синтезу  $k$ -значных ( $k > 2$ ) цифровых структур приходится решать проблему выбора оптимального (либо любого из возможных) обобщения двузначных цифровых структур на многозначный случай. Логично предположить, что любой математический аппарат исходного представления логических функций обладает своей спецификой такого обобщения.

Цель настоящей работы – показать особенности обобщения двузначных операций и структур на многозначный случай при использовании аппарата линейной алгебры в качестве исходного представления логических функций.

В статье приведены результаты исследования двузначной и многозначной электронной компонентной базы цифровых структур, работающих в тяжелых условиях эксплуатации и использующих в качестве логических значений кванты тока.

## II. БУЛЕВ ПОДХОД К ОБОБЩЕНИЮ ДВУЗНАЧНОЙ ЛОГИКИ

Повышения производительности специализированных вычислителей можно добиться и в рамках традиционных методов проектирования и создания цифровой элементной базы (ЦЭБ). Привлекательностью такого направления (в сравнении с ЦЭБ на новых физи-

ческих принципах) является отсутствие больших капитальных затрат за счет использования уже существующих технологий и оборудования для создания элементной базы с новыми характеристиками. С этой точки зрения следует, в первую очередь, отметить многозначную логику и методы многозначной обработки данных. Поскольку многозначной логике хронологически предшествовала двузначная логика, то многозначная логика представляет собой результат обобщения двузначной логики на многозначный случай.

Следует отметить, что исследования по многозначной логике и ее применению для синтеза многозначных цифровых структур ведутся весьма интенсивно. Подтверждением этому является большое количество публикаций [2 – 4], а также тот факт, что в США уже более 40 лет проводятся международные симпозиумы по многозначной логике [5].

Алгебраические исследования по логическому синтезу многозначных дискретных устройств восходят к работам Поста [6, 7], представляющим собой обобщение исследований по функциональной полноте в логиках любой значности. Здесь вводятся два оператора: унарный  $\oplus$  (сложение по модулю  $k$ ) и бинарный  $-max(x_1, x_2)$ . Система из этих операторов является функционально полной и превращается в систему ИЛИ-НЕ в двузначном случае.

Различные варианты представления этой системы были рассмотрены и другими авторами. В частности, например, в [8] описана предложенная Веббом функционально полная система, состоящая из одного оператора  $x_i | x_j$ , определяемого в виде:

$$x_i | x_j = \begin{cases} 0 & \text{при } x_i \neq x_j \\ (1 \oplus x_i) & \text{при } x_i = x_j \end{cases},$$

и переходящего в двузначном случае в известный штрих Шеффера (ИЛИ- НЕ).

Система Россера-Гьюкетта [9] также является многозначным вариантом основной функционально полной системы. Она включает в себя операции:

$$x \& y = \min(x, y),$$

$$x \vee y = \max(x, y),$$

и набор характеристических функций:

$$J_a(x) = \begin{cases} k-1 & \text{при } x = a \\ 0 & \text{при } x \neq a \end{cases}, \quad 0 \leq a \leq k-1.$$

Используется также набор модифицированных характеристических функций:

$$x^{(a)} = \begin{cases} 1 & \text{при } x = a \\ 0 & \text{при } x \neq a \end{cases}.$$

Анализ результатов предшествующих исследований, приводит к выводу, что предлагавшиеся многозначные функционально полные системы были обобщениями соответствующих двузначных функционально полных систем. Отсюда следует, что традиционная многозначная логика развивалась путем обобщения двузначной булевой логики на многозначный случай.

К сожалению, приходится констатировать, что обобщение двузначной логики на многозначный случай с использованием булева представления логических функций оказалось не очень удачным: это представление требует наличия физических элементов с числом различных состояний, равным значности логики, как и в двузначной логике. В связи с отсутствием таких природных элементов и неудавшимися попытками (по крайней мере, пока) создания работоспособных искусственных элементов практическое использование многозначных логик в булевом синтезе цифровых структур остается до сих пор проблематичным. Поэтому наиболее частым в современных исследованиях является применение аппарата многозначной логики для решения задач в смежных областях: передаче и обработке данных, распознавании образов и т.д. Это направление исследований наиболее широко представлено и в материалах упомянутого выше международного симпозиума по многозначной логике.

### III. ЛИНЕЙНЫЙ ПОДХОД К ОБОБЩЕНИЮ ДВУЗНАЧНОЙ ЛОГИКИ

Авторами настоящей работы разработан иной, отличный от булева, подход к синтезу двузначных цифровых структур, обобщению двузначных логических функций на многозначный случай и реализации многозначных элементов и структур [10, 11].

Теоретическое значение этого подхода состоит в применении для синтеза  $k$ -значных цифровых IP-блоков нового математического аппарата – линейной алгебры. Он отличается большим соответствием вербального (исходного) и математического (формального) описаний логических функций любой значности, а также минимальной избыточностью получаемых на его основе схемотехнических решений.

Прикладное значение этого подхода состоит в замене качественного представления значений логической функции количественным и связанной с этим заменой части булевых операций для представления логических функций алгебраическими операциями. Новая схемотехника и методы логического и схемотехнического проектирования позволяют получать на существующей элементной базе цифровые схемы с улучшенными технологическими и эксплуатационными характеристиками. Основные положения этого аппарата изложены в [11 - 12].

Логический синтез предполагает получение математического описания цифровой структуры с помо-

шью некоторого набора переменных и операций. Поэтому разработка правил обобщения должна начинаться с обобщения понятий переменных и операций.

*Обобщение переменных* производится на основе принципа полноты использования значности логики. Сущность этого принципа определяется следующими исходными моментами:

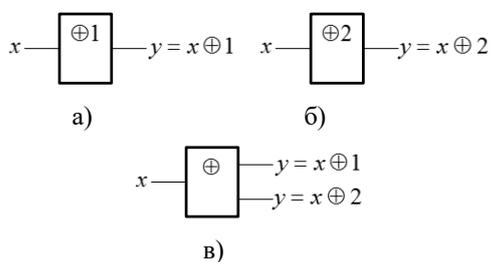
- в алгебраическом плане – логические операции могут выполняться только над переменными, имеющими одну и ту же область определения (существования);

- в комбинационных схемах – все входы и выходы схем равноценны в отношении использования значности переменных, то есть на любом входе и любом выходе допустимы любые значения сигналов в пределах значности логики;

- в последовательностных схемах – состояние элемента памяти должно характеризоваться набором *всех* допустимых значений выходных переменных в пределах значности логики (другими словами, элемент памяти должен иметь число выходов, равное значности логики).

Перечисленные исходные посылки выполняются в двузначной логике и должны быть сохранены при переходе к большей значности.

*Обобщение операций* производится с учетом логики обобщения переменных. Если классическое обобщение операций конъюнкции и дизъюнкции есть  $\min$  и  $\max$ , соответственно, то в предлагаемом подходе возможны несколько операций каждого типа. Например, трехзначные операции  $\min(x_1, x_2)$ ,  $\min(x_1, 2x_2^1)$ ,  $\min(2x_1^1, x_2)$ ,  $\min(2x_1^1, 2x_2^1)$ , где  $x_j^i = \min(i, j)$ , а коэффициент 2 при переменных понимается как  $k - 1$ , для двузначной конъюнкции будут эквивалентными. Точно также двузначной инверсии  $\bar{x} = x \oplus 1$  (в представлении Поста) соответствуют операции прямого и обратного циклического сдвигов.



**Рис. 1. Условные графические обозначения вариантов обобщения двузначной инверсии**

В этом случае многозначное обобщение инверсии можно представить, как множество элементов, реализующих различные многозначные обобщения инверсии, либо как элемент, реализующий все возможные многозначные обобщения операции инверсии. Так обобщение двузначной инверсии для трехзначной логики может быть представлено набором элементов,

изображенных на рис. 1а, б, либо элементом, являющимся некоторым объединением этих реализаций, показанным на рис. 1в.

Выбор варианта обобщения двузначной операции на многозначный случай определяется конкретной задачей.

#### IV. ПРИМЕНЕНИЕ ПРИНЦИПА ОБОБЩЕНИЯ К МНОГОЗНАЧНОЙ ЛИНЕЙНОЙ СХЕМОТЕХНИКЕ

Особенности схемотехнических решений многозначных цифровых структур в рамках предложенного подхода состоят в том, что, во-первых, в них появляются свойства, существование которых в двузначной логике обнаружить невозможно, а во-вторых – в том, что схемотехнические решения многозначных цифровых схем реализуются на существующих двузначных функциональных элементах. Рассмотрим некоторые из этих свойств на примере многозначных схем синтезированных с использованием принципа обобщения:

- полного трехзначного инвертора;
- трехзначного одноразрядного полного сумматора.

Полный трехзначный инвертор реализует три логических функции:

- повторения входного сигнала  $y_1 = x$ ,
- прямого циклического сдвига входного сигнала

$$y_2 = x \oplus 1 = [(1 \div x) + 2(x \div 1)],$$

- обратного циклического сдвига входного сигнала

$$y_3 = x \ominus 1 = x \oplus 2 = (x \div 1) + 2(1 \div x).$$

В последних выражениях символом  $\div$  обозначена операция усеченной разности.

Принципиальная линейная схема полного трехзначного инвертора на К-МОП-транзисторах приведена на рис. 2. Он реализует совокупность операций циклического сдвига входной переменной  $x \oplus 0$ ,  $x \oplus 1$ , ...,  $x \oplus (k - 1)$  (в нашем случае  $x \oplus 0$ ,  $x \oplus 1$ ,  $x \oplus 2$ ), комбинации выходных сигналов которых образуют полное множество выходных допустимых значений. Для обеспечения необходимости многократного использования выходных сигналов они размножены (в данном случае троекратно).

Следует отметить, что биполярный вариант этой (как и любой другой цифровой схемы) топологически идентичен К-МОП-варианту.

Одноразрядный двоичный сумматор – это логическая схема, на входы которой поступают значения двух разрядов складываемых чисел и переноса с выхода предыдущего разряда, а на выходе формируются значения суммы и переноса в следующий разряд. Если значения обоих разрядов складываемых чисел и переноса равны лог. «1», то на выходе сумматора формиру-

ется максимальное значение выходного кода – лог. «11».

Таблица 1

Результаты сложения чисел в различных системах счисления

Значение $k$	Код суммы при различных количествах максимальных значений слагаемых						
	2	3	4	5	6	7	8
2	10	11	100	101	110	111	1001
3	11	20	22	101	110	112	120
4	12	21	30	33	102	111	120
5	13	22	31	40	44	103	112
6	14	23	32	41	50	55	104
7	15	24	33	42	51	60	66

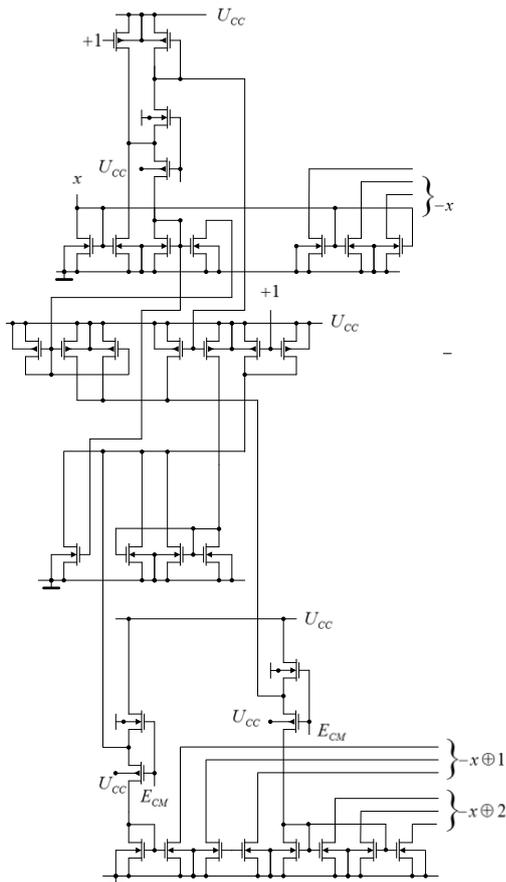


Рис. 2. К-МОП-вариант принципиальной схемы полного трехзначного инвертора

Обобщение структуры этой схемы зависит от интерпретации ее функционирования:

– понимая «11» как максимальное значение суммы трех двоичных сигналов (слагаемых данного разряда и предыдущего переноса) и обобщая его на многозначный случай многозначный одноразрядный сумматор можно также представить схемой суммирования трех  $k$ -значных сигналов;

– понимая «11» как « $k-1, k-1$ », можно рассматривать  $k$ -значный сумматор как схему одновременного суммирования  $k + 1$  чисел. Результаты такого суммирования для различных значностей приведены в табл. 1.

Здесь выделены ячейки таблицы, определяющие число входов сумматора, необходимое для формирования на его выходе значения суммы, представляемого кодом  $k-1, k-1$  при данной значности логики (основания системы счисления)  $k$ .

Анализ этой таблицы позволяет сделать некоторые выводы относительно структуры и эффективности многозначного обобщения двузначных сумматоров:

– все одноразрядные сумматоры можно разделить на предполные (аналоги двоичного полусумматора, с числом входов меньшим  $k + 1$ ), полные (с числом входов, равным  $k + 1$ ) и сверхполные (с числом входов, большим  $k + 1$ );

– с возрастанием значности логики повышается степень параллелизма процесса сложения (растет количество одновременно складываемых чисел).

Выполним линейный синтез одноразрядных полных двоичного и троичного сумматоров с использованием предлагаемого варианта обобщения двузначной логики (табл. 2).

Таблица 2

Таблица истинности двоичного сумматора

Сумма входных сигналов	Выходные сигналы	
	Перенос $p$	Сумма $s$
0	0	0
1	0	1
2	1	0
3	1	1

Булевы логические функции сумматора описываются, как известно, выражениями

$$p_+ = \bar{x}_1 x_2 p_- \vee x_1 \bar{x}_2 p_- \vee x_1 x_2 \bar{p}_- \vee x_1 x_2 p_- ,$$

$$s = \bar{x}_1 \bar{x}_2 p_- \vee \bar{x}_1 x_2 \bar{p}_- \vee x_1 \bar{x}_2 \bar{p}_- \vee x_1 x_2 p_- .$$

Линейные представления этих функций могут быть записаны в виде

$$p = \left( \sum_1^3 x_{ex} > 1 \right) = 1 \div \left( 2 \div \sum_1^3 x_{ex} \right) ;$$

$$s = \sum_1^3 x_{ex} \div 2p .$$

В этих выражениях и далее под  $x_{ex}$  понимается сумма разрядов складываемых чисел и переноса из предыдущего разряда. Справедливость этих выраже-

ний может быть подтверждена анализом содержимого табл. 2.

Принципиальная линейная схема двоичного сумматора, синтезированная на основе последних выражений, приведена на рис. 3.

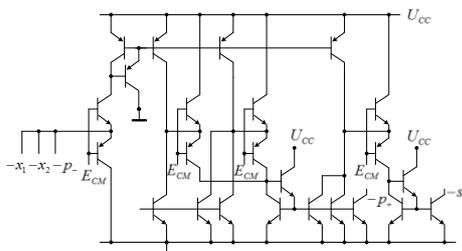


Рис. 3. Принципиальная линейная схема двоичного полного одноразрядного сумматора

Трехзначный сумматор, как и двузначный, может быть реализован как на основе полусумматоров, так и в виде полной одноразрядной схемы. Рассмотрим оба варианта синтеза.

Таблица 3

Таблица истинности троичного полусумматора

Сумма входных сигналов	Выходные сигналы	
	Полуперенос $hp$	Полусумма $hs$
0	0	0
1	0	1
2	0	2
3	1	0
4	1	1

Анализ таблицы приводит к представлению функций суммы и переноса в виде

$$hp = 1 \div (3 \div x_{ex});$$

$$hs = x_{ex} \div 3hp.$$

Соответствующая этим выражениям принципиальная схема (К-МДП-вариант) приведена на рис. 4.

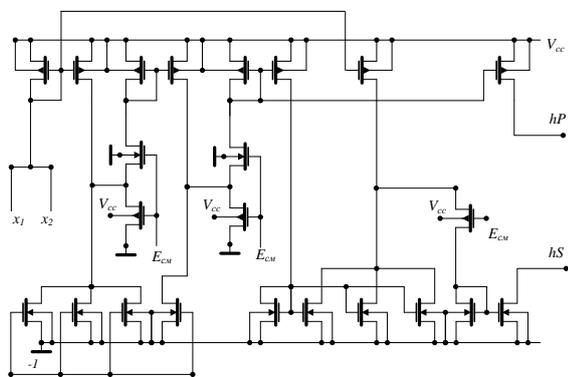


Рис. 4. Принципиальная схема полусумматора

Условное графическое изображение трехзначного полусумматора приведено на рис. 5 (символами  $hp$  и

$hs$  обозначены полуперенос и полусумма, соответственно), а структурная схема полного одноразрядного сумматора – на рис. 6.

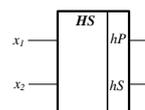


Рис. 5. Условное графическое обозначение троичного полусумматора

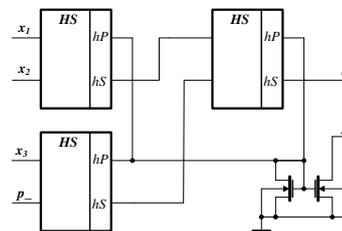


Рис. 6. Структурная схема троичного сумматора на полусумматорах

Функционирование одноразрядного троичного линейного сумматора иллюстрируется в табл. 4.

Таблица 4

Таблица истинности троичного сумматора

Сумма входных сигналов	Выходные сигналы	
	Перенос $P$	Сумма $S$
0	0	0
1	0	1
2	0	2
3	1	0
4	1	1
5	1	2
6	2	0
7	2	1
8	2	2

Реализуемые логические функции также запишем непосредственно из таблицы:

$$p = \left( \sum_1^4 x_{ex} > 2 \right) + \left( \sum_1^4 x_{ex} > 5 \right) =$$

$$= \left[ 1 \div \left( 3 \div \sum_1^4 x_{ex} \right) \right] + \left[ 1 \div \left( 6 \div \sum_1^4 x_{ex} \right) \right]$$

$$s = \sum_1^4 x_{ex} - 3p.$$

Принципиальная линейная схема троичного сумматора, синтезированная в среде Cadence на основе последних выражений, приведена на рис. 7, а временная диаграмма его работы – на рис. 8.

Сравнение схемотехнических решений двоичного и троичного сумматоров показывает, что последний из них действительно может рассматриваться как обобщение первой на многозначный случай. Более того,

сравнение логических функций, приведенных выше, позволяет сформулировать общий вид этих функций при любом  $k$  следующим образом

$$p = \sum_{i=1}^{k-1} \left[ 1 \div \left( i \cdot k \div \sum_{j=1}^{k+1} x_j \right) \right];$$

$$s = \sum_{j=1}^{k+1} x_j - k \cdot p.$$

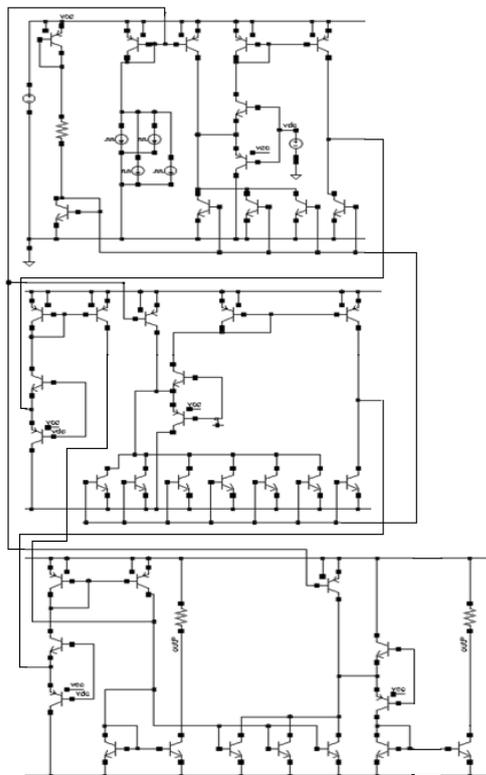


Рис. 7. Принципиальная линейная схема трючного полного одноразрядного сумматора

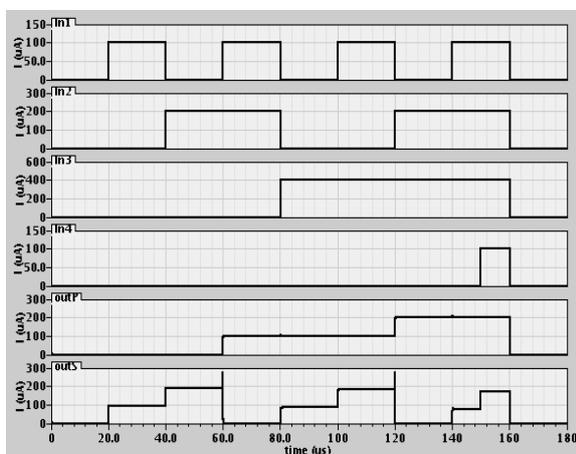


Рис. 8. Временная диаграмма работы трючного полного одноразрядного линейного сумматора

Результаты синтеза показывают на эффективность предложенного варианта обобщения и структурную идентичность схемных решений сумматоров при различных значностях логики. С ростом значности увеличивается количество одновременно складываемых чисел.

На основе разработанной методики могут быть синтезированы, в т.ч. на КМОП транзисторах, многие другие логические элементы – трехзначные дешифраторы, логические элементы  $\min(x_1, x_2)$ , схемы предполного и полного трехзначных сумматоров и др.

## V. ЗАКЛЮЧЕНИЕ

Предлагаемая в статье базовая концепция линейного логического синтеза цифровых IP-модулей сочетает в себе аналоговый подход к схемотехническому проектированию цифровых структур обработки информации с аналогово-цифровым (многозначным) представлением сигнала. В известной мере это является новой реализацией известных принципов построения цифровой элементной базы и методов обработки информации.

Приведенные примеры линейного логического синтеза предсказывают появление новых свойств и методов многозначной обработки данных, существование которых в двузначной логике невозможно в силу ее вырожденного характера.

Результаты проведенных исследований показывают, что при обобщении двузначных структур и методов обработки информации на многозначный случай необходимо соблюдать известную осторожность, поскольку различные варианты обобщения могут привести к кардинальным различиям в принципах создания многозначных цифровых устройств.

## ПОДДЕРЖКА

Исследование выполнено за счет гранта Российского научного фонда (проект № 16-19-00122).

## ЛИТЕРАТУРА

- [1] Томилин В.И. Физико-технологические основы макро-, микро- и наноэлектроники. М.: ФИЗМАТЛИТ, 2011. 783 с.
- [2] Многозначные логики и их применения: Логики в системах искусственного интеллекта. Под ред. Финна В.К. М.: УРСС, 2008. Т. 2. 240 с.
- [3] Карпенко А.С. Многозначные логики. Логика и компьютер. М.: Наука, 1997. Вып. 4. 223 с.
- [4] Epstein G. Multiple-valued logic design: an introduction. Bristol, 1993.
- [5] 2015 IEEE International Symposium on Multiple-Valued Logic (ISMVL). URL: [www.mvl.jp/ISMVL2015/](http://www.mvl.jp/ISMVL2015/) (дата обращения: 18.03.2016).
- [6] Post E.L. Introduction to a General Theory of Elementary Propositions // American Jour of Math., vol. 43, 1921, pp. 163 – 185.
- [7] Post E.L. Two-Valued Iterative System of Mathematical Logic // Annals Mathematics Studies, vol. 5, Princeton University Press, Princeton, N.J., 1941.

- [8] Hurst S.L. Multiple-Valued Logic - Its Status and Its Future // IEEE Trans. Comp., vol. C-33, № 12, 1984, pp. 1160 - 1179.
- [9] Яблонский С.В. Введение в дискретную математику: Уч. пособие для вузов / Под ред. В.А. Садовниченко. 3-е изд. М.: ВШ, 2002, 384 с.
- [10] Chernov N.I., Yugai V.Ya., Prokopenko N.N., Butyrlagin N.V. Basic Concept of Linear Synthesis of Multi-Valued Digital Structures in Linear Spaces // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013). Rostov-on-Don, Russia, September 27-30, 2013, Kharkov National University of Radioelectronics, pp. 146-149.
- [11] Chernov N.I. and Yugai V.Ya. Nonclassical Synthesis of Digital Structures by Tools of Analogous Circuits Engineering // Problems of Today's Analogous Circuits Engineering: The Collected Articles of IX International Scientific-Practical Seminar edited by N. N. Prokopenko, Shakhty, Rostov-on-Don Region, FSBEU HPE "SRSUES" Publishers, 2012, pp. 138 – 143.
- [12] Prokopenko N.N., Chernov N.I., Yugai V.Ya. Base Concept of Linear Synthesis multi-Valued Digital Structures within Linear Spaces. Proceedings of The IS & IT13 Congress. The Scientific Edition in four volumes. M., PhisMathLit, 2013, v. 1, pp. 284–289.
- [13] Rojas R., Hashagen U. The First Computers: History and Architectures. MIT Press, 2002. 472 p.

## Linear Synthesis of $k$ -valued Digital Structures: Principle of Generalization

N.N. Prokopenko<sup>1</sup>, N. I. Chernov<sup>2</sup>, V. Ya. Yugai<sup>2</sup>, N.V. Butyrlagin<sup>1</sup>

<sup>1</sup>Don State Technical University, prokopenko@sssu.ru

<sup>2</sup>Radio Engineering Institute of the SFU, chernovni@yandex.ru

**Keywords** — logical synthesis; two-valued logic; multi-valued logic; functionally complete system; linear algebra; linear space; basis matrix; current mirror; linear circuitry.

### ABSTRACT

The circuit microelectronic elements stock improvement measures are proposed to change the traditional body of mathematics of logic synthesis of digital IP-units (Boolean algebra) to another - linear algebra.

Linear algebra is an assemblage of the two mathematic structures: field enabling to build up basis vectors of linear space with the use of operations differing from linear space operations, and linear space with standard set of operations: algebraic addition of vectors and multiplication of a vector by a number. Such a structure provides certain freedom in choosing operations to form bases including the bases having the properties of functional elements. As this takes place, a series of useful properties is provided as follows:

- freedom in choosing operations while forming bases for implementing functional elements makes it possible to make an optimal choice of circuit engineering solutions of the base functional elements within the chosen technology;

- representation of a vector in linear space in the basis of interest (i.e. representation of logic function through the descriptions chosen for representation of the basic functional elements) can be considered as difference representation; in this case all the destabilizing factors affecting both of the difference components are subtracted, resulting in their effect reduction and dynamic range widening of normal operation of functional elements and IP-units taking everything into consideration;

- while choosing a more appropriate (for example, current) representation of a signal, the arithmetic operations of linear space on signals (addition, subtraction) are executed while wiring the elements, i. e. without using the hardware.

- current representation allows to form a multi-valued signal in the form of a sum of the two-valued elements that makes it possible to use two-valued functional elements to implement multi-valued digital circuits through the application of wiring to the elements to ‘sum up’ the double-valued signals;

- circuits engineering of current digital circuits is, in fact, analogous, which attracts widespread attention especially in creating analog-digital systems of ‘system-on-chip’ type, since suggests producing analog and digital parts of ‘system’ within unified technological cycle;

- while building up computer-aided control systems one is often forced to process current signals of multi-valued sensors and to provide logic transformations of current signals, for which current elements stock is ideally suited: there is no need in additional transformation of signals, thus increasing hardware costs, worsening frequency characteristics, etc.

Possibility of real logic synthesis and circuits engineering design of multi-valued elements stock on two-valued functional elements, i.e. transistors, is an advantage of linear algebra along with logic synthesis of two-valued digital structures having the improved technical characteristics.

Problem of synthesis of multi-valued elements stock is usually considered as a problem of generalizing the two-valued logic functions (operations, functionally complete systems, etc.) for multi-valued case. Some set of solutions in multi-valued logic corresponds to its solutions in two-

valued logic. As this takes place, a choice of some solution determines not only circuits engineering peculiarities, but system engineering ones of implementation of multi-valued digital devices.

One solution of the problem of generalizing two-valued logic to multi-valued one is possible even in Boolean algebra; however, practical importance of this fact is too small: development of multi-valued elements stock in Boolean logic is impossible due to the absence of functional elements having amounts of various states which are greater than two. For example, linear algebra allows to carry out logic synthesis and circuit engineering design of multi-valued elements stock; this being so, one solution of the problem of generalizing two-valued logic to multi-valued one in linear algebra is of practical importance.

The prime object of this work is demonstration of some peculiarities of linear algebra in generalizing two-valued operations and structures to multi-valued case and also logic synthesis of multi-valued digital structures using the way of generalizing put forward by us.

In connection with the available possibilities of implementation of multi-valued digital IP-units are some problems of their synthesis using the principle of generalizing analog two-valued structures. Analysis of the study results reveals that various essential filling of this principle results in multiple variants of generalizing two-valued digital structures to multi-valued ones.

The examples of the solution of the problem of generalizing two-valued structures to multi-valued ones are illustrated by the design results of two- and three-valued linear single-digit adders. On grounds of comparison of the circuits schematic and algorithms of functioning of the adders it is demonstrated that the adders may be divided into prefull, full, and superfull ones depending on the number of inputs. The general linear expressions have been determined for logic synthesis of such adders of any valuedness.

The time characteristics of the three-valued linear adder circuit operation demonstrate high efficiency of the obtained circuits engineering solution.

The base concept of linear logic synthesis of digital IP-modules that is put forward in this article combines analog approach to circuits engineering design of digital structures for processing data of the analog-digital (multi-valued) signal representation. To a certain extent, this is a new implementation of the known principles of building up digital elements stock and techniques of data processing.

The cited examples of linear logic synthesis make a prediction about an appearance of new properties and methods of multi-valued processing of data, the existence of which is impossible in two-valued logic by virtue of its degenerate nature.

The results of the studies demonstrate that while generalizing two-valued structures and techniques of data processing to multi-valued case it is necessary to follow a common known caution, considering that different variants of generalizing may result in cardinal distinctions in the principles of designing multi-valued digital devices.

#### SUPPORT

The research is carried out at the expense of the Grant of the Russian Science Foundation (project № 16-19-00122)

#### REFERENCES

- [1] Tomilin V.I. Fiziko-tehnologicheskie osnovy makro-, mikro- i nanoelektroniki. Moscow, FIZMATLIT, 2011. 783 p. (in Russian)
- [2] Mnogoznatchnye logiki i ih primeneniya: Logiki v sistemah iskusstvennogo intellekta. Pod.red. Finna V. Moscow, URSS, 2008. V.2. 240 p.
- [3] Karpenko A. S. Mnogoznatchnye logiki. Logika i komp'yuter. Moscow, Nauka, 1997. Vyp.4. 223p. (in Russian)
- [4] Epstein G., - Multiple-valued logic design: an introduction. Bristol, 1993.
- [5] ISMVL 2016, May 18-20, 2016, Sapporo, Japan. (ISMVL). Available at: [www.mvl.jp/ISMVL2016/](http://www.mvl.jp/ISMVL2016/) (accessed 18.03.2016).
- [6] Post E.L. Introduction to a General Theory of Elementary Propositions. //American Jour. of Math., vol. 43, 1921, pp. 163 – 185.
- [7] Post E.L. Two-Valued Iterative System of Mathematical Logic// Annals Mathematics Studies, vol. 5, Princeton University Press, Princeton, N.J., 1941.
- [8] Stanley L. Hurst. Multiple-Valued Logic - Its Status and Its Future // IEEE Trans. Comp., vol. C-33, No. 12, 1984, pp. 1160 - 1179.
- [9] Yablonskii S.V. Vvedenie v diskretnuyu matematiku: Utch. posobie dlya vuzov. / Pod.red. V. A. Sadovnichego. 3-e izd. Moscow, VSH, 2002, 384 p. (in Russian)
- [10] Basic Concept of Linear Synthesis of Multi-Valued Digital Structures in Linear Spaces / N.I. Chernov, V. Ya. Yugai, N.N. Prokopenko, N.V. Butyrlagin // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013). Rostov-on-Don, Russia, September 27-30, 2013. Kharkov National University of Radioelectronics. pp. 146-149.
- [11] Chernov N. I. and Yugai V. Ya., - Non-Classical Synthesis of Digital Structures by Tools of Analogous Circuits Engineering // Problems of Today's Analogous Circuits Engineering: The Collected Articles of IX International Scientific-Practical Seminar edited by N. N. Prokopenko, Shakhty, Rostov-on-Don Region, FSBEU HPE "SRSUES" Publishers, 2012, pp. 138 – 143. (in Russian)
- [12] Prokopenko N. N., Chernov N. I., Yugai V. Ya. - Base Concept of Linear Synthesis Multi-Valued Digital Structures Within Linear Spaces. Proceedings of The IS & IT13 Congress. The Scientific Edition in four volumes. M., PhisMathLit, 2013, v. 1, pp. 284-289.
- [13] Rojas R., Hashagen U. The First Computers: History and Architectures. MIT Press, 2002. 472 p.