

Анализ влияния размещения стандартных элементов и конфигурации сетки питания на топологическое проектирование блока микропроцессора

А.Ю. Лобанова, Л.В. Меньшенин

ОАО НПЦ «ЭЛВИС», alobanova@elvees.com

Аннотация — В статье рассмотрен способ распределенного размещения элементов на примере периферийного цифрового сложно-функционального блока микропроцессора для улучшения основных параметров сетки земли и питания, таких как устойчивость к проявлению эффекта электромиграции, уменьшение падения напряжения в ее цепях. Рассмотрены несколько конфигураций сетки земли и питания с одинаковым количеством использованного металла и выбрана лучшая из них по этим же параметрам с сохранением трассировочных ресурсов.

Ключевые слова — сетка земли и питания, падение напряжения, электромиграция.

I. ВВЕДЕНИЕ

При топологическом проектировании СБИС ставятся задачи увеличения производительности, уменьшения энергопотребления и занимаемой площади. Это происходит в условиях возрастающей конкуренции, поэтому актуальным является сокращение времени проектирования, повышение качества разрабатываемого изделия, более эффективное использование предоставленной площади и трассировочных ресурсов.

Современные САПР предлагают набор подходов к физическому проектированию кристаллов микросхем. Эффективное применение этих методов зависит от особенностей СБИС. Кроме повышения быстродействия, оптимизации которого посвящено много методов и средств при проектировании микросхемы [1], разработчики топологии стараются улучшить такие параметры сетки питания как обеспечиваемое ей падение напряжения и уменьшение вероятности проявления нежелательного эффекта электромиграции. Если эти параметры оставить без должного внимания, то работоспособность схемы может быть нарушена. Разработка системы цепей земли и питания при этом усложняется необходимостью обеспечения требуемого количества трассировочных ресурсов для сигнальной разводки. Это в полной мере относится к разработке микропроцессоров при постоянной тенденции к расширению их функциональной составляющей.

В данной работе на примере сложно-функционального блока микропроцессора 5562КИ024

будут рассмотрены некоторые особенности топологического проектирования, направленные на размещение элементов и конфигурацию сетки земли и питания, с целью:

- 1) сохранения сигнальных трассировочных ресурсов;
- 2) снижения вероятности проявления эффекта электромиграции;
- 3) уменьшения падения напряжения в цепях сетки земли и питания.

Рассматриваемый блок микропроцессора представляет собой сложно-функциональный периферийный цифровой блок авиационного интерфейса ARINC-429 (далее ARINC) [2]. Он содержит около 1,2 млн. транзисторов и разработан по проектным нормам 180 нм по технологии «Микрон Н8» (НСМО8D) 0.18мкмм ОАО «НИИМЭ и Микрон».

II. РАСПРЕДЕЛЕННОЕ РАЗМЕЩЕНИЕ ЭЛЕМЕНТОВ

Современные САПР, использующиеся для проектирования топологии микросхем, размещают элементы, исходя из ограничений по быстродействию и взаимных межблочных связей. Для минимизации длины этих связей САПР часто размещает элементы локально, не занимая при этом всю выделенную для этого площадь. На начальных этапах маршрута проектирования, таких как построение дерева синхронизации, оптимизация размещения без учета трассировки такое локальное расположение элементов может не вызывать проблем. При этом имеющиеся трассировочные ресурсы оцениваются неточно. Но на этапе трассировки и далее по маршруту такое «плотное» размещение может вызывать ошибки разводки и другие сложности, связанные с повышенной плотностью трассировки. А из-за нехватки места для размещения дополнительных элементов задержки этап исправления нарушений по времени удержания вероятнее всего будет проблемным. Все это может приводить к значительному увеличению времени проектирования.

Чтобы избежать подобных проблем при проектировании топологии микропроцессоров в ОАО НПЦ «ЭЛВИС» применяется распределенное размещение элементов основных крупных блоков,

таких как CPU, DSP и т.д. Также актуальным такое размещение элементов является для блоков, содержащих большое количество триггеров. Это необходимо учитывать особенно при использовании режима встроенного тестирования (DFT) [3, 4], когда все триггеры микропроцессора представляют собой один или несколько сдвиговых регистров, которые переключаются одновременно. При применении этого типа размещения элементов расположение одновременно переключающихся триггеров будет более равномерным по площади. Вследствие этого потребление тока будет более распределенным по системе земли и питания, что, в свою очередь, приведет к снижению вероятности появления эффекта электромиграции.

В данной работе рассмотрены различные варианты размещения логических элементов блока ARINC. Их распределение друг относительно друга на предоставленной площади осуществляется на значение $10X$ и по горизонтали, и по вертикали, где X – минимальная ширина элемента для используемой библиотеки. В нашем случае $X = 0.64$ мкм.

Кроме более равномерного распределения логических элементов при размещении рассмотрим размещение буферов и инверторов деревьев синхронизации. Структура тактовых сигналов оказывает большое влияние на вероятность проявления эффекта электромиграции, так как в режиме тестирования все деревья синхросигналов объединяются через мультиплексоры в один синхросигнал. Это приводит к значительному потреблению тока в этом режиме работы по всей площади микросхемы.

Значение, используемое для распределения по горизонтали для элементов деревьев синхронизации, равно 10 мкм, а по вертикали – 5 мкм. Эти значения, а также коэффициенты для распределения логических элементов получены эмпирическим путем. Их подбор сильно зависит от особенностей технологического процесса, используемой библиотеки элементов и особенностей блока. Отметим, что при малых значениях может не наблюдаться значительного улучшения трассировочной способности, уменьшения вероятности проявления эффекта электромиграции, а также количества нарушений по времени удержания, что также сказывается на времени проектирования микросистемных устройств.

С другой стороны, выбор чрезмерно большого значения коэффициентов для распределения элементов блока может привести к появлению таких проблем как значительное увеличение площади блока и ухудшение быстродействия. Это, в свою очередь, также может вызвать ухудшение трассировочной способности.

В ходе исследования было рассмотрено четыре варианта размещения элементов блока:

вариант I – распределенное расположение логических элементов и элементов дерева синхронизации,

вариант II – распределенное расположение логических элементов блока,

вариант III – распределенное расположение элементов дерева синхронизации,

вариант IV – нераспределенное расположение всех элементов.

Для всех этих подходов в САПР было выполнено формирование системы питания, соответствующее размещение, оптимизация быстродействия, построение деревьев синхронизации, трассировка, исправление нарушений по времени удержания. Затем проводился анализ трассировочных ресурсов, потребляемой мощности, падения напряжения в цепях земли и питания, а также значения превышения потребляемого удельного тока над максимально допустимым, что характеризует вероятность проявления эффекта электромиграции.

Блок ARINC содержит два тактовых сигнала: CLK1 и CLK2, асинхронных друг к другу. В табл. 1 представлены значения параметров деревьев синхросигналов, такие как количество элементов дерева синхронизации (буферов и инверторов) и количество уровней для всех вариантов размещения элементов блока.

Таблица 1

Параметры деревьев синхронизации CLK1 и CLK2 в зависимости от вариантов расположения элементов блока ARINC

Варианты расположения элементов	Количество элементов деревьев синхронизации CLK1/CLK2	Количество уровней деревьев синхронизации CLK1/CLK2
I	597/396	6/5
II	601/388	5/5
III	595/386	6/5
IV	567/389	5/5

Полученные результаты показывают увеличение количества элементов деревьев синхронизации, а также некоторое увеличение количества уровней дерева синхронизации для всех вариантов размещения по сравнению с нераспределенным. Это объясняется более удаленным размещением приемников от источника синхросигнала, а также необходимостью разнесения элементов деревьев синхросигналов друг от друга. Увеличение количества элементов дерева синхросигнала составляет в худшем случае около 6% относительно нераспределенного размещения.

Таблица 3

Количество нарушений по предельному удельному току через сегменты системы земли/питания для различных вариантов расположения элементов блока ARINC

Варианты расположения элементов	0,75-1	>1
I	2/3	0/0
II	2/2	1/0
III	2/3	0/1
IV	3/9	1/2

Отметим, что быстродействие блока во всех четырех случаях удовлетворяет требованиям ТЗ.

Анализ мощности для всех вариантов размещения элементов был выполнен для требуемого по ТЗ значения частоты переключения синхросигналов ($F_{clk1} = 200$ МГц, $F_{clk2} = 125$ МГц) и переключательной активности входов и триггеров, равной 0.2 на диапазоне 10 нс. Полученные значения представлены в табл. 2.

Для анализа величины падения напряжения на полученных значениях мощности предварительно были созданы специфичные представления библиотечных элементов на основе SPICE-списка цепей с экстрагированными паразитными параметрами.

Таблица 2

Мощность и падение напряжения в цепях земли и питания для различных вариантов расположения элементов блока ARINC

Варианты расположения элементов	Мощность, Вт	Vir-drop по земле, мВ	Vir-drop по питанию, мВ
I	1,207	18,72	18,83
II	1,215	20,36	20,36
III	1,197	24,28	24,33
IV	1,208	23,08	22,86

Как видно из полученных результатов, мощность в зависимости от вариантов размещения блока ARINC изменяется незначительно. Минимальное значение падения напряжения в цепях земли и питания соответствует распределенному расположению логических элементов блока и элементов деревьев синхросигнала. Это объясняется большей удаленностью друг от друга наиболее критичных потребителей тока в среднем по площади, поэтому нагрузка сетки земли и питания оказывается более распределенной, что уменьшает резистивную составляющую падения напряжения.

В табл. 3 приведено количество наихудших значений отношения удельных токов, протекающих через сегмент сетки земли и питания, к максимально допустимому удельному току через этот сегмент.

Значения в табл. 3, превышающие 1, соответствуют проявлению эффекта электромиграции. Варианты размещения, у которых значения в табл. 3 находятся в диапазоне 0,75-1 мы рассматриваем как варианты размещения с повышенной вероятностью проявления эффекта электромиграции при разбросе параметров технологического процесса.

Анализ значений отношений удельных токов показывает, что более устойчивым к проявлению эффекта электромиграции из рассмотренных вариантов расположения элементов является вариант с распределенным расположением логических элементов блока и элементов дерева синхронизации. Худшим из рассмотренных вариантов по этому критерию является нераспределенное размещение элементов.

Перед этапом трассировки САПР равномерно делит всю площадь блока на многочисленные локальные области, в которых оценивает количество имеющихся и требуемых для реализации сигнальной трассировки трексов во всех металлах в горизонтальном и вертикальном направлениях. Для анализа трассировочной способности исследовалось количество локальных областей с недостатком трексов для всех вариантов размещения. Для рассматриваемого блока во всех вариантах размещения максимальное количество недостающих трексов равно 5.

Отметим положительное влияние распределенного размещения логических элементов блока и элементов деревьев синхронизации на упрощение трассировочной способности, в сравнении с другими вариантами размещения. Это показано на диаграммах на рис. 1 и 2.

На этих рисунках представлено количество проблемных локальных областей с недостатком соответствующих трексов для трассировки в горизонтальном и вертикальном направлениях для рассматриваемых вариантов размещения элементов блока ARINC.

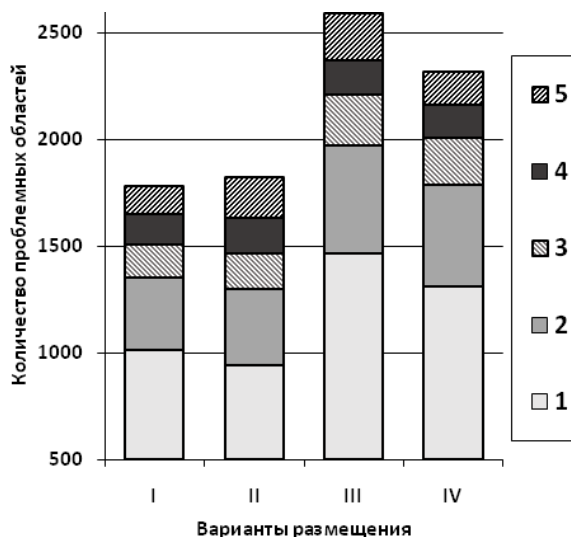


Рис. 1. Количество проблемных областей с недостатком трекров для трассировки в горизонтальном направлении для блока ARINC

В вертикальном направлении наблюдается нехватка значительно большего количества трассировочных ресурсов по сравнению с горизонтальным. Это объясняется тем, что в этом направлении большее число трекров занято сеткой земли и питания.

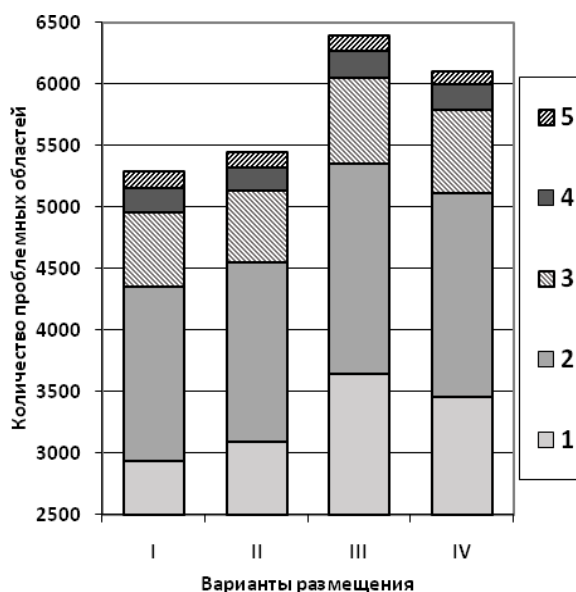


Рис. 2. Количество проблемных областей с недостатком трекров для трассировки в вертикальном направлении для блока ARINC

Таким образом, на примере рассматриваемой реализации блока ARINC показано, что распределенное расположение логических элементов блока и элементов деревьев синхронизации

обеспечивает улучшение таких важных параметров топологического представления схемы, как падение напряжения в цепях земли и питания, снижение вероятности проявления эффекта электромиграции, улучшение трассировочной способности. Поэтому применение этого способа размещения позволяет достигать целевых параметров по трассировке в более короткий срок.

Стоит отметить и недостаток данного способа размещения в виде увеличения количества элементов деревьев синхронизации. Но, как показывает практика использования этого вида размещения на проектной норме 180 нм, среднее увеличение этого количества составляет не более 5%.

III. ВЫБОР КОНФИГУРАЦИИ СЕТКИ ЗЕМЛИ И ПИТАНИЯ

Проектирование системы земли и питания, устойчивой к большим просадкам напряжения, является очень важной задачей для разработчиков топологии микросхем, так как падение напряжения питания может приводить к снижению быстродействия и даже потере работоспособности схемы [5].

Падение напряжения питания показано в следующей формуле [6]:

$$\Delta V = IR + L \frac{dI}{dt},$$

где IR – резистивное падение напряжения, $L(dI/dt)$ – падение напряжения на индуктивной составляющей цепи.

В цепях защиты требуемого уровня напряжения от значительных просадок при одновременном переключении большого количества элементов, необходимо обеспечить схему развязывающей емкостью достаточного номинала для уменьшения значения пиковых просадок напряжения [7, 8].

Развязывающая емкость делится на 2 типа: внутренняя и специально введенная [5]. Под специально введенной развязывающей емкостью обычно подразумевают емкость, полученную определенным подключением МОП-транзистора [5].

Внутренняя емкость состоит из нескольких типов паразитных емкостей [5]:

- 1) емкости элементов, такой как емкость затвористок, если один из терминалов подключен к земле или питанию;
- 2) емкости между сигнальными проводниками и проводниками земли/питания;
- 3) емкости между сигнальными проводниками, находящимися под различными потенциалами;
- 4) емкости между проводниками земли и питания.

Емкость сетки земли и питания также состоит из нескольких составляющих [7]:

1) емкости перекрытия, которую образуют верхняя поверхность проводника в одном металле с нижней поверхностью проводника в другом металле;

2) емкости, образованной боковой поверхностью проводника в одном металле и верхней/нижней поверхностью проводника в другом металле;

3) боковой емкости, образованной между боковой поверхностью проводника в одном металле и боковой поверхностью проводника в этом же металле.

Поэтому выбор оптимальной структуры сетки земли и питания должен вестись не только по параметрам наименьшего падения напряжения, но и с учетом величины ее развязывающей емкости.

Стандартные библиотечные элементы содержат в себе шины земли и питания, выполненные обычно в самых низких слоях металлизации. Устройство этих шин в данной работе не рассматривается. К шинам в стандартных элементах обычно подсоединяется регулярная структура, состоящая из направляющих в верхних металлах, которые подводят ток от внешних источников питания. В литературе [6, 7] даются рекомендации по структуре сетки земли и питания: направляющие должны быть узкими и частыми. Но слишком узкие направляющие могут вызвать эффект электромиграции.

Для выбора более эффективной структуры сетки земли и питания с одинаковым количеством использованного металла для проектных норм уровня 180 нм с 6 металлами было проанализировано несколько вариантов структур по таким основным параметрам, как значение падения напряжения, вероятность возникновения эффекта электромиграции, значение развязывающей емкости сетки, а также трассировочные способности на блоке ARINC.

Верхние металлы M5 и M6, соединенные между собой, во всех вариантах представляют собой регулярную сетку с одинаковой шириной проводника y и шагом x между трассами одного потенциала. Расстояние между проводниками земли и питания составляет $x/2$. Металл M6 имеет приоритетным вертикальное направление, а M5 – горизонтальное.

Направляющие в металле M4 непосредственно связаны с вышележащими направляющими в M5, а также через несколько уровней переходных отверстий ниже соединяются с шинами земли и питания библиотечных элементов в M1.

В работе исследовались различные конфигурации направляющих из M4. Вариант 1 показан на рис. 3 и представляет собой регулярную сетку из M4 с равными расстояниями $x/2$ между питанием VDD и землей GND. Ширина направляющих равна величине z . Отметим, что на рис. 3-6 показаны только направляющие в металлах M4 и M6.

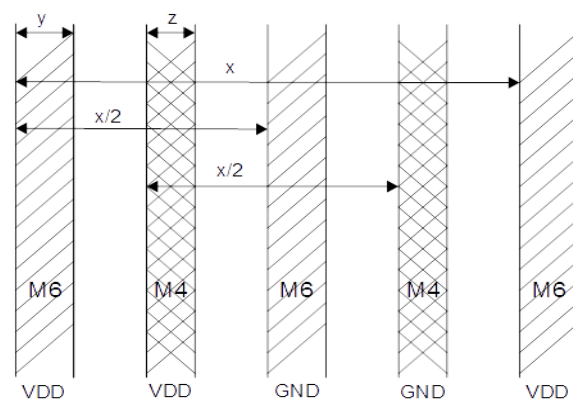


Рис.3. Вариант 1 расположения направляющих сетки земли и питания

Вариант 2 сетки земли и питания представлен на рис. 4. По сравнению с вариантом 1 в этой структуре составляющая емкости перекрытия, образованная металлом M6 под одним потенциалом и находящимся под ним металлом M4 под другим потенциалом, должна быть больше.

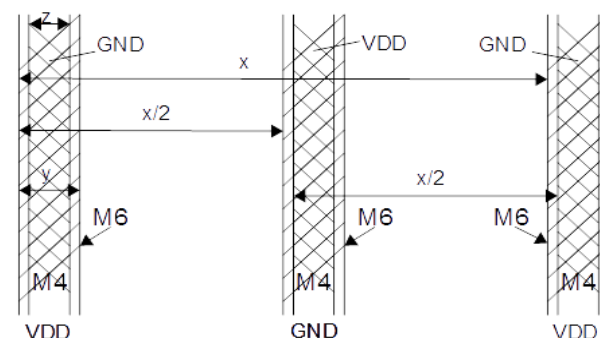


Рис.4. Вариант 2 расположения направляющих сетки земли и питания

Вариант 3 сетки земли и питания показан на рис. 5. Направляющие из металла M4 имеют такую же ширину, как и в предыдущих случаях, но располагаются непосредственно близко друг к другу.

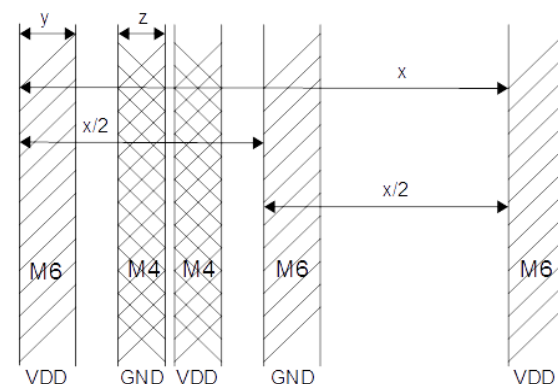


Рис.5. Вариант 3 расположения направляющих сетки земли и питания

В последнем исследуемом варианте сетки земли и питания, представленном на рис.6, ширина

направляющих из M4 была уменьшена вдвое, но шаг между ними увеличен также вдвое. Из всех рассмотренных вариантов в нем должно быть самое большое значение боковой составляющей развязывающей емкости.

Отметим, что во всех рассмотренных вариантах количество металла, используемого для сетки земли и питания, одинаково. Количество треков для сигнальной трассировки не меняется. Ширина направляющих выбрана таким образом, чтобы количество трекков для трассировки было целым.

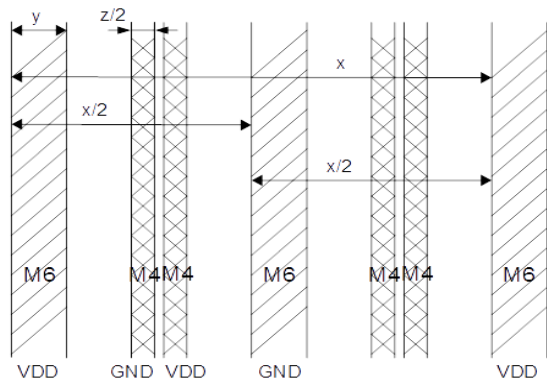


Рис.6. Вариант 4 расположения направляющих сетки земли и питания

Было проведено исследование развязывающих емкостей представленных вариантов сеток земли и питания. Далее была рассчитана динамическая мощность блока ARINC, сделан анализ цепей земли и питания. Как видно из полученных значений, представленных в табл. 4, максимальное значение развязывающей емкости сетки земли и питания соответствует варианту 4 сетки.

Минимальное значение принадлежит варианту 1 сетки земли и питания. Но, если проанализировать долю развязывающей емкости сетки земли и питания от общей развязывающей емкости блока ARINC, то она составляет около 9-10%. Разница между наименьшим и наибольшим значением равна 12%.

Таблица 4

Значения развязывающей емкости для различных вариантов сетки земли и питания и общей развязывающей емкости блока ARINC

Варианты сетки земли и питания	Развязывающая емкость сетки земли и питания, нФ	Общая развязывающая емкость, нФ
1	0,141	1,580
2	0,144	1,570
3	0,142	1,588
4	0,158	1,602

Минимальное значение падения напряжения при одинаковых условиях соответствует первому варианту конфигурации сетки земли и питания, как видно из табл. 5.

Таблица 5

Мощность и падение напряжения земли и питания для различных вариантов сетки земли и питания блока ARINC

Варианты сетки земли и питания	Мощность, Вт	Vir-drop по земле, мВ	Vir-drop по питанию, мВ
1	1,207	18,72	18,83
2	1,215	20,87	20,56
3	1,214	20,59	20,29
4	1,214	20,84	20,46

Исходя из данных, представленных в табл. 6, можно сделать вывод, что наилучшим вариантом по вероятности возникновения эффекта электромиграции является вариант 4 сетки земли и питания. Это объясняется малой шириной направляющих в M4.

Таблица 6

Количество нарушений по предельному удельному току через сегменты системы земли/питания для ее различных вариантов на блоке ARINC

Варианты сетки земли и питания	0.75-1	>1
1	2/3	0/0
2	2/3	0/0
3	2/3	0/0
4	37/4	16/6

Для получения более полной картины о состоянии топологических параметров сетки земли и питания был проведен анализ трассировочных ресурсов блока для всех четырех вариантов. Полученные результаты представлены на диаграммах на рис. 7 и рис. 8.

Из анализа полученных данных видно, что худшим является вариант 3 сетки земли и питания. Это объясняется тем, что близко стоящие направляющие в M4, довольно часто соединенные с M1, локально перекрывают большое количество трекков, что приводит к проблемам по трассировке.

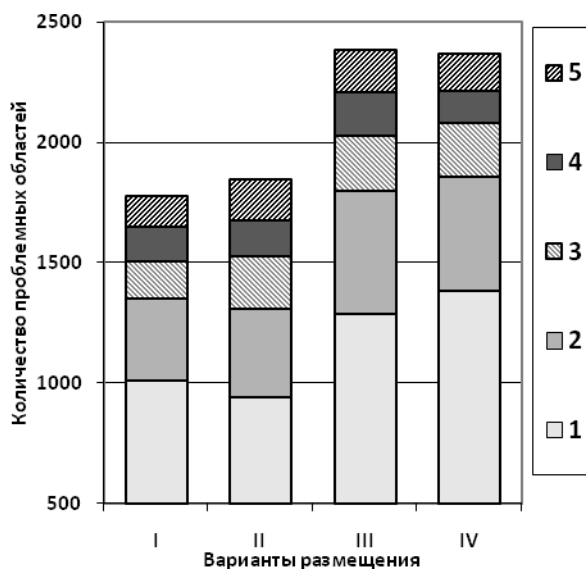


Рис. 7. Количество проблемных областей с недостатком трекров для трассировки в горизонтальном направлении для блока ARINC

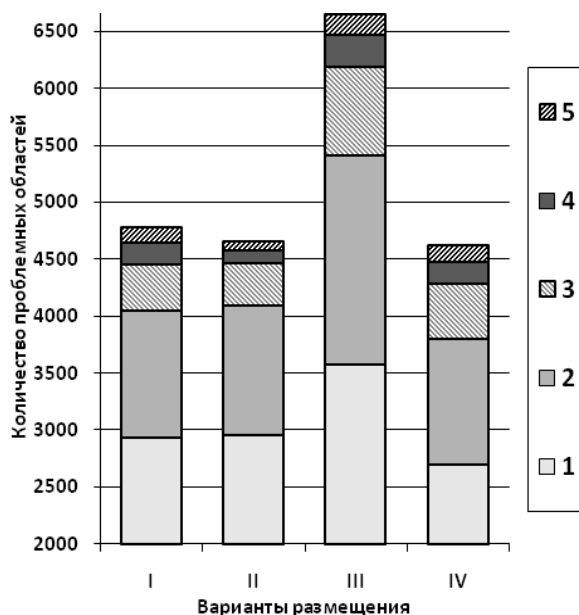


Рис. 8. Количество проблемных областей с недостатком трекров для трассировки в вертикальном направлении для блока ARINC

Но, как показывает наша практика, применение первого варианта сетки земли и питания для данного технологического процесса является наиболее универсальным, так как обеспечивает комбинацию приемлемых параметров, таких как минимальное падение напряжения, пониженная вероятность возникновения эффекта электромиграции, а также лучшие трассировочные ресурсы.

Такое сочетание параметров может оказаться наиболее полезным в современных микропроцессорах, так как в них наблюдается тенденция внедрения блоков, осуществляющих массивно-параллельное вычисление [9]. К таким блокам можно отнести блоки кодирования/декодирования видео большого разрешения (4K), FFT (Fast Fourier Transform), вычислительные ядра на основе архитектуры нейронных сетей. Можно предположить, что из-за большой связности коммутационного графа таких блоков применение сетки земли и питания, представленной в вариантах 2 и 3, с большой вероятностью может вызвать проблемы с трассировкой (а как следствие и проблемы по DRC и увеличение времени трассировки) из-за большого количества локально занятого под сетку металла. В варианте 1 трассировочные ресурсы более равномерно распределены по площади, что позволяет осуществить более качественную трассировку.

С точки зрения развязывающей емкости сетки земли и питания вариант 1 хоть и несколько хуже варианта 2 и 3, но, учитывая общий вклад этого типа емкости в емкость всего блока, мы считаем, что этот недостаток не должен являться решающим в выборе из этих четырех вариантов. Так, например, развязывающая емкость сетки земли и питания микропроцессора 1892BM15Ф [10] (около 60 млн. транзисторов), выполненного по проектным нормам 180 нм, равна 8,06 нФ, а общая развязывающая емкость равна 50,63 нФ.

IV. ЗАКЛЮЧЕНИЕ

В статье приведен способ распределенного размещения логических элементов и элементов дерева синхронизации, позволяющий повысить устойчивость сетки земли и питания к проявлению эффекта электромиграции. Также показано уменьшение падения напряжения сетки земли и питания с улучшением качества трассировочных ресурсов.

Проведен сравнительный анализ различных конфигураций сетки земли и питания с одинаковым количеством использованного металла. Выбран вариант, обеспечивающий улучшение по комплексу параметров топологического проектирования микропроцессоров с использованием блоков массивно-параллельного вычисления.

ЛИТЕРАТУРА

- [1] Kahng A.B., Lienig J., Markov I.L., Hu J. VLSI Physical Design: From Graph Partitioning to Timing Closure // Springer. 2011. P. 250-257.
- [2] URL: http://aviftech.com/files/2213/6387/8354/ARINC429_Tutorial.pdf (дата обращения: 21.02.2016)
- [3] Girard P. Survey of low-power testing of VLSI circuits // IEEE Design & Test of Computers. 2002. V. 19. P.80-90.
- [4] EDA for IC System Design, Verification, and Testing / editors, Louis Scheffer, Luciano Lavagno, Grant Martin // Taylor & Francis Group. 2006. ch.21. P. 1-36.

- [5] Renatas Jakushokas, Mikhail Popovich, Andrey V. Mezhiba, Eby G. Friedman. Power Distribution Networks with On-Chip Decoupling Capacitors // Second Edition. Springer. 2011. P. 109-117.
- [6] Andrey V. Mezhiba, Eby G. Friedman. Power Distribution Networks in High Speed Integrated Circuits // Springer. 2004. P. 8-13.
- [7] Qing K. Zhu. Power Distribution Network Design for VLSI // John Wiley&Sons Inc., Hoboken. New Jersey. 2004. P. 4-12.
- [8] Piguet Ch. Low-Power CMOS Circuits. Technology, Logic Design and CAD Tools // Taylor & Francis Group. 2006. Ch.17. P. 6-13.
- [9] B. Parhami. Introduction to Parallel Processing. Algorithms and Architectures // Kluwer. 2002.P. 45-61.
- [10] URL: [http:// multicore.ru](http://multicore.ru). (дата обращения: 20.02.2016)

The impact of standard cells placement and power grid configuration on the layout design of a microprocessor unit

A.Y. Lobanova, L.V. Menshenin

Electronic VLSI Engineering & Embedded Systems (ELVEES) R&D center of Microelectronics,
alobanova@elvees.com

Keywords — Power grid, ground grid, IR voltage drop, electromigration reliability.

capacitance of the power grid were analyzed for all abovementioned cases.

ABSTRACT

Physical designers of microprocessors always try to improve parameters of the chip power grid. During the layout design they try to reduce IR voltage drops and to minimize the probability of the electromigration effects. Otherwise the intended operation of the chip could be disrupted. The task is complicated by the need to ensure the sufficient amount of the routing.

In this paper the customized methods of standard cell placement and power grid layout are described on example of the ARINC-429 interface controller block layout design. These methods are aimed at preservation of the sufficient routing resources while minimizing IR-drops and electromigration risks.

Four variants of the standard cells placement inside of the block were considered. The analysis and the comparison have shown that evenly distributed logic cells and clock tree buffers result in the best layout parameters.

The four configurations of power grid on 6-metal technology were also investigated. They all take the same amount of metal and trace resources. The analysis of the obtained data allowed to define the best configuration for use in the complex-function microprocessor blocks like massively parallel computation. The electromigration risk, IR voltage drops, routing resources and decoupling

REFERENCES

- [1] Kahng A.B., Lienig J., Markov I.L., Hu J. VLSI Physical Design: From Graph Partitioning to Timing Closure // Springer. 2011. P. 250-257.
- [2] URL: http://aviftech.com/files/2213/6387/8354/ARINC429_Tutorial.pdf (accessed 21.02.2016)
- [3] Girard P. Survey of low-power testing of VLSI circuits. IEEE Design & Test of Computers. 2002. 19, P. 80-90.
- [4] EDA for IC System Design, Verification, and Testing / editors, Louis Scheffer, Luciano Lavagno, Grant Martin. Taylor & Francis Group, 2006. ch.21. P. 1-36.
- [5] Renatas Jakushokas, Mikhail Popovich, Andrey V. Mezhiba, Eby G. Friedman. Power Distribution Networks with On-Chip Decoupling Capacitors // Second Edition. Springer. 2011. P. 109-117.
- [6] Andrey V. Mezhiba, Eby G. Friedman. Power Distribution Networks in High Speed Integrated Circuits // Springer. 2004. P. 8-13.
- [7] Qing K.Zhu. Power Distribution Network Design for VLSI // John Wiley&Sons Inc.,Hoboken. New Jersey.2004. P.4-12.
- [8] Piguet Ch. Low-Power CMOS Circuits. Technology, Logic Design and CAD Tools // Taylor & Francis Group. 2006. Ch.17. P. 6-13.
- [9] B. Parhami. Introduction to Parallel Processing. Algorithms and Architectures // Kluwer. 2002. P. 45-61.
- [10] URL: [http:// multicore.ru](http://multicore.ru). (accessed 20.02.2016)