

Особенности экспериментальных методов исследования микросхем памяти с помехоустойчивым кодированием данных

А.Б. Боруздина¹, М.С. Темирбулатов³, А.А. Печенкин^{1,2}, А.В. Уланова¹, И.Б. Яшанин⁴,

В.И. Эннс³, А.В. Яненко¹, А.И. Чумаков¹

¹Национальный исследовательский ядерный университет НИЯУ МИФИ,

² АО «ЭНПО СПЭЛС», abbor@spels.ru,

³АО «НИИМЭ и Микрон», mtemirbulatov@mikron.ru

⁴ ФГУП «ФНПЦ НИИИС им.Ю.Е.Седакова»

Аннотация — В работе проведен анализ возможных подходов к проведению испытаний микросхем СОЗУ, содержащих встроенные схемы коррекции и исправления информации, на стойкость к воздействию отдельных ядерных частиц (ОЯЧ) по эффектам сбоев. Рассмотрена эффективность применения подхода, предлагаемого фирмой Aeroflex, приведены экспериментальные результаты исследований микросхемы СОЗУ емкостью 16 Мбит при воздействии тяжелых заряженных частиц (ТЗЧ) и источников сфокусированного лазерного излучения.

Ключевые слова — логические многократные сбои (MBU), физические многократные сбои (MCU) SRAM, коррекция информации.

I. ВВЕДЕНИЕ

Микросхемы памяти в космическом пространстве подвергаются локальному ионизирующему воздействию частиц, что может приводить к возникновению эффектов сбоев, проявляющихся в виде потери хранимых данных [1-4]. Вероятность искажения данных тем выше, чем больше период хранения информации.

Одной из мер повышения сбоеустойчивости для микросхем оперативной памяти является использование помехоустойчивого кодирования данных, периодическая проверка и перезапись данных с исправлением ошибок. Данный режим в иностранной терминологии называется scrub [5, 6]. Периодичность перезаписи определяется интенсивностью одиночных сбоев и требованиями по средней длительности хранения информации без потерь.

Постоянные запоминающие устройства, хотя это менее востребовано разработчиками аппаратуры, также могут оснащаться элементами исправления ошибок при считывании данных. Наиболее оптимальным и приемлемым является применение кода Хэмминга, позволяющего однозначно обнаруживать двойные и исправлять одиночные ошибки в логическом слове. Использование более

сложных схем исправления сбоев кратностью 2 и более приводит к необоснованным усложнениям электрических схем и программ их функционального контроля.

В работе представлены результаты экспериментальных исследований сбоеустойчивости микросхем СОЗУ со встроенной коррекцией при включенной и отключенной коррекции информации. Рассмотрена применимость расчетного метода [7, 8] по совокупности оценок, полученных при проведении экспериментов на ускорителях ионов и протонов, а также источников сфокусированного лазерного излучения.

II. ОЦЕНКА ВЕРОЯТНОСТИ МС В ЛОГИЧЕСКИХ СЛОВАХ В МИКРОСХЕМАХ С КОРРЕКЦИЕЙ ИНФОРМАЦИИ

В микросхемах перезаписываемого запоминающего устройства (ЗУ) даже для хорошо продуманной системы с помехоустойчивым кодированием всегда возможно возникновение логических многократных сбоев (МС) – сбоев, которые возникают в одном логическом слове (от нескольких воздействий) и не могут быть скорректированы.

Вероятность МС для массива логических слов приближается к вероятности сбоя кратности 2 и составляет (при $W \ll 1$):

$$W \approx N \cdot D \cdot [(Z-0,5) \cdot F \cdot p]^2/2, \quad (1)$$

где W – вероятность логического МС (за установленный интервал времени полной перезаписи данных, например, для системы scrub); Z – размер логического слова, включающего также код Хэмминга и бит четности; p – вероятность сбоя бита в условиях эксплуатации; F – отношение интенсивностей ($F = 1$ для режима эксплуатации и $F > 1$ для режима испытания); $F \cdot p = q$ – вероятность сбоя бита ($p = q$ при эксплуатации); D – количество логических слов в микросхеме; N – количество интервалов времени за срок эксплуатации или за время испытаний.

Как следует из формулы (1) отношение $W/(F \cdot p)^2$, является константой, зависящей от размера логического слова, и пропорционально D и N. Ряд значений для данного отношения приведен в таблице 1.

Из таблицы, в частности, следует, что переход от логического слова с 32 битами данных к логическому слову с 4 битами данных дает уменьшение вероятности МС почти в 3,3 раза, увеличивая объем требуемой памяти примерно в 1,6 раза. При этом ощутимо снижаются затраты на вычисление битов коррекции и исправление одиночной ошибки.

Как правило, вероятность логических МС, вызванных несколькими частицами, во время эксплуатации оказывается крайне малой величиной, чего нельзя сказать о вероятности МС при испытаниях в плотном потоке частиц. Система коррекции одиночных ошибок при таких испытаниях оказывается неэффективной или требующей снижения плотности потока. Следствием второго оказывается увеличение времени испытания до величин, превышающих 10 часов. Это приводит к необходимости разработки специальных методик проведения испытаний к одиночным воздействиям для микросхем с коррекцией информации.

III. ПРОБЛЕМЫ ИСПЫТАНИЙ МИКРОСХЕМ ПАМЯТИ С ПОМЕХОУСТОЙЧИВЫМ КОДИРОВАНИЕМ

Испытания микросхем, в которых не применяется система защиты информации от сбоев при воздействии ТЗЧ, сводятся к исследованию зависимости сечения одиночных сбоев (ОС) от величины линейных потерь энергии (ЛПЭ) частицы. В отношении объектов со встроенной функцией коррекции информации неправомерно оперировать стандартными параметрами чувствительности – порогом возникновения эффектов сбоев и сечением насыщения, т.к. в случае включенной схемы коррекции оба эти параметра будут зависеть от плотности потока частиц. Основным параметром, который должен быть определен при испытаниях, является пороговое значение ЛПЭ возникновения эффектов логических многократных сбоев (МВЕ) – сбоев, которые не будут скорректированы. Источниками возникновения логических МС могут быть как сбои в управляющей логике, так и сбои в накопителе [3, 9, 10].

Объектами исследования с целью иллюстрации результатов, получаемых при регистрации сбоев в микросхемах памяти с коррекцией при воздействии ОЯЧ, являлись микросхемы СОЗУ, изготовленные по объемной КМОП технологии 180 нм. Микросхема содержит в себе встроенные схемы коррекции и исправления ошибок.

Исследования проводились на испытательном стенде «ИС ОЭ ВЭ» Роскосмоса (Филиал ОАО «ОРКК» – «НИИ КП») на базе циклотрона «У-400М» (ЛЯР ОИЯИ, г. Дубна Московской области) при воздействии тяжелых заряженных частиц (ТЗЧ) и

синхроциклотроне ФГБУ «ПИЯФ» (г. Гатчина) при воздействии протонов с энергией 1 ГэВ.

Исследования с использованием лазерного источника проводились на установке «ПИКО-3» (длина волны 1,06 мкм, длительность импульса 70 пс) в Национальном исследовательском ядерном университете «МИФИ» [11, 12].

А. Результаты оценки параметров чувствительности при включенной коррекции

Типичные значения плотности потока при проведении экспериментальных исследований на стойкость к воздействию ТЗЧ варьируются от 10^3 до 10^5 частиц/см²·с⁻¹ [13]. Для оценки применимости стандартных подходов были проведены эксперименты при плотностях потока ионов 50 и более 200 частиц/см²·с⁻¹ для микросхем СОЗУ 16М при включенных функциях коррекции и исправления информации (рисунок 1). Видно, что оценка порога возникновения эффекта при включенной коррекции сильно зависит от плотности потока воздействия.

Проведение испытаний с включенной коррекцией требует минимизации плотности потока до значений, приближенных к условиям эксплуатации – не выше 1...10 частиц/см²·с⁻¹. Такие эксперименты не реализуемы на большинстве испытательных стендов из-за большой длительности.

Полученные экспериментальные результаты свидетельствуют о том, что применение стандартного подхода не позволяет дать оценку частоты возникновения событий для заданных условий эксплуатации на орбите из-за существенно завышенной плотности потока при эксперименте.

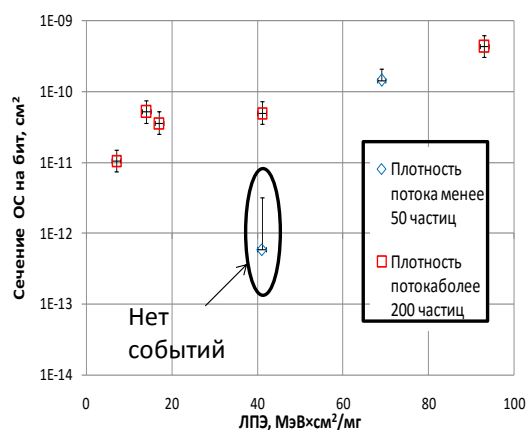


Рис. 1. Результаты экспериментальных исследований микросхем СОЗУ 16М с включенными функциями коррекции и исправления информации при плотностях потока 50 частиц/см²·с⁻¹ и более 200 частиц/см²·с⁻¹

Таблица 1

Значение $W/(F \cdot p)^2$ для 4 байт данных в зависимости от размера логического слова при $N = 1$

Число бит данных в логическом слове	Число бит коррекции* (с битом четности)	Размер логического слова Z	Количество логических слов N для хранения 4 байт	Объем памяти для хранения 4 байт данных	Избыточность (для хранения 4 байт), %	Значение $W/(F \cdot p)^2$,
4	4	8	8	64	50,0	225
8	5	13	4	52	38,5	313
16	6	22	2	44	27,3	462
32	7	39	1	39	17,9	741

В. Расчетный метод оценки

Альтернативным способом оценки чувствительности к сбоям является расчетный метод оценки частоты сбоев [7, 8]. В основе расчетного метода лежит утверждение, что чем меньше плотность потока частиц, тем меньше частота коррекции, при которой все возникающие сбои будут исправлены. Для проведения оценки частоты сбоев согласно данному методу необходимо проведение следующих экспериментальных этапов:

- 1) определение чувствительности ячеек памяти накопителя при отключенных функциях коррекции и исправления информации. Расчет частоты событий (fSEU).
- 2) Расчет числа ошибок от частоты скрабирования при фиксированной плотности потока согласно выражению:

$$E_{cp_k} = E_{cp} \cdot (t_k / t), \quad (2)$$

где t – интервал тестирования – промежуток времени, за который набирается статистика произошедших событий при постоянной плотности потока частиц, E_{cp_k} – среднее число МС при включенных схемах коррекции и исправления ошибок, наблюдаемое в ходе испытаний за интервал тестирования; E_{cp} – среднее число ОС при выключенных схемах коррекции и исправления ошибок, наблюдаемое в ходе испытаний за интервал тестирования; t_k – промежуток времени между двумя циклами коррекции по одному и тому же адресу при определенной частоте коррекции ошибок.

- 3) Проведение эксперимента в диапазоне частот скрабирования при фиксированной плотности потока.
- 4) Сопоставление данных, полученных на этапах 2 и 3 (рисунок 2). В случае если экспериментальные оценки лежат выше расчетной кривой, микросхема считается чувствительной к эффектам многократных сбоев, тогда расчетный метод не может быть применен.
- 5) Расчет частоты возникновения сбоев в логических словах (МВЕ) на орбите согласно формуле (2), основываясь на данных, полученных при выполнении пункта 1:

$$f_{МВЕ_k} = f_{SEU}^2 \cdot (t_k / N), \quad (3)$$

где $f_{МВЕ_k}$ – частота сбоев с включенной коррекцией и исправлением ошибок (соответствует частоте возникновения в слове двух и более ОС, N – число используемых ячеек памяти).

На рисунке 2 представлены результаты выполнения этапа 4 для микросхем СОЗУ 16М при воздействии ионов криптона и протонов с энергией 1 ГэВ. Видно, что экспериментальные оценки числа МС лежат ниже расчетной кривой, что соответствует условию применения расчетного метода.

Однако использование описанного расчетного метода не позволяет проверить два возможных источника формирования логических МС:

- 1) возникновение МБУ в результате МСУ;
- 2) сбой в работе контроллера EDAC: может приводить к наличию временных ошибок при считывании информации.

Подтверждение стойкости к данным источникам ошибки с использованием ускорителей ионов требует проведения экспериментов с набором флюенса не менее 10^7 частиц/см² [13] при низких плотностях потока в режиме с отключенной коррекцией информации и соответствующем этапу 3 расчетного метода. Альтернативным способом является подтверждение стойкости к данным 2 видам ошибки в ходе экспериментов с источниками сфокусированного лазерного излучения.

С. Лазерные методы

Устранение обозначенных недостатков расчетного метода оценки сбоеустойчивости микросхем с коррекцией информации возможно путем дополнения следующими шагами:

- 1) определение порога возникновения логических МС путем локального воздействия в области, наиболее чувствительной к эффектам сбоя;
- 2) подтверждение сбоеустойчивости контроллера EDAC путем воздействия в локализованную область.

На рисунке 3 представлены результаты оценки максимального числа ячеек памяти СОЗУ 16М, в которых возникал эффект сбоя при воздействии лазерного излучения при отключенной коррекции информации. Определенный порог возникновения логических МС составил не менее ЛПЭ 90 МэВ·см²/мг.

Выполнение второго шага позволило подтвердить сбоеустойчивость контроллера EDAC в режиме циклического считывания информации при включенной функции EDAC для ЛПЭ 90 МэВ·см²/мг. Определение уровней энергии лазерного излучения, эквивалентного значениям ЛПЭ, проводилось посредством калибровки [14-16] при отключенной коррекции информации с данными, полученными при воздействии ТЗЧ (рис. 4).

Порог возникновения логических МС, определенный в результате расчетно-экспериментальных оценок, подтвердил правомерность использования расчетного метода оценки чувствительности к сбоям для исследуемых микросхем.

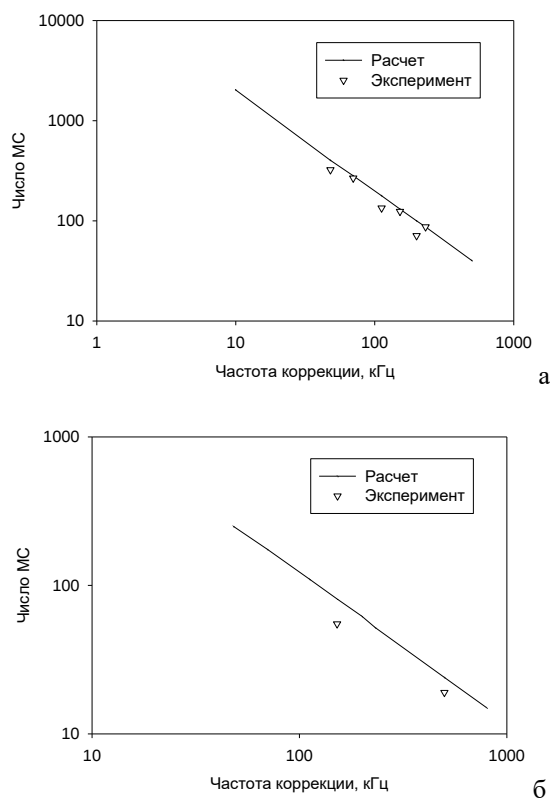


Рис. 2. Сопоставление расчетных и экспериментальных значений оценки числа сбоев от частоты коррекции для СОЗУ 16М при воздействии ионов Kr (а) и протонов 1 ГэВ (б)

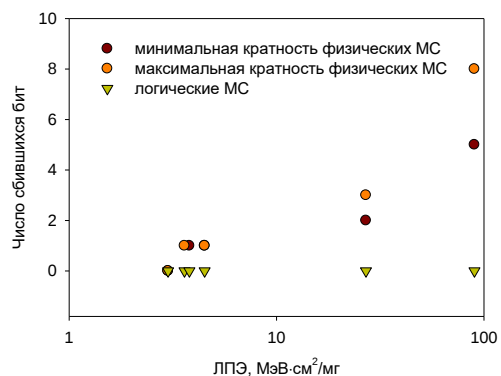


Рис. 3. Зависимость кратности физических МС от эквивалентных ЛПЭ при воздействии сфокусированного лазерного излучения

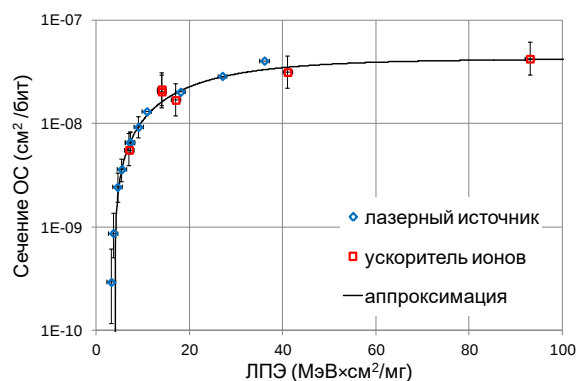


Рис. 4. Результаты совместной обработки экспериментальных данных сечения ОС при воздействии ТЗЧ и сфокусированного лазерного излучения

IV. ЗАКЛЮЧЕНИЕ

Оценка сбоеустойчивости микросхем памяти со встроенными схемами исправления и коррекции информации не может проводиться согласно стандартным методикам и подходам. Предлагаемый расчетно-экспериментальный метод оценки с определением чувствительности к логическим многократным сбоям с использованием источников сфокусированного лазерного излучения представляется оптимальным способом оценки параметров стойкости для микросхем памяти с помехоустойчивым кодированием.

В качестве ограничений предлагаемого метода можно отметить:

- 1) необходимо наличие информации о структуре кристалла и расположении схемы EDAC;
- 2) для микросхем с высокой плотностью металлизации необходимо обеспечение возможности воздействия лазерным источником со стороны подложки. Данное обстоятельство ограничивает применимость методики для BGA-корпусов.

V. ПОДДЕРЖКА

Работа выполнена в рамках государственного задания №8.826.2014/К Министерства образования и науки Российской Федерации.

ЛИТЕРАТУРА

- [1] A. G. Petrov, A. L. Vasil'ev, A.V. Ulanova, A. I. Chumakov, and A.Y. Nikiforov, "Flash memory cells data loss caused by total ionizing dose and heavy ions," *Central European Journal of Physics*, vol. 12, no. 10, pp. 725-729, 2014.
- [2] G. V. Chukov, V.V. Elesin, D.V. Boychenko, A. G. Kuznetsov, and K.M. Amburkin, "Single event effects in RF and microwave ICs", in *Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014*, Sevastopol, Crimea, Ukraine, Sept. 07 - 13, 2014, pp. 860-861.
- [3] A. I. Chumakov, "Evaluation of multibit upsets in integrated circuits under heavy charged particles," *Russian Microelectronics*, vol. 43, no. 2, pp. 91-95, 2014.
- [4] A. I. Chumakov, A. V. Afonin, and V. A. Polunin, "Features of energy release in microvolumes of VLSI elements upon the effect of neutron radiation," *Russian Microelectronics*, vol. 42, no. 7, pp. 424-427, 2013.
- [5] H.J. Tausch, Simplified Birthday Statistics and Hamming EDAC. *IEEE Trans. Nucl. Sci.*, vol. 56, no. 2, 2009, c. 474-478.
- [6] P. N. Osipenko, A. A. Antonov, A. V. Klishin, B. V. Vasilegin, M. S. Gorbunov, P. S. Dolotov, G. I. Zebrev, V. S. Anashin, V. V. Emeliyanov, A. I. Ozerov, A. I. Chumakov, A. V. Yanenko, and A. L. Vasil'ev, "Fault-tolerant soi microprocessor for space applications," *IEEE Trans. Nucl. Sci.*, Vol. 60, no. 4, pp. 2762-2767, 2013.
- [7] Hafer, C., Mabra, J., Slocum, D., Kalkur, T.S. "Next Generation Radiation-Hardened SRAM for Space Applications", *Aerospace Conference*, 2006 IEEE
- [8] P. Milliken, R. Dumitru, C. Hafer, T.-W. Wu, R. Rominger, K. Bruno, T. Farris. Single Event Effects of Commercial and Hardened by Design SRAM. *RADECS 2011 Proceedings*.
- [9] A. B. Boruzdina, A. V. Ulanova, A.G. Petrov, V. A. Telets, P. Reviriego and J. A. Maestro, "Verification of SRAM MCUs calculation technique for experiment time optimization," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937393.
- [10] M. S.Gorbunov, P. S. Dolotov, A. A. Antonov, G. I. Zebrev, V. V. Emeliyanov, A. B. Boruzdina, A.G. Petrov, and A. V. Ulanova, "Design of 65 nm CMOS SRAM for space applications: A comparative study," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937379.
- [11] D. V. Savchenkov, A. I. Chumakov, A.G. Petrov, A. A. Pechenkin, A.N. Egorov, O. B. Mavritskii, and A. V. Yanenko, "Study of SEL and SEU in SRAM using different laser techniques" in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937411.
- [12] A. I. Chumakov, A. A. Pechenkin, D. V. Savchenkov A.G., A. V. Yanenko, L. N. Kessarinskiy, P. V. Nekrasov, A. V. Sogoyan, A. I. Tararaksin, A. L. Vasil'ev, V.S. Anashin, and Chubunov P. A., "Compendium of SEE comparative results under ion and laser irradiation," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937390.
- [13] Sandia national laboratories document SAND 2008-6983P
- [14] A. I. Chumakov, A. A. Pechenkin, D. V. Savchenkov, A. S. Tararaksin, L. Vasil'ev, and A. V. Yanenko, "Local laser irradiation technique for SEE testing of ICs," in *Proc. 12th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2011*, Sevilla; Spain; Sept. 19 -23, 2011, pp. 449-453
- [15] Pechenkin, A.A., Savchenkov, D.V., Mavritskii, O.B., Chumakov, A.I., Bobrovskii, D.V.. Evaluation of sensitivity parameters for single event latchup effect in CMOS LSI ICs by pulsed laser backside irradiation tests «Russian Microelectronic» 44 (1), pp. 33-39, 2015.
- [16] A. Y. Nikiforov, P. K. Skorobogatov, A. N. Egorov, and D.V. Gromov, "Selection of optimal parameters of laser radiation for simulating ionization effects in silicon bulk-technology microcircuits," *Russian Microelectronics*, vol. 43, no. 2, pp. 133-138, 2014.

Features of experimental research methods for memory with error correction

A.B. Boruzdina¹, M.S. Temirbulatov³, A.A. Pechenkin^{1,2}, A.V. Ulanova¹, I.B. Yashanin⁴,
V.I. Enns³, A.V. Yanenko¹, A.I. Chumakov¹

¹National Research Nuclear University "Moscow Engineering Physics Institute" (NRNU MEPhI)

²Specialized Electronic Systems (SPELS), Moscow

³Mikron and MERI, Zelenograd

⁴FSUE "FSPC NIIIS", Nizhny Novgorod

Keywords — Multiple Bit Upset (MBU), Multiple Cell Upset (MCU), SRAM, error-correcting codes.

ABSTRACT

On-chip error correction is a widely used technique for SRAM SEU-hardening [1-3]. Application of error correction allows designer to use commercial 6T-cell for

SRAM blocks, which results in substantially smaller die sizes, compared to device implementing hardened 10T-cell, without significant increase of SEU-sensitivity

The paper presents results of experimental study of SEU-hardness of SRAM with error correction for turned on and turned off correction circuits. The validity of analytical model [4, 5] was investigated based on combined evaluations obtained during tests performed at ion and proton accelerators and focused laser sources.

The paper is a part of the research done within the government assignment #8.826.2014/K given by the ministry of education and science of Russian Federation.

REFERENCES

- [1] A. G. Petrov, A. L. Vasil'ev, A.V. Ulanova, A. I. Chumakov, and A.Y. Nikiforov, "Flash memory cells data loss caused by total ionizing dose and heavy ions," *Central European Journal of Physics*, vol. 12, no. 10, pp. 725-729, 2014.
- [2] G. V. Chukov, V.V. Elesin, D.V. Boychenko, A. G. Kuznetsov, and K.M. Amburkin, "Single event effects in RF and microwave ICs", in *Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014*, Sevastopol, Crimea, Ukraine, Sept. 07 - 13, 2014, pp. 860-861.
- [3] A. I. Chumakov, "Evaluation of multibit upsets in integrated circuits under heavy charged particles," *Russian Microelectronics*, vol. 43, no. 2, pp. 91-95, 2014.
- [4] A. I. Chumakov, A. V. Afonin, and V. A. Polunin, "Features of energy release in microvolumes of VLSI elements upon the effect of neutron radiation," *Russian Microelectronics*, vol. 42, no. 7, pp. 424-427, 2013.
- [5] H.J. Tausch, Simplified Birthday Statistics and Hamming EDAC. *IEEE Trans. Nucl.Sci.*, vol.56, no.2,2009,c.474-478.
- [6] P. N. Osipenko, A. A. Antonov, A. V. Klishin, B. V. Vasilegin, M. S. Gorbunov, P. S. Dolotov, G. I. Zebrev, V. S. Anashin, V. V. Emeliyanov, A. I. Ozerov, A. I. Chumakov, A. V. Yanenko, and A. L. Vasil'ev, "Fault-tolerant soi microprocessor for space applications," *IEEE Trans. Nucl. Sci.*, Vol. 60, no. 4, pp. 2762-2767, 2013.
- [7] Hafer, C., Mabra, J., Slocum, D., Kalkur, T.S. "Next Generation Radiation-Hardened SRAM for Space Applications", *Aerospace Conference*, 2006 IEEE
- [8] P. Milliken, R. Dumitru, C. Hafer, T.-W. Wu, R. Rominger, K. Bruno, T. Farris. Single Event Effects of Commercial and Hardened by Design SRAM. *RADECS 2011 Proceedings*.
- [9] A. B. Boruzdina, A. V. Ulanova, A.G. Petrov, V. A. Telets, P. Reviriego and J. A. Maestro, "Verification of SRAM MCUs calculation technique for experiment time optimization," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937393.
- [10] M. S.Gorbunov, P. S. Dolotov, A. A. Antonov, G. I. Zebrev, V. V. Emeliyanov, A. B. Boruzdina, A.G. Petrov, and A. V. Ulanova, "Design of 65 nm CMOS SRAM for space applications: A comparative study," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937379.
- [11] D. V. Savchenkov, A. I. Chumakov, A.G. Petrov, A. A. Pechenkin, A.N. Egorov, O. B. Mavritskii, and A. V. Yanenko, "Study of SEL and SEU in SRAM using different laser techniques" in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937411.
- [12] A. I. Chumakov, A. A. Pechenkin, D. V. Savchenkov A.G., A. V. Yanenko, L. N. Kessarinskiy, P. V. Nekrasov, A. V. Sogoyan, A. I. Tararaksin, A. L. Vasil'ev, V.S. Anashin, and Chubunov P. A., "Compendium of SEE comparative results under ion and laser irradiation," in *Proc. 14 th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2013*, Oxford; United Kingdom; Sept. 23 -27, article number 6937390.
- [13] Sandia national laboratories document SAND 2008-6983P
- [14] A. I. Chumakov, A. A. Pechenkin, D. V. Savchenkov, A. S. Tararaksin, L. Vasil'ev, and A. V. Yanenko, "Local laser irradiation technique for SEE testing of ICs," in *Proc. 12th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2011*, Sevilla; Spain; Sept. 19 -23, 2011, pp. 449-453
- [15] Pechenkin, A.A., Savchenkov, D.V., Mavritskii, O.B., Chumakov, A.I., Bobrovskii, D.V.. Evaluation of sensitivity parameters for single event latchup effect in CMOS LSI ICs by pulsed laser backside irradiation tests «Russian Microelectron» 44 (1), pp. 33-39, 2015.
- [16] A. Y. Nikiforov, P. K. Skorobogatov, A. N. Egorov, and D.V. Gromov, "Selection of optimal parameters of laser radiation for simulating ionization effects in silicon bulk-technology microcircuits," *Russian Microelectronics*, vol. 43, no. 2, pp. 133-138, 2014.