Методика анализа электромиграции проводящих шин с помощью ускоренных измерений тестовых структур в составе пластин

А.С. Сивченко

ФГУ НПК "Texнологический центр", asivchenko@yandex.ru

Аннотация В статье рассмотрена методика определения электромиграции проводящих шин. Основой предложенной методики являются специально структуры, разработанные тестовые алгоритм измерения тестовых для контроля структур электромиграции, автоматизированная a также проводить программа измерений, позволяющая контроль электромиграции в автоматическом режиме. Представлены результаты измерения электромиграции в проводящих шинах, изготовленных по 65 нм технологическому процессу И выполненных минимальными проектными нормами.

Ключевые слова — электромиграция, надёжность, тестовые структуры, контроль параметров технологического процесса, МОП–транзистор.

I. Введение

В настоящие время основной тенденций ИС увеличения производительности является непрерывное уменьшение топологических размеров элементов и увеличение их степени интеграции. Увеличение количества активных и пассивных элементов в ИС, увеличение тактовой частоты работы ИС и плотностей тока в проводящих шинах диктует всё новые требования к системе металлизации и её надёжности.

Для обеспечения заданных характеристик ИС происходит переход от одноуровневой металлизации на основе Al К многоуровневым системам металлизации на основе Си с использованием элементов с новыми физико-химическими свойствами в качестве проводящих шин и диффузионнобарьерных слоёв. Усложнение системы металлизации требует создания оперативных инструментов оценки качества и надёжности ещё на этапе её производства. Поэтому введение автоматизированного мониторинга для оценки надёжности системы металлизации необходимо для улучшения её качества и уменьшения числа отказов ИС, связанных с отказами в металлизации.

Целью данной работы является разработка методики и автоматизированной программы контроля для проведения анализа электромиграции в системе металлизации ИС с помощью ускоренных измерений тестовых структур в составе пластин. Данная статья является продолжением работы [1], связанной с контролем качеств технологических процессов производства ИС с помощью тестирования надёжности на уровне пластины – WLR-мониторинг (Wafer Level Reliability Monitoring) [2].

WLR-тестирование это статистический управления инструмент технологическими процессами, который получает данные из результатов измерений для определения параметрических отклонений процессов от нормальных значений, которые могли бы ухудшить долгосрочную надежность ИС. Этот тип тестирования выполняется при высоких стрессовых воздействиях на тестовых структурах в составе пластин и измеряет деградацию параметров при стрессовых нагрузках. Применение специальных тестовых структур, ориентированных на один доминирующий механизм физического отказа, позволяет выявить первопричины отказа, а не только факт его обнаружения. Другим преимуществом WLR является отсутствие затрат на корпусирование структур, так как все измерения проводятся на структурах в составе пластины, ещё не разрезанной на кристаллы.

Применение данного подхода к анализу электромиграции проводящих позволит шин оперативно налёжности опенить степень металлизации, а также повысить её качество за счёт разработки новых и оптимизации имеющихся технологических процессов производства с выбором наиболее оптимального процесса с точки зрения устойчивости проводящих шин к электромиграции. Применение наиболее оптимального технологического процесса при создании металлизации уменьшит число отказов ИС, связанных с электромиграцией, и увеличит их долгосрочную надёжность.

Главным механизмом физического отказа в системе металлизации является электромиграция. Электромиграция возникает в результате передачи импульса при столкновении электронов проводимости с атомами проводящего металла. В результате столкновения атом теряет электроны и становится активированным ионом. Эти ионы приобретают положительный заряд в электрическом поле и дополнительный импульс в направлении движения электрического потока. Активированные ионы металла под действием переданного им импульса перемещаются вместе с электронным потоком к положительному концу проводника, образуя у его конца наплывы и холмики, а вакансии движутся к отрицательному концу проводника и образуют пустоты. Обрыв или наплыв металла проводимости может быть локализован как на самой длине проводящей шины, так и в переходных слоях между соседними уровнями металлизации.

Отказ под действием электромиграции зависит как от макроструктурных факторов (использованные материалы, структура металлических слоёв, их геометрия и последовательность), так и от микроструктурных факторов (размер зерна металла и его распределение, кристаллографическая ориентация зерна, плотности дислокаций, а также количество и качество границ раздела слоёв).

Основные методы испытаний на стойкость к электромиграции условно можно разделить на испытания структур в составе корпуса (EM PLR) и испытания структур в составе пластины (EM WLR). При EM PLR испытания на электромиграцию проводятся в составе корпуса при постоянном токе и температуре [3]. Преимуществами данного метода испытаний является независимое изменение тока и температуры в тестовой линии, низкий коэффициент ускорения деградации, что обеспечивает наилучшую оценку времени наработки до отказа. Его недостатками следует считать высокую стоимость испытаний и длительное время проведения измерений, а при измерении медной металлизации, используемой в современных СБИС, время измерения и вовсе может нескольких месяцев. составлять до Данные ограничения способствовали появлению ускоренных методов измерения электромиграции, к которым относится WLR.

К основным методам WLR-испытаний на отказ, электромиграцией, вызванный относят: изотермический тест (ISOT [4]) и стандартный тест для ускорения электромиграции в структурах на пластине (SWET [5]). Основными преимуществами данных методов являются высокая скорость проведения измерений и низкая стоимость испытаний. К недостаткам относятся отсутствие возможности независимого контроля температуры и плотности тока во время измерений, а также повышенные требования к дизайну тестовых структур при высоких ускорениях деградации.

На практике используются как EM PLR, так и EM WLR. Данные методы взаимно дополняют друг друга, и выбор метода зависит от задач, поставленных перед исследованиями.

II. РАЗРАБОТКА МЕТОДИКИ

В качестве основы для разработки методики и автоматизированной программы измерений нами был выбран метод испытаний на стойкость к электромиграции на основе изотермического теста – ISOT [4]. Преимуществами данного метода являются:

высокая скорость проведения измерения, относительно коэффициент ускорения небольшой деградации, отсутствие жёстких требований к дизайну тестовых структур и хорошая корреляция полученных результатов с результатами испытаний структур в составе корпуса (EM PLR). На рис. 1 представлена разработанного общая блок-схема алгоритма тестирования. Алгоритм состоит из 6 частей. Далее подробно рассматривается каждая из частей алгоритма тестирования.

А. Фаза определения ТКС

TKC является функцией температуры и определяется как относительное изменение сопротивления в тестовой линии на единицу изменения температуры при опорной температуре – T_{ref} .



Рис. 1. Блок-схема алгоритма тестирования

$$TKC(T_{ref}) = \frac{1}{R(T_{ref})} \cdot \frac{\Delta R}{\Delta T},$$

где $TKC(T_{ref})$ – температурный коэффициент сопротивления при опорной температуре T_{ref} , $R(T_{ref})$ – сопротивление тестовой линии при опорной температуре T_{ref} , ΔR – изменение сопротивления при изменении температуры ΔT .

Для определения TKC необходимо построить зависимость сопротивления тестовой линии от температуры R(T) [4]. TKC(Tref) определяется один раз в начале теста для одной выборки конкретного типа тестовых структур.

В. Фаза определения годности структуры

Данная фаза служит для определения годности структуры к проведению стресс-теста. На данном этапе тестирования происходит измерение сопротивления тестовой структуры и проводится его сравнение со средним значением сопротивления для данного типа структур при данной температуре. Если измеренное сопротивление находится в пределах среднего значения, то проводится следующая фаза теста, в противном случае происходит переход на новую структуру.

С. Фаза инициализации

Ha ланном этапе происходит измерение температуры нагретого столика T_{chuck} и сопротивления тестовой линии при данной температуре $R(T_{chuck})$ (рис. 2). [4]. Далее проводится пересчёт заранее измеренного $TKC(T_{ref})$ в TKC при температуре столика *ТКС(T_{chuck}).* После этого выставляется первый итерационный цикл i = 1, происходит выбор начального тока I_1 и величины его приращения f_{cur} . Далее начинается первый итерационный цикл, основная цель которого – за счёт повышения величины тока, протекающего через структуру, и её Джоулевого нагрева довести эффективную температуру тестовой линии до температуры (*Tchuck+50*) °С. В случае итерационного успешного выполнения цикла определение начального теплового происходит сопротивления Rth, начальной температуры $T_{0,1}$ и дальнейший переход на фазу набора температуры. Если же во время итерационного цикла возникла чрезмерная деградация тестовой линии, то происходит выход из фазы инициализации и переход на следующую структуру.

D. Фаза набора температуры и сходимости

Данные фазы рассматриваются совместно, так как они используют общий итерационный цикл для оценки начального теплового сопротивления.



Рис. 2. Фазы изотермического теста

В ходе этих двух фаз температура тестовой линии *Т*_n постепенно увеличивается до заданной температуры стресс-теста T_{test}. Контур управления производит увеличение рассеиваемой мощности в тестовой линии на каждом итерационном шаге за счёт перерасчёта теплового сопротивления, которое считается постоянным в ограниченном диапазоне температур $T_n - 50^{\circ}C \le T \le T_n$. Таким образом, происходит повышение температуры непрерывное И обеспечивается хорошая связь между фазами изотермического алгоритма.

R фазе набора температуры происходит возрастание температур тестовой линии с постоянным шагом по температуре ΔT . Температура возрастает по линейному закону с постоянным наклоном прямой. Данная фаза заканчивается, когда температура тестовой линии T_n становится достаточно близка к заданной температуре стресс-теста T_{test} и необходим более плавный подход к этой температуре. Далее начинается фаза сходимости, во время которой происходит плавный подход температуры тестовой линии T_n к температуре стресс-теста T_{test}. Это позволяет избежать превышения температуры тестовой линии Т_n допустимого диапазона ошибки. На каждом шаге подаётся только часть мощности, необходимая для достижения верхней границы диапазона ошибки температуры $T_{test} + B_e/2$. Эта фаза прекращается, когда температура тестовой линии достигнет или превысит целевую температуру стресс теста T_{test} .

Е. Фаза стресс-теста

Как только средняя температура тестовой линии во время фазы сходимости достигла или превысила температуру T_{test} , начинается стресс-тест рис. 2. На данном этапе алгоритм переключается на контроль рассеиваемой мощности в структуре P, так как это лучший способ поддержания постоянной средней эффективной температуры тестовой линии. Для поддержания постоянной рассеиваемой мощности P в тестовой линии, которая обеспечивает постоянную среднюю температуру T_{test} , применяется цикл с обратной связью. Основная задача цикла – регулирование значение тока, протекающего через

структуру, в большую или меньшую сторону в зависимости от измеренного сопротивления $R(T_{test})$, которое изменяется в зависимости от электромиграционного повреждения. Стресс-тест заканчивается, когда критерий электромиграционного разрушения будет достигнут.

F. Фаза анализа

Анализ полученных результатов предполагает, что время наработки до отказа тестовой линии во время ускоренных испытаний может быть смоделировано уравнением Блэка [6]:

$$t_{50} = A \cdot J^{-n} \cdot \exp\left(\frac{E_a}{kT}\right), \qquad (1)$$

где $J[A/cm^2]$ – плотность тока в металлической линии, n – параметр модели для плотности тока, E_a [$\ni B$] – энергия активации процесса электромиграции, T [K] – температура тестовой линии, A – константа, k[$\ni B/K$]– константа Больцмана.

При анализе предполагается, что все отказы тестовой линии имеют логнормальное распределение с плотностью вероятности f(t) (рис. 3):

$$f(t) = \frac{1}{\sigma t \sqrt{2\pi}} \cdot \exp\left[-\left(\frac{1}{2\sigma^2}\right) \left(\ln(t) - \mu\right)^2\right]$$

где среднее время наработки до отказа $t_{50} = \exp(\mu)$, σ – параметр формы.

В случае бимодального распределения отказов анализ необходимо проводить на основном распределении (рис. 3 г).

В предположении, что плотность тока постоянна, преобразуем уравнение 1 к виду:

$$\ln(t_{50}) = \frac{Ea}{k} \cdot \frac{1}{T} + C. \tag{2}$$

Уравнение (2) носит линейный характер:

$$y = kx + b, \qquad (3)$$

поэтому для нахождения E_a необходимо построить зависимость $\ln(t_{50})$ от $\frac{1}{T}$ и с помощью линейной аппроксимации по методу наименьших квадратов рассчитать значение E_a .



Рис. 3. Плотность вероятности и интегральная функция распределения отказов в случае унимодального распределения (а, б) и в случае бимодального распределения (в, г)

В предположении, что температура тестовой линии в уравнение Блэка постоянна, преобразуем (1) к виду:

$$\ln(t_{50}) = -n \cdot \ln(j) + B.$$
⁽⁴⁾

Уравнение (4) носит линейный характер (3), поэтому для нахождения n необходимо построить зависимость $\ln(t_{50})$ от $\ln(j)$ и с помощью линейной аппроксимации по методу наименьших квадратов рассчитать значение n.

Значения константы A определяется из уравнения (1) с учётом найденных значений E_a и n.

Так как изотермический алгоритм в явном виде не позволяет задать плотность тока при одной температуре тестовой линии, то возможно провести данные измерения при различных температурах столика T_{chuck} , при этом эффективная температура стресс-теста T_{test} должна быть постоянной. Изменение температуры столика обеспечит желаемое изменение тока, при этом эффективная температура тестовой линии, достигаемая во время стресс-теста, будет постоянной. Таким образом, для расчёта E_a проводится выборка измерений при различных температурах тестовой линии и постоянной плотности тока, а для расчёта n при различных плотностях тока и постоянной температуре.

III. РАЗРАБОТКА ТЕСТОВЫХ СТРУКТУР И ПРОГРАММЫ ИЗМЕРЕНИЙ

Для реализации методики по технологии 65 нм разработаны и изготовлены тестовые кристаллы (рис. 4) [7].

							11					=	11		n			11			11				
Ξ.																									12
Ξ.																									12
Ξ.																									-
			1	E		5	E	3	Ŀ	Ŧ	3	Ē	7		E	3	Ξ	Ζ	3		E	З	E		
		- 1	-	E	12		Ē	1		8	٦	ľ	7	7	E	1		E	٦	2	F	٦	Ē		
8				P	1	1	r	٦		P	-	ľ	1	-	r	1		P	1	-	f	٩	Ê	1	
Ξ.				٣	9		P	٩	2	ę	٩	۴	9	-	٣	1	-	P	٩	M	P	٩	ľ	돃	F
			2	۳	9	2	P	٩	۲	ę	٩	۴	ą		Ľ	9	-	P	٩	P	8	٩	۴	9	F
			ų	e	ę		ŀ	ą		Ŷ	٩	ŀ	ģ	٩	-	ę		ę	٩	н	P	٩	۲	9	
			٩	e	9		۲	4	×	ø	q	Þ	ę	H	()=	9		Þ	4		ę	٩	۲	9	E H
			q	į.	ŧ		þ	4	Þ	ę	e(Þ	ĝ	H	Þ	ģ	1	Þ	q	н	þ	чį	þ	đ	E
-			ų	ŀ	ą		þ	4	h	ē	d	þ	ą	×,	Þ	ą		þ	q	h	ē	ų	Þ	4	E
		85	u)	ji.	ð		b	d	h	6	d	h	ð		Ð	é		6	đ		ē	đ	h	đ	
		5	ú	÷	å	d	h	đ	h	ñ	d	Ŀ	ő	ai.	6.	å	bi	ò	á	h	ŝ	ú	h	a	8-1
Ξ																									Ŀ
																									20
	П	m	h	ę	F	ę	ę	٩	٦		Ŧ	F	H	Ŧ	Ŧ	ą	9	7	Ŧ	P	q	2	ñ	R	

Рис. 4. Фрагмент топологии тестового кристалла

Тестовый кристалл имеет разные типы тестовых структур для оценки электромиграции проводящих шин, выполненных в различных уровнях металла. Каждая тестовая структура ориентирована на один доминирующий механизм физического отказа. Дизайн тестовых структур разработан с возможностью применения ускоренных методов измерений и использованием схемы Кельвина для определения значения сопротивления.

Для апробации методики на языке VEE Pro 9.0 написана программа тестирования, позволяющая проводить оценку стойкости проводящих шин к электромиграции в автоматическом режиме измерения [8]. Программа предназначена для проведения автоматизированных измерений тестовых структур в составе пластин с помощью параметрического измерителя Agilent В 1500 и полуавтоматической зондовой станции SUSS PA 300.

Программа позволяет определить значения параметров в уравнение Блэка (1), на основе которых можно оценить время наработки до отказа испытываемых структур при нормальном режиме эксплуатации. Её отличительными особенностями последовательное автоматизированное являются проведение измерений и обработка полученных данных, что позволяет в режиме реального времени получить статистическое распределение и на его основе – по мере набора необходимого числа измерений – рассчитывать параметры в уравнение Блэка. Также в программе реализован модуль по предварительному измерению ТКС и картированию пластины по типу отказа. Во время проведения измерений программа формирует Excel-файл отчёта с результатами измерений.

IV. РЕЗУЛЬТАТЫ ПРИМЕНЕНИЯ

С помощью разработанной методики проведены измерения на стойкость к электромиграции проводящих шин тестовых структур. Они изготовлены по 65 нм технологическому процессу и выполнены с минимальными проектными нормами в 1-м и 2-м металлах (М1 и М2) с удельным сопротивлением 2,66 и 3,07 мкОм·см. Тестовые структуры расположены в тестовом кристалле, представляют собой длинные шины металла и служат для проверки отказов в виде разрыва или закоротки металлизации. Параметры структур приведены в таблице 1.

Параметры исследуемых тестовых структур

Тип структуры	R _{Sq} [Ом/кв]	Длина L [мкм]	Ширина W [мкм]	Толщина d [мкм]
M1	0,1477	800	0,09	0,18
M2	0,1395	800	0,1	0,22

Результат измерения *TKC* в диапазоне температуры от 25-105 °C с шагом в 10 °C для выборки структур M1 и M2 представлен на рис. 5. В качестве опорной температуры используется значение *Tref* = 0 °C. Для увеличения точности определения сопротивления его измерение проводят по методу Кельвина при разных полярностях приложенного напряжения.



Рис. 5. Измерение ТКС для структур М1 и М2

Для расчёта энергии активации E_a проведены измерения выборки структур М1 и М2 при $T_{chuck} = 100$ °C в диапазоне температур T_{test} : 220, 250, 280 °C (рис. 6).



Рис. 6. Расчёт значения энергии активации для структур M1 и M2

Для расчёта показателя плотности тока *n* проведены измерения выборки структур М1 и М2 при $T_{test} = 250$ °C в диапазоне температур T_{chuck} : 40, 70, 100 °C (рис. 7).



Рис. 7. Расчёт значения показателя плотности тока для структур М1 и М2

Значения рассчитанных параметров в уравнении Блэка (1) для тестовых структур М1 и М2 приведены в таблице 2.

Таблица 2

Рассчитанные параметры в уравнении Блэка для тестовых структур M1 и M2

Тип структуры	<i>TKC</i> [°C ⁻¹] <i>Tref=0</i> [°C]	Е _а [эВ]	п	A
M1	2,671	0,62	2,09	47*10 ¹²
M2	2,798	1,05	2,42	594*10 ⁹

С учётом найденных параметров можно оценить плотность тока, обеспечивающую время наработки до отказа в 100000 и 200000 часов для тестовых структур М1 и М2 при температуре 125 °С (таблица 3).

Таблица 3

Значение плотности тока J, обеспечивающее заданное время наработки до отказа для тестовых структур M1и M2

		Время на работки до отказа [ч]						
		1000000	2000000					
Тип структуры	T [°C]	J [MA/см ²]						
M1	125	1,481	1,067					
M2	125	6,995	5,255					

V. Заключение

В работе рассмотрена методика по определению стойкости к электромиграции проводящих шин тестовых структур с помощью WLR-методологии. На основе изотермического теста разработана методика по контролю стойкости к электромиграции проводящих шин с помощью ускоренных измерений тестовых структур в составе пластин. Основой методики является алгоритм измерения и обработки результатов, тестовые структуры для проведения контроля и программа измерений для максимальной автоматизации тестирования.

преимуществами разработанной Основными методики являются автоматизированное определение параметров В уравнении Блэка И высокая производительность, что обеспечивает возможность данной использования методики в серийном производстве ИС. Эти преимущества достигаются за счёт применения автоматизированного алгоритма, позволяющего исключить непригодные лля проведения измерений структуры, а также проводить автоматическое измерение ТКС и времени наработки до отказа тестовых линий при различных значениях плотности тока и температуры.

Методика позволяет оперативно оценить степень надёжности металлизации, проводить её аттестацию, а также повысить качество металлизации за счёт разработки новых и оптимизации имеющихся технологических процессов производства.

Для апробации методики спроектированы разные структур. Тестовые типы тестовых структуры размещены в тестовом кристалле и изготовлены по 65 нм технологическому процессу. С помощью разработанной методики проведено измерение стойкости к электромиграции проводящих шин тестовых структур, выполненных в 1-м и 2-м металлах с минимальными проектными нормами. Рассчитаны параметры в уравнении Блэка, на основе которых проведена оценка значения плотности тока, обеспечивающая время наработки до отказа в 100000 и 200000 часов при температуре 125 °C для указанных тестовых структур.

Поддержка

Работа выполнена при поддержке Минобрнауки России в рамках ФЦП на 2014-2020 годы "(ГК №14.574.21.0115, уникальный идентификатор RFMEFI57414X0115)".

ЛИТЕРАТУРА

- [1] Сивченко А.С. Разработка методики анализа дефектности подзатворного диэлектрика на тестовых структурах в составе пластин // Проблемы разработки перспективных микро- и наноэлектронных систем -2014. Сборник трудов / под общ. ред. академика РАН А.Л. Стемпковского. М.: ИППМ РАН, 2014. Часть II. С. 145-150.
- [2] Yap K.L, Yap H.K, Tan Y.C, Lo K.F, Karim M.F. Implementation of FWLR for process reliability monitoring // IEEE IRW. 2001. P. 94-96.
- [3] Jedec Standard JP 001.01 "Foundry process qualification guidelines". May 2004.
- [4] Jedec Standard JESD 61A.01 "Isothermal Electromigration Test Procedure" October 2007.
- [5] Jedec Standard JEP 119 "A Procedure for Performing SWEAT" August 2003.

- [6] Jedec Standard JESD 63 "Standard Method for Calculating the Electromigration Model Parameters for Current Density and Temperature" August 2003.
- [7] Кузнецов Е.В., Сивченко А.С., Белостоцкая С.О., Басаева Т.С., Свидетельство о государственной регистрации топологии №2015630130, "Тестовый кристалл для оценки надёжности и радиационной стойкости КМОП ИС с проектными нормами 65 нм", 2015.
- [8] Сивченко А.С. Свидетельство о государственной регистрации программы для ЭВМ №2014610451, " Программа для измерения времени наработки до отказа металлизации ИС и определения параметров модели отказа с помощью измеренных данны на тестовых структурах в составе пластин", 2014.

Method of conductive tracks electromigration analysis by means of accelerated measurements of test structures as part of a wafer

A.S. Sivchenko

FSI SMC "Technological Center", asivchenko@yandex.ru

Keywords — electromigration, reliability, test structures, control of process parameters, MOSFET.

ABSTRACT

The increasing number of active and passive elements in the IC, as well as higher clock rate of the IC performance and current densities in the conductive tracks lead to new requirements to the metallization system and its reliability.

In order to provide the predetermined characteristics of the IC, transition from single–level metallization on the Al basis to multi–level metallization systems on the Cu basis using elements with new physicochemical properties as conductive tracks is going on. Complication of the metallization system requires creating effective tools of quality and reliability assessment at the production stage. Therefore, the introduction of an automated monitoring for reliability assessment of the metallization system is necessary in order to improve its quality and reduce the number of IC failures associated with failures in metallization.

PURPOSE

The purpose of this work is to develop a method and automated monitoring programs for electromigration analysis in IC metallization system using accelerated measurement of test structures as part of wafers.

This article is a continuation of work [1] related to quality control of IC production processes using the reliability testing at the wafer level – WLR monitoring (Wafer Level Reliability Monitoring) [2].

METHODS

The main test methods for resistance to electromigration can be divided into structure tests within the package (EM PLR) and structure tests as part of a wafer (EM WLR). EM PLR – electromigration tests are conducted as part of the package at constant current and temperature [3]. The advantages of this test method are independent change in current and temperature in the test

line, low coefficient of degradation acceleration that provide the best estimation of operating time to failure. The disadvantage of this method is high cost of testing and long measurement time; besides, in case of measurement of copper metallization used in modern VLSI, the measurement can take up to several months. These restrictions have stimulated formation of highly accelerated electromigration measurement methods, which include the WLR.

The main methods of WLR tests to failure caused by electromigration include: isothermal test – ISOT [4] and standard test for electromigration acceleration in the structures on the wafer – SWET [5]. The main advantage of these methods is the high measurement speed and low test cost. The disadvantages include the inability to carry out independent control of temperature and current density during the measurement, as well as strict requirements for test structures design at high degradation accelerations.

As a basis for the development of the method and automated measurement program, we have selected a test method for resistance to electromigration based on the isothermal test – ISOT [4]. The advantage of this method is high speed of measurement, relatively low degradation acceleration coefficient, lack of strict requirements for test structures design and good correlation of the obtained results and the results of structure tests within the package (EM PLR). The algorithm consists of six parts:

• The phase of temperature resistance coefficient (TCR) determination

• Determination of structure suitability for the stress test performance

- · Initialization phase
- Temperature and convergence gaining phase
- Stress test phase
- Phase of measurement results analysis

To implement the method for 65 nm technology, test crystals have been developed and manufactured [7].

The test chip has different types of test structures for electromigration evaluation of conductive tracks made on various metal levels. Each test structure is focused on one dominating mechanism of physical failure. The test structures design is developed with the ability to use highly accelerated measurement techniques as well as with the use of Kelvin scheme for determining the resistance value.

For practical approval of the method, testing program has been written in VEE Pro 9.0 that allows the assessment of the conductive tracks resistance to electromigration in automatic measurement mode. [8] The program is designed for automated measurements of test structures as part of wafers using parametric meter Agilent B 1500 and semi-automatic probe station SUSS PA 300.

The program allows you to determine the parameter values of the Black equation, which can serve as the basis for time to failure estimation of the structures being tested at a regular operating mode. Its distinctive feature is the automated sequential measurement and data processing, which allows obtaining the statistical distribution in real-time mode and, on the basis of it, calculating parameters in the Black equation when getting the required number of measurements. The program also features a module for the preliminary measurement of *TCR* and wafer mapping based on the type of failure. During the measurement, the program generates Excel report file with the measurement results.

RESULTS

With the help of the developed technique, the conductive tracks of test structures made on the basis of 65 [nm] technology process in the first and second metals (M1 and M2) with minimum design rules have been measured for the resistance to electromigration. Test structures are located in test chip and they are long metal tracks that are used for failure verifications in the form of metallization breakup or short circuit. Parameters of M1 and M2 structures, respectively are: length of test line – 800/800 [μ m], width of test line – 0,09/0,1 [μ m], thickness of test line – 0,18/0,22 [μ m], the resistivity – 2,66/3,07 [μ Ohm·cm], surface resistance 0,1477/0,1395 [Ohm/sq].

TCR measurements have been performed in temperature range of 25-105 °C with 10 °C interval for a sample of M1 and M2 structures. $T_{ref}=0$ °C was used as the reference temperature. To increase the accuracy of the resistance evaluation, it was measured by means of Kelvin method with different polarities of applied voltage. *TC*R values $(T_{ref}=0)$ for M1/M2 structures were 2,671m/2,798m [°C⁻¹].

In order to calculate the activation energy *Ea*, a sample of M1 and M2 structures has been measured at $T_{chuck} = 100$ °C in the temperature range T_{test} : 220, 250, 280 °C.

Activation energy *Ea* values for structures M1/M2 amounted to 0,62/1,05 [eV]

In order to calculate the current density index, a sample of M1 and M2 structures has been measured at $T_{test}=250^{\circ}C$ within a temperature range T_{chuck} : 40, 70, 100 °C. The values of the index of *n* current density for M1/M2 structures amounted to 2,09/2,42.

DISCUSSION

The method allows quick estimation of the degree of metallization reliability, conduction of its certification, as well as improved metallization quality due to the development of new technological processes of production and optimization of the existing ones.

With due consideration of the conducted research, one can estimate the current density that provides the operating time to failure of 100,000 and 200,000 hours for the M1 and M2 test structures at 125 °C. For M1 structure it was 1,481 and 1,067 [MA/cm²] correspondingly, for M2 structure – 6,995 and 5,255 [MA/cm²].

SUPPORT

The work was carried out with the financial support of the Ministry of Education and Science of Russia under state contract no. 14.574.21.0115 (unique identifier of applied research RFMEFI57414X0115).

REFERENCES

- [1] Sivchenko A.S. Development of defectiveness evaluation method for gate insulators on test structures as part of a wafer // Problemy razrabotki perspektivnyh mikro- i nanojelektronnyh system. Sbornik trudov [Problems of advanced micro- and nanoelectronic systems development. Proceedings], 2014, / under the general editorship of a member of the Russian Academy of Sciences A.L. Stempkovskij. M.: RAS, 2014. Vol. II. P. 145-150.
- [2] Yap K.L, Yap H.K, Tan Y.C, Lo K.F, Karim M.F. Implementation of FWLR for process reliability monitoring // IEEE IRW. 2001. P. 94-96.
- [3] Jedec Standard JP 001.01 "Foundry process qualification guidelines". May 2004.
- [4] Jedec Standard JESD 61A.01 "Isothermal Electromigration Test Procedure" October 2007.
- [5] Jedec Standard JEP 119 "A Procedure for Performing SWEAT" August 2003.
- [6] Jedec Standard JESD 63 "Standard Method for Calculating the Electromigration Model Parameters for Current Density and Temperature" August 2003.
- [7] Kuznetsov E.V., Sivchenko A.S., Belostotskaya S.O., Basaeva T.S., Certificate of State registration of a layout No. 2015630130, "Test chip for evaluation of reliability and radiation hardness of CMOS integrated circuits with 65 nm design rules", 2015.
- [8] Sivchenko A.S. Certificate of State registration of a program for ECM No. 2014610451, "Program for measurement of operating time to failure of IC metallization and failure model parameter definition using the data measured on test structures as part of wafers", 2014.