

Механизмы многократных сбоев в микросхемах памяти

А.И. Чумаков^{1,2}, А.В. Согоян^{1,2}, А.Б. Борудина^{1,2}, А.А. Смолин^{1,2}, А.А. Печенкин^{1,2}

¹Национальный исследовательский ядерный университет МИФИ

²АО «ЭНПО Специализированные электронные системы», aasmol@spels.ru

Аннотация — В настоящей работе предложена классификация основных механизмов возникновения многократных сбоев при воздействии ТЗЧ. Представлены модели и результаты экспериментальных исследований для различных механизмов многократных сбоев.

Ключевые слова — Многократные сбои (МС), СОЗУ, диффузия, вторичные частицы.

I. ВВЕДЕНИЕ

По мере увеличения степени интеграции в микросхемах памяти при воздействии тяжелых заряженных частиц (ТЗЧ) всё большую роль играют групповые события, в том числе многократные сбои (МС) [1-4]. Действительно, при размерах активных элементов 100 нм и менее в зону влияния отдельного трека ТЗЧ попадает сразу несколько соседних элементов. Данная модель возникновения МС лежит в основе методов повышения сбоеустойчивости микросхем ОЗУ путем разнесения элементов памяти [4, 5]. Вместе с тем имеющиеся результаты [6, 7] показывают, что возникновение МС в микросхемах памяти не ограничивается только этим механизмом.

Традиционно МС принято разделять на физические и логические [8]. К первым относят сбои, которые формируются в геометрически смежных ячейках памяти. К логическим сбоям относят события, которые имеют место сразу в нескольких битах ячейки памяти, имеющих один и тот же логический адрес. Такой подход, как представляется, недостаточно учитывает специфику механизмов МС, проявляющих себя в современных ИС. На наш взгляд, более обоснованной является классификация МС по механизмам их возникновения. Анализ позволяет выделить следующие основные типы механизмов МС, возникающих в ИС при воздействии заряженных частиц (рис. 1):

- 1) диффузионное соби́рание заряда отдельными независимыми элементами ИС с трека иона (1 на рис. 1);
- 2) включение паразитных биполярных транзисторов из-за протекания значительного ионизационного тока в общем кармане/подложке (2 на рис. 1);
- 3) одновременное воздействие первичного иона и вторичного иона, образованного вследствие упругого рассеяния (потенциально возможно воздействие нескольких вторичных частиц – n продуктов ядерных реакций) (3 на рис. 1);

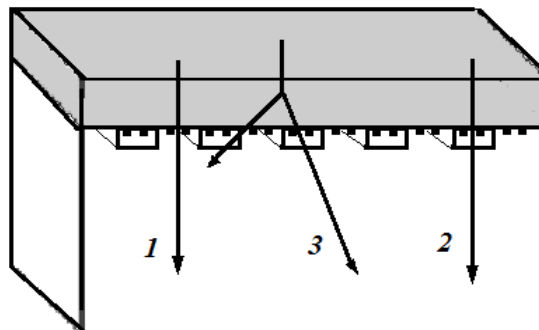


Рис. 1. МС в ячейках памяти, вызванные диффузионным соби́ранием заряда (1), паразитным биполярным эффектом (2) и одновременным воздействием первичной и вторичной частиц (3)

4) возникновение ложного электрического сигнала в схемах управления и синхронизации.

В настоящей работе представлены детальные описания и анализ названных выше механизмов возникновения МС, а также результаты их экспериментальных исследований.

II. МЕХАНИЗМЫ МС

A. Диффузионный механизм

Этот тип многократных сбоев [9] обусловлен соби́ранием зарядов соседними элементами с трека частицы (рис. 1) [8], [10, 11].

Простая оценка ионизационного тока через отдельный переход радиуса R при нормальном падении иона может быть получена из решения уравнения диффузии при различных граничных условиях на поверхности кристалла [2, 3]. В этом случае диффузионный ток может быть найден для плоской круговой чувствительной области, расположенной на произвольном расстоянии от трека частицы:

$$I(t) = qG \frac{D_d}{\sqrt{\pi Dt}} R \int_0^{\infty} \exp(-Dt\xi^2) J_0(r_0\xi) J_1(R\xi) d\xi, \quad (1)$$

где h – параметр, зависящий от топологии ИС, q – заряд электрона, t – время, G – линейная генерация носителей заряда, D – коэффициент амбиполярной диффузии, D_d – коэффициент диффузии для неосновных носителей заряда, R – радиус p - n перехода, r_0 – расстоя-

ние от места прохождения трека до центра перехода, J_0, J_1 – функции Бесселя.

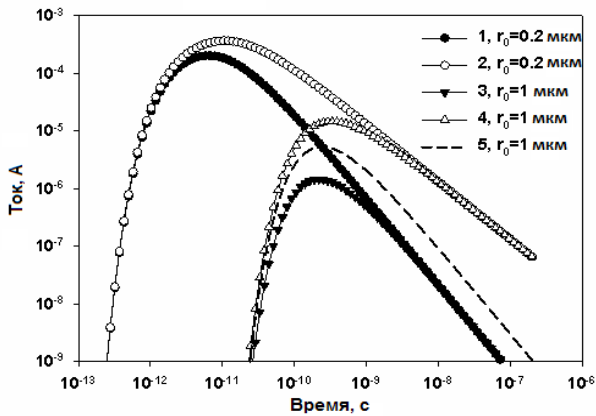


Рис. 2. Зависимость формы импульса тока от расстояния между чувствительной областью радиусом $R = 0.1$ мкм и центром трека частицы. 1, 3 – уравнение (1) (граничные условия первого рода), 2, 4 – уравнение (3) (разнородные граничные условия), 5 – уравнение (4) (граничные условия третьего рода) для $h = 3$ мкм⁻¹

Аналитическое решение возможно и в другом предельном случае – наличие отдельного перехода на поверхности кристалла ИС:

$$I(t) \approx qGD_a \frac{2}{\pi} \int_0^{\infty} \exp(-Dt\xi^2) J_0(r_0\xi) \sin(R\xi) d\xi. \quad (2)$$

В реальных схемах близкое взаимное расположение переходов не позволяет считать их изолированными [12]. В этом случае токи переходов могут быть приближенно оценены из системы уравнений или решения задачи с граничными условиями третьего рода:

$$I(t) \approx qGD_a \exp(h^2 Dt) \operatorname{erfc}(h\sqrt{Dt}) \int_0^{\infty} \exp(-Dt\xi^2) * J_0(\xi r_0) \left[\frac{2}{\pi} \sin(\xi R) + \frac{(hR)^2}{hR+1} J_1(\xi R) \right] d\xi, \quad (3)$$

где h – параметр, зависящий от топологии ИС.

Важно подчеркнуть, что в общем случае амплитудно-временные характеристики импульса тока сильно варьируются в зависимости от места попадания ТЗЧ. По мере удаления трека от чувствительной области падает амплитуда, и увеличивается длительность ионизационного тока (рис. 2). Такое изменение формы импульса тока позволяет заключить, что для удаленных переходов критерий сбоя, основанный на оценке собранного заряда, неприменим, и анализ необходимо проводить с учетом реального быстрогодействия ячейки памяти. Например, можно предположить, что кратность сбоя может быть определена как число чувствительных областей внутри круга с радиусом r'_0 . Значение радиуса r'_0 определяется из уравнений (1-4) для заданного значения ЛПЭ. Кратности сбоя для разных отношений радиуса r'_0 и расстояния a между чувстви-

тельными областями показаны на рис. 3. Как видно из представленных результатов, полученные распределения существенно отличаются от нормального распределения или распределения Пуассона.

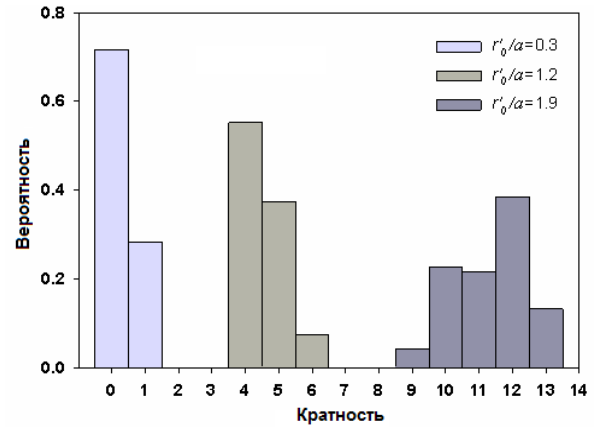


Рис. 3. Распределения кратности сбоя: а – расстояние между чувствительными областями ячеек памяти

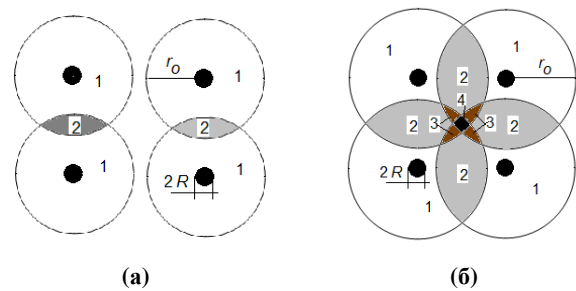


Рис. 4. Оценка кратности сбоя для диффузионного механизма при двух значениях ЛПЭ (ЛПЭ(а) < ЛПЭ(б)), числа соответствуют кратности сбоя

Другой метод оценки сечений МС основан на определении площади области собирания отдельной чувствительной областью. При заданном критерии возникновения одиночного сбоя для заданного значения ЛПЭ это условие определяет максимальное расстояние трека r_0 от центра чувствительной области, при котором произойдет сбой. Таким образом, при некоторых значениях ЛПЭ соседние области могут перекрываться (рис. 4). Области перекрытия и будут определять сечение двукратных сбоя (рис. 4, а). При дальнейшем увеличении ЛПЭ могут перекрываться 3, 4 и более областей (рис. 4, б). Количество пересекаемых областей определяет кратность сбоя.

В. МС из-за просадки потенциала кармана/подложки

МС этого типа геометрически привязаны к карману (либо области подложки), в котором находится несколько ячеек памяти. При прохождении иона через карман или в непосредственной близости от него образуется ионизационный ток карман-подложка. Из-за возникающей просадки напряжения питания внутри кармана при протекании ионизационного тока паразитные биполярные транзисторы сток-карман-исток

отпираются, вызывая сбои в ячейке памяти [13-18]. Проведенные численные расчеты показывают, что кратность сбоев будет определяться расстоянием от места попадания иона до контакта к шине питания (земля), удельным сопротивлением кармана, величиной ЛПЭ, температурой и рядом других факторов.

Принципиальной особенностью МС такого типа является зависимость их максимальной кратности от локализации области воздействия внутри накопителя. Очевидно, что наибольшая чувствительность по этому механизму МС будет иметь место при попадании иона в центр кармана. Грубая оценка условия возникновения этого эффекта может быть получена из следующего выражения:

$$u(y, t) = -r \frac{y}{L} \int_0^L (L-s) \int_{-d_w/2}^{d_w/2} j(s, x, t) dx ds + \\ + r \int_0^y (y-s) \int_{-d_w/2}^{d_w/2} j(s, x, t) dx ds \geq U_{sw}, \quad (4)$$

где L , d , r – длина, ширина и погонное сопротивление кармана, U_{sw} – напряжение отпираания паразитного биполярного транзистора, $u(y, t)$ – изменение потенциала кармана в точке y , $j(x, y, t)$ – плотность диффузионного тока, которая может быть оценена в приближении однородных граничных условий.

С. Вторичные частицы

Данный механизм возникает из-за рассеивания первичных ионов в конструктивных материалах ИС [19-21]. В общем случае возможны несколько механизмов возникновения МС. Первый механизм обусловлен предварительным рассеянием первичного иона при его подлете к чувствительной области. При втором механизме возможен пролет иона через чувствительную область и обратное рассеяние иона или вылет вторичной частицы в обратном направлении.

Рассмотрим механизм возникновения МС при кулоновском рассеянии в слоях межсоединений (рис. 6). В простейшем случае (без учета экранировки) дифференциальное сечение упругого рассеяния равно [22]:

$$\frac{d\sigma}{dE} = \pi \frac{m_1}{m_2} \frac{\alpha^2}{T} \frac{1}{E^2}, \quad (5)$$

$$\alpha = \frac{q^2 Z_1 Z_2}{4\pi\epsilon_0}, \quad (6)$$

где m_1 , Z_1 , m_2 , Z_2 – масса и заряд первичной и вторичной частиц соответственно, σ – сечение рассеяния, T – энергия первичной частицы в точке рассеяния с координатой z .

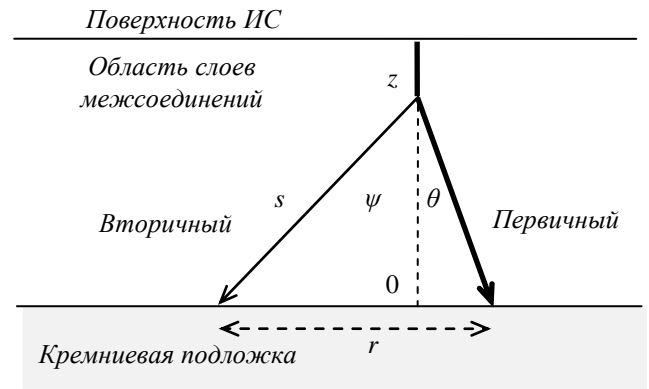


Рис. 6. Схематичное изображение МС вследствие упругого рассеяния частицы и образования вторичного иона

Возникновение МС возможно при выполнении ряда условий. Первичная и вторичная частицы после рассеяния и прохождения слоев металлизации должны иметь энергию, достаточную для генерации критического заряда в Si подложке. Также частицы должны достичь подложки на некотором удалении r друг от друга так, чтобы пройти через чувствительные области различных ячеек памяти.

Указанные условия отчасти входят в противоречие друг с другом. Для того чтобы вторичная частица попала в подложку на большом расстоянии от первичной, угол отдачи ψ не должен быть малым. При этом увеличивается путь s вторичной частицы через слои металлизации. С другой стороны, большие ψ соответствуют малым энергиям отдачи, что ограничивает возможный пробег вторичной частицы в слоях металлизации.

Таким образом, эти условия накладывают ограничения на значения максимальной и минимальной допустимой энергии отдачи. При этом данные значения являются функцией координаты точки рассеяния z . На рис. 7 показана область значений энергии отдачи, при которых возможны МС.

Плотность вероятности возникновения МС по координате z получим, интегрируя выражение (5):

$$p(z) = N\pi \frac{m_1}{m_2} \frac{\alpha^2}{T} \left(\frac{1}{E_{\min}(z)} - \frac{1}{E_{\max}(z)} \right) \cdot \Theta(E_{\max} - E_{\min}), \quad (7)$$

$$E_{\max}(z) = \min(E_{\max 1}, E_{\max 2}), \quad (8)$$

где Θ – функция Хевисайда.

Анализ выражения (7) показывает, что оно имеет максимум в области малых z . Это означает, что наибольший вклад в эффект МС будут давать нижние слои металлизации. Данный результат согласуется с экспериментальными данными [19].

Полная вероятность P возникновения МС при прохождении первичной частицы получается интегрированием (7). На рис. 8 показана зависимость вероятности возникновения МС от энергии первичной частицы (X_e), полученная в рамках представленной аналитической модели. Структура области металлизации пред-

полагалось гомогенной с массовой долей Cu 81%. Анализ проводился с учетом парциальных вкладов Cu, Si, O. Видно, что вероятность МС имела практически пороговый характер и максимум в области энергий порядка нескольких сотен МэВ.

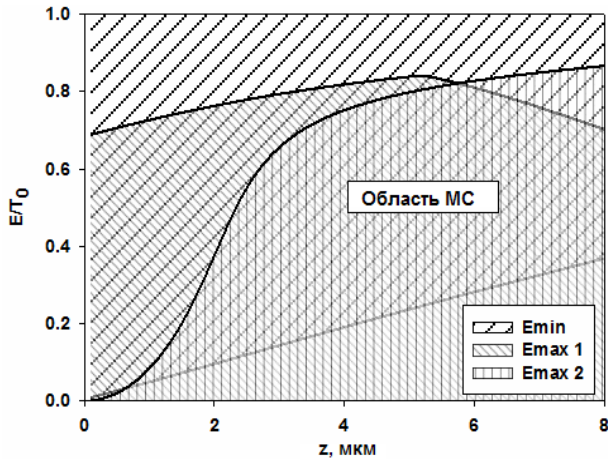


Рис. 7. Зависимость допустимых энергий отдачи от координаты точки рассеяния. Расчет проводился для случая: первичный атом – Хе с энергией $T_0 = 220$ МэВ, вторичный атом – Cu, $r = 3$ мкм, область металлизации содержит 25% Cu (mass fracture - 51 %), 25% Si, 50% O

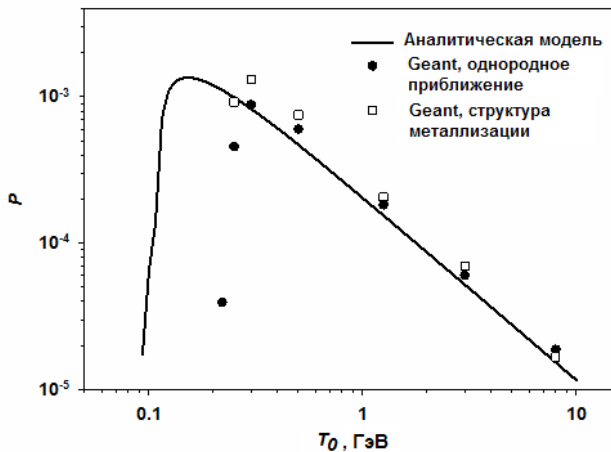


Рис. 8. Зависимость вероятности МС от энергии T_0 первичной частицы (Хе). Критическое расстояние $r = 3$ мкм

Расчет аналогичной структуры проводился в системе GEANT. При энергиях первичной частицы более 500 МэВ наблюдается удовлетворительное согласие простой модели с расчетом GEANT (отличие составляет 20%). При малых энергиях наблюдается существенное отличие порога эффекта. Данное обстоятельство может быть связано с тем, что в рамках аналитического подхода рассматривалось только одно рассеяние частиц при прохождении слоя металлизации. Данное предположение может оказаться неверным при энергиях первичной частицы, близких к пороговому значению. На рис. 8 показана зависимость $P(T)$, полученная с учетом реалистичной структуры шин металлизации (65 нм) с той же массовой долей меди. Влияние реаль-

ной структуры шин металлизации проявляется только вблизи пороговых значений энергии.

Таблица 1

МС наблюдаемые при эксперименте

Механизм МС	Диффузия	Потенциал кармана	Вторичные частицы	Функциональные
256К (0,8 мкм)	+	-	-	-
128К (65 нм)	+	+	+	-
2М (0,18 мкм) A82DL1632	x	x	x	+
1М (0,18 мкм) AS7C1026	x	x	x	+
4М (0,18 мкм)	+	-	-	-

+ наблюдались МС, - не наблюдались МС, x – не исследовано

Таким образом, проведенный анализ показывает, что вероятность МС за счет кулоновского рассеяния в современных ИС может составлять 10^{-5} - 10^{-3} .

Д. Функциональные МС

Один из механизмов возникновения МС – фиксация (запись) ложного сигнала сразу несколькими ячейками памяти. Например, в цикле записи при попадании ОЯЧ в схемы дешифрации возможна кратковременная ошибочная выборка, что может привести к записи той же входной информации, но по другому адресу [6]. Инициирование МС также может быть обусловлено возникновением кратковременного импульса ионизационной реакции («киголки») в периферийных узлах.

Возникновение МС в результате сбоя в периферийных схемах чаще всего характерно именно для динамического режима работы. При этом необходимо проводить тестирование как в режиме считывания, так и записи с последующим контролем записанной информации. Однако возможна ситуация, когда воздействие на периферийные узлы микросхемы может приводить к возникновению МС как в динамическом режиме, так и в режиме хранения.

Е. Совместные эффекты

Очевидно, что в современных СБИС эти эффекты могут проявляться комплексно, за исключением функциональных МС. Например, если ион попал рядом с карманом, то на первом этапе возможны диффузионные МС, а впоследствии может включиться механизм МС из-за протекания тока в подложке. Наибольшие возможности имеют место при возникновении МС от первичной и вторичной частицы. Например, первичная частица может создавать МС как по диффузионному механизму, так и через карман, при этом образовавшийся за счет кулоновского рассеяния первично-выбитый атом (ПВА) может также создавать МС. Важно отметить, что за счет действия ПВА могут создаваться одновременно и однократные сбои, и МС, если его трек располагается наклонно к поверхности кристалла. Также несколько групп МС и ОС может создаваться продуктами ядерных реакций, если на их выходе имеется несколько ионов.

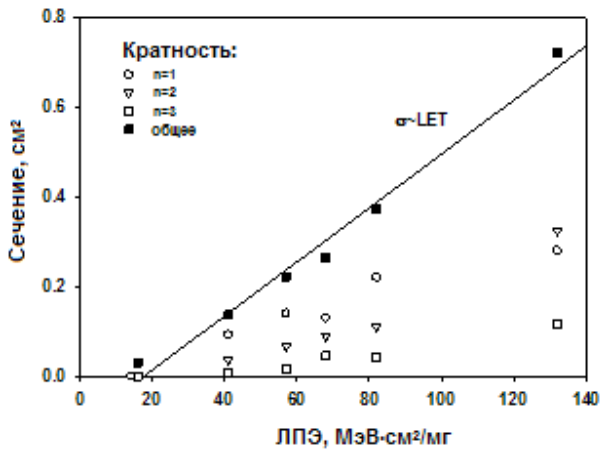


Рис. 9. Сечения сбоев от тяжелых ионов для общего числа сбоев и МС различной кратности для 256К СОЗУ

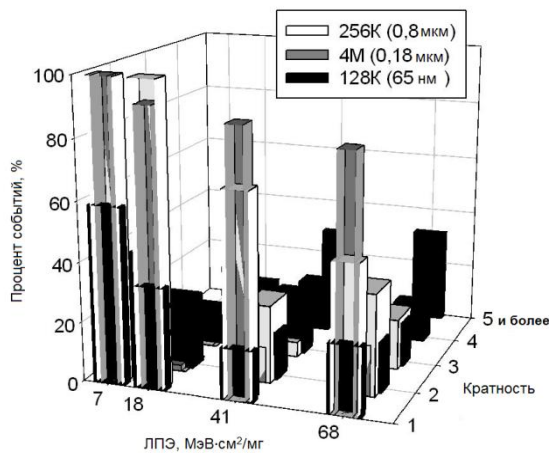


Рис. 10. Зависимость порогового ЛПЭ и кратности сбоев от проектных норм для СОЗУ, исследованных в данной работе

III. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Экспериментальные исследования проводились на ускорителе ионов «У-400» (Роскосмос, ОИЯИ, Дубна) [27] и импульсной пикосекундной лазерной установке «ПИКО-3» в НИЯУ МИФИ (Москва) [23-25]. В связи с большими оптическими потерями ряд микросхем памяти на лазерной установке облучался с тыльной стороны. В ходе экспериментов исследовались микросхемы и тестовые кристаллы статических ОЗУ различной информационной емкости и технологий.

Основная цель экспериментальных исследований была направлена на выявление механизма МС в исследованных образцах SRAM (табл. 1).

Диффузионные МС наблюдались в ОЗУ 0,8 мкм и 0,18 мкм. Основная причина их появления связана с близким расположением стоков двух соседних ячеек памяти. Других типов МС в этих схемах обнаружено не было. Предпосылкой к исследованию СОЗУ с проектными нормами 0,8 мкм на предмет чувствительности к МС послужило то, что в ходе испытаний на стойкость к ОС было установлено, что зависимость сечения сбоев от ЛПЭ имеет ненасыщающийся характер. В

результате анализа было установлено, что в СОЗУ 256 Кбит, несмотря на проектные нормы 0,8 мкм, возникают эффекты 2-х и 3-х кратных МС [26]. Зависимости сечения сбоев различной кратности от ЛПЭ представлены рисунке 9. Видно, что сечения имеют ненасыщающийся характер, что хорошо согласуется с диффузионным механизмом собиранья.

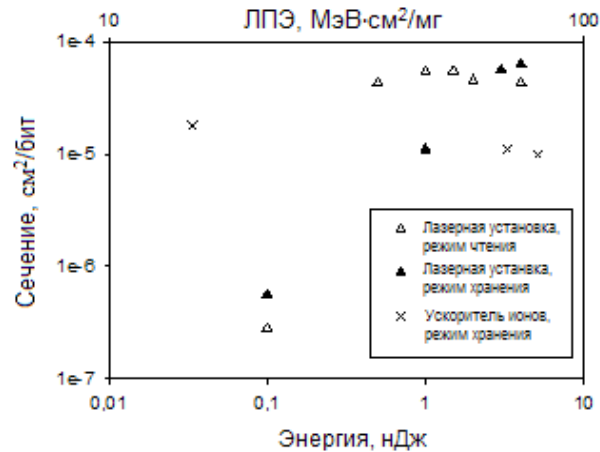


Рис. 11. Экспериментальные результаты, полученные для 2М СОЗУ при воздействии тяжелых ионов и лазерного излучения

На рисунке 10 приведены зависимости доли МС различной кратности для КМОП СОЗУ с проектными нормами 0,8 мкм, 0,18 мкм и 65 нм при различных значениях ЛПЭ. Прослеживается общая тенденция роста чувствительности к МС с ростом значения ЛПЭ.

Практически все типы МС наблюдались в тестовом кристалле ОЗУ 65 нм. В данных ОЗУ отмечалось возникновение МС высокой кратности [17], связанных, предположительно, с влиянием биполярного эффекта.

В исследованных тестовых кристаллах были обнаружены и комбинированные МС. В СОЗУ A82DL1632UG при воздействии ТЗЧ наблюдалось возникновение эффектов сбоев в блоках ячеек памяти, относящихся к одному разряду данных. При этом зарегистрированное сечение эффектов в режимах хранения и считывания информации превышало площадь кристалла. Для выявления механизма этих сбоев образцы сканировались сфокусированным лазерным лучом, в ходе которого было выявлен функциональный механизм МС. Данные МС возникли при облучении периферийных участков ОЗУ для двух режимов работы (рис. 11).

IV. ЗАКЛЮЧЕНИЕ

В большинстве практических случаев можно выделить четыре механизма возникновения МС: за счет диффузионного собиранья заряда с трека иона, падения напряжения в кармане/подложке при протекании ионизационного тока, появления вторичных частиц из-за рассеяния ионов на атомах материалов конструкций ИС и возникновения ложных управляющих сигналов (функциональные МС). Важно отметить, что последние три механизма не позволяют существенно повы-

шать сбоестойчивость ячеек памяти из-за разнесения их в пространстве.

ПОДДЕРЖКА

Работа выполнена в рамках государственного задания №8.826.2014/К Министерства образования и науки Российской Федерации.

ЛИТЕРАТУРА

- [1] Gasiot G., Giot D., Roche P. Multiple Cell Upsets as the Key Contribution to the Total SER of 65 nm CMOS SRAMs and Its Dependence on Well Engineering // *IEEE Trans. Nucl. Sci.* – 2007. – V. 54, № 6. – P. 2468-2473.
- [2] Kirkpatrick S. Modeling diffusion and collection of charge from ionizing radiation in silicon devices // *IEEE Trans. on Electron Devices.* – 1979. – T. 26, № 11. – C. 1742-1753.
- [3] Smith E. C., Stassinopoulos E. G., LaBel K., Brucker G., Seidlick C. M. Application of a diffusion model to SEE cross sections of modern devices // *IEEE Trans. Nucl. Sci.* – 1995. – V. 42, № 6. – P. 1772-1779.
- [4] Patterson J. D., Edmonds L. D. Modeling the contribution of diffusion to device-upset cross sections // *IEEE Trans. Nucl. Sci.* – 2002. – V. 49, № 6. – P. 3067-3074.
- [5] Edmonds L. D. A Proposed Transient Version of the ADC Charge-Collection Model Tested Against TCAD // *IEEE Trans. Nucl. Sci.* – 2011. – N. 58, № 1. – V. 296-304.
- [6] Buchner S., Campbell A. B., Meehan T., Clark K. A., McMorrow D., Dyer C., Sanderson C., Comber C., Kuboyama S. Investigation of single-ion multiple-bit upsets in memories on board a space experiment // *IEEE Trans. Nucl. Sci.* – 2000. – T. 47, № 3. – C. 705-711.
- [7] Tsiligiannis G., Dilillo L., Bosio A., Girard P., Pravossoudovitch S., Todri A., Virazel A., Puchner H., Frost C., Wrobel F., Saign F., x00E. Multiple Cell Upset Classification in Commercial SRAMs // *IEEE Trans. Nucl. Sci.* – 2014. – V. 61, № 4. – P. 1747-1754.
- [8] Musseau O., Gardic F., Roche P., Corbiere T., Reed R. A., Buchner S., McDonald P., Melinger J., Tran L., Campbell A. B. Analysis of multiple bit upsets (MBU) in CMOS SRAM // *IEEE Trans. Nucl. Sci.* – 1996. – V. 43, № 6. – P. 2879-2888.
- [9] Blake J. B., Mandel R. On-Orbit Observations of Single Event Upset in Harris HM-6508 1K RAMS // *IEEE Trans. Nucl. Sci.* – 1986. – V. 33, № 6. – P. 1616-1619.
- [10] Song Y., Vu K. N., Cable J. S., Witteles A. A., Kolasinski W. A., Koga R., Elder J. H., Osborn J. V., Martin R. C., Ghoniem N. M. Experimental and analytical investigation of single event, multiple bit upsets in poly-silicon load, 64 K_v NMOS SRAMs // *IEEE Trans. Nucl. Sci.* – 1988. – T. 35, № 6. – C. 1673-1677.
- [11] Zoutendyk J. A., Edmonds L. D., Smith L. S. Characterization of multiple-bit errors from single-ion tracks in integrated circuits // *IEEE Trans. Nucl. Sci.* – 1989. – V. 36, № 6. – P. 2267-2274.
- [12] Edmonds L. D. Extension of the ADC Charge-Collection Model to Include Multiple Junctions // *IEEE Trans. Nucl. Sci.* – 2011. – T. 58, № 6. – C. 3333-3342.
- [13] Osada K., Yamaguchi K., Saitoh Y., Kawahara T. SRAM immunity to cosmic-ray-induced multierrors based on analysis of an induced parasitic bipolar effect // *IEEE Journal of Solid-State Circuits.* – 2004. – V. 39, № 5. – P. 827-833.
- [14] Olson B. D., Ball D. R., Warren K. M., Massengill L. W., Haddad N. F., Doyle S. E., McMorrow D. Simultaneous single event charge sharing and parasitic bipolar conduction in a highly-scaled SRAM design // *IEEE Trans. Nucl. Sci.* – 2005. – V. 52, № 6. – P. 2132-2136.
- [15] Giot D., Roche P., Gasiot G., Aufran J. L., Harboe-Sorensen R. Heavy Ion Testing and 3-D Simulations of Multiple Cell Upset in 65 nm Standard SRAMs // *IEEE Trans. Nucl. Sci.* – 2008. – V. 55, № 4. – P. 2048-2054.
- [16] Gaspard N. J., Witulski A. F., Atkinson N. M., Ahlbin J. R., Holman W. T., Bhuvu B. L., Loveless T. D., Massengill L. W. Impact of Well Structure on Single-Event Well Potential Modulation in Bulk CMOS // *IEEE Trans. Nucl. Sci.* – 2011. – T. 58, № 6. – C. 2614-2620.
- [17] Boruzdina A. B., Sogoyan A. V., Smolin A. A., Ulanova A. V., Gorbunov M. S., Chumakov A. I., Boychenko D. V., Temperature Dependence of MCU Sensitivity in 65 nm CMOS SRAM // *IEEE Trans. Nucl. Sci.* – 2015. – V. 62, № 6. – P. 2860-2866.
- [18] A.I. Chumakov, Evaluation of Multiple Upsets in Integrated Circuits under the Effect of Heavy Charged Particles // *Rus. Microelectronics.* – 2014. – V. 43, № 2, P. 91–95.
- [19] Dodds N. A., Reed R. A., Mendenhall M. H., Weller R. A., Clemens M. A., Dodd P. E., Shaneyfelt M. R., Vizkelethy G., Schwank J. R., Ferlet-Cavrois V., Adams J. H., Schrimpf R. D., King M. P. Charge Generation by Secondary Particles From Nuclear Reactions in BEOL Materials // *IEEE Trans. Nucl. Sci.* – 2009. – V. 56, № 6. – P. 3172-3179.
- [20] Reed R. A., Weller R. A., Mendenhall M. H., Lauenstein J. M., Warren K. M., Pellish J. A., Schrimpf R. D., Sierawski B. D., Massengill L. W., Dodd P. E., Shaneyfelt M. R., Felix J. A., Schwank J. R., Haddad N. F., Lawrence R. K., Bowman J. H., Conde R. Impact of Ion Energy and Species on Single Event Effects Analysis // *IEEE Trans. Nucl. Sci.* – 2007. – T. 54, № 6. – C. 2312-2321.
- [21] Howe C. L., Weller R. A., Reed R. A., Mendenhall M. H., Schrimpf R. D., Warren K. M., Ball D. R., Massengill L. W., LaBel K. A., Howard J. W., Haddad N. F. Role of heavy-ion nuclear reactions in determining on-orbit single event error rates // *IEEE Trans. Nucl. Sci.* – 2005. – V. 52, № 6. – P. 2182-2188.
- [22] Jackson J.D., *Classical Electrodynamics*, John Wiley & Sons, Inc., New York, N, 1962.
- [23] A.A. Pechenkin, D.V. Savchenkov, O.B. Mavritskii, A.I. Chumakov, D.V. Bobrovskiy, Evaluation of Sensitivity Parameters for Single Event Latchup Effect in CMOS LSI ICs by Pulsed Laser Backside Irradiation Tests // *Rus. Microelectronics.* – 2015. – V. 44, № 1, - P. 33-39.
- [24] Kastensmidt F. L., Tambara L., Bobrovsky D. V., Pechenkin A. A., Nikiforov A. Y. Laser Testing Methodology for Diagnosing Diverse Soft Errors in a Nanoscale SRAM-Based FPGA // *IEEE Trans. Nucl. Sci.* – 2014. – V. 61, № 6. – P. 3130-3137.
- [25] Chumakov A. I., Pechenkin A. A., Savchenkov D. V., Tararaksin A. S., Vasil'ev A. L., Yanenko A. V. Local laser irradiation technique for SEE testing of ICs // *Radiation and Its Effects on Components and Systems (RADECS)*, 2011 12th European Conference on -, 2011. – P. 449-453.
- [26] Boruzdina A. B., Grigor'ev N. G., Ulanova A. V., Effect of topological placement of memory cells in memory chips on multiplicity of cell upsets from heavy charged particles // *Rus. Microelectronics.* – 2014. – V. 43, № 2, - P. 96-101.

Mechanisms of Multiple Cell Upsets in Memory

A.I. Chumakov^{1,2}, A.V. Sogoyan^{1,2}, A.B. Boruzdina^{1,2}, A.A. Smolin^{1,2}, A.A. Pechenkin^{1,2}

¹National Research Nuclear University MEPHI

²Specialized Electronic Systems, aasmol@spels.ru

Keywords - Multiple Bit Upset (MBU), Multiple Cell Upset (MCU), memory, diffusion, nuclear scattering.

ABSTRACT

Multiple node events, including multiple cell upsets (MCUs), are the crucial single event effects (SEEs) under ion beam irradiation for IC technology with feature sizes less than 100 nm [1-4]. For dimensions of active elements of 100 nm and less, several neighboring elements can fit in the area affected by a single particle track. This MCU model is the basis of the hardening approach using interleaving of memory cells that belong to several different words and/or interleaving of nodes of several DICE storage elements [4-5]. Nevertheless, obtained results [6, 7] indicate that this mechanism is not solely responsible for MCUs in SRAMs.

MCUs are traditionally categorized into physical and logical upsets [8]. The former includes upsets occurring in physically adjacent memory cells. Logical upsets include events that affect several memory cells belonging to the same word (multi-bit upsets - MBUs). This approach, in our opinion, does not sufficiently account for the principal causes of each MCU occurrence in modern memory ICs. For that reason, in this paper we present a different MCU classification based on their underlying mechanisms. The analysis allowed us to distinguish following MCU mechanisms types detected in SRAMs under heavy ion irradiation:

1. Diffusion charge collection from an ion track by separate sensitive nodes. This MCU mechanism has been studied for more than 30 years [10] and caused by charge collection from an ion track by neighboring elements [9], [11, 12]. Analytical solutions for the diffusion component of the ionization current were found for the flat circular sensitive area approximation and three types of boundary conditions on the IC surface: Dirichlet boundary conditions, mixed boundary conditions and Robin boundary conditions.

2. Parasitic bipolar effect caused by well potential perturbation due to ion hit. MCUs of this type are geometrically tied to the well (or substrate region) in which memory cells are located. In case of an ion strike in or near the well, ionization current pulse in the well-substrate junction is formed. Due to relatively large size of this junction and high value of well resistance, the current pulse can be large enough to cause significant change of

the potential in the well. As the electrostatic potential in the well drops, parasitic bipolar transistor with the base in the well region is turned on and the resulting bipolar conduction current leads to the upset of the cell [14-18]. Conducted simulations indicate that upset multiplicity in this case is determined by the distance between the strike location and a well tap, well conductivity, LET value, temperature, and several other factors.

3. Simultaneous upsets caused by incident ion and secondary ion produced by elastic scattering or nuclear reaction products. This upset mechanism is possible due to elastic or inelastic interaction of incidence particles with the nuclei of the IC materials. The nuclear reaction products can determine circuit SEU response in the low LET region when the charge generated by the primary ion is not sufficient to cause an upset [19-21]. Another important case is multiple upsets caused by an elastic recoil ion from the metallization or the substrate. The analytical expression estimating MCU probability due to Coulomb scattering in metallization and isolating layers is presented.

4. SET in control circuitry or non-stationary single event latch-up (SEL). In case of an ion hit to the decoding circuitry during the writing cycle, the selection mistake can result in the writing of the same input data at the wrong address [6]. MCU can also be initiated by the single event transient (SET) in the peripheral circuitry. Another possible reason is non-stationary SEL. Transient SEL can cause MCUs due to the rail span collapse in RAM during transient latchup current pulse. This type of MCUs cannot be effectively analyzed by computer calculation and its estimation requires an experimental research.

It is important to notice that all aforementioned effects, with the exception of functional MCUs, can take place in modern ICs simultaneously.

Accordingly, the main goal of the conducted experiments was a correct identification of MCU mechanisms in SRAMs under test. Experimental techniques were based on the combined use of ion accelerators and focused laser sources. The former were used for determination of the device's susceptibility to MCUs, and the latter allowed the MCU sensitive regions and MCU type to be identified, if possible. The MCU mechanisms observed in several SRAMs are discussed in the paper.

The paper is a part of the research done within the government assignment #8.826.2014/K given by the ministry of education and science of Russian Federation.

REFERENCES

- [1] G. Gasiot, D. Giot, and P. Roche, Well Engineering Multiple Cell Upsets as the Key Contribution to the Total SER of 65 nm CMOS SRAMs and its Dependence on Well Engineering // *IEEE Trans. Nucl. Sci.*, vol. 54, no. 6, pt. 1, pp. 2468–2473, 2007.
- [2] S. Kirkpatrick, Modeling Diffusion and Collection of Charge from Ionizing Radiation in Silicon Devices // *IEEE Trans. Electron Devices.*, vol. 26, pp.1742-1753, 1979.
- [3] E.C. Smith, E.G. Stassinopoulos, K. LaBel, G. Brucker, C.M. Seidlick, Application of a Diffusion Model to SEE Cross Sections of Modern Devices // *IEEE Trans. Nucl. Sci.*, vol. 42, pp.1772-1779, 1995.
- [4] J.D. Patterson, L.D. Edmonds, Modeling the Contribution of Diffusion to Device-Upset Cross Sections // *IEEE Trans. Nucl. Sci.*, vol.49, pp.3067-3074, 2002.
- [5] L.D. Edmonds, A Proposed Transient Version of the ADC Charge-Collection Model Tested against TCAD // *IEEE Trans. Nucl. Sci.*, vol. 58, no. 1, pp.296-304, 2011.
- [6] S. Buchnerli, A. Campbell, T. Meehan et al. Investigation of Single- Ion Multiple-Bit Upsets in Memories on Board a Space Experiment // *RADECS, Workshop*, pp. 218–254, 1999.
- [7] G. Tsiligiannis, L. Dilillo, A. Bosio et al. Multiple Cell Upset Classification in Commercial SRAMs // *IEEE Trans. Nucl. Sci.*, vol.61, no. 4, pp.1747-1754, 2014.
- [8] O. Musseau, F. Gardic, P. Roche et al. Analysis of Multiple Bit Upsets (MBU) in CMOS SRAM // *IEEE Trans. Nucl. Sci.*, vol. 43, no. 6, pp. 2879–2888, 1996.
- [9] J.B. Blake and R. Mandel, On-orbit Observation of Single Event Upset in Harris HM-6508 1K RAMS // *IEEE Trans. Nucl. Sci.*, vol. 33, pp. 1616-1619, 1986.
- [10] Y. Song, K.N. Vu, J.S. Cable, A.A. Witteles, W.A. Kolasinski, R. Koga, J. H. Elder, J.V. Osborn, R.C. Martin, N.M. Ghoniem, Experimental And Analytical Investigation of Single Event Multiple Bit Upsets in Polysilicon Load 64 k NMOS SRAMs // *IEEE Trans. Nucl. Sci.*, vol. 35, no. 6, pp.1673-1677, 1988.
- [11] J.A. Zoutendyk, L.D. Edmonds, L.S. Smith, Characterization of Multiple Bit Errors from Single Ion Tracks in Integrated Circuits // *IEEE Trans. Nucl. Sci.*, vol. 36, no. 6, pp.2267 -2274, 1989.
- [12] L.D. Edmonds, Extension of the ADC Charge-Collection Model to Include Multiple Junctions // *IEEE Trans. Nucl. Sci.* vol.58. no.6, pp.3333-3342, 2011.
- [13] K. Osada, K. Yamaguchi, Y. Saitoh, T. Kawahara, SRAM Immunity to Cosmic-Ray-Induced Multierrors Based on Analysis of an Induced Parasitic Bipolar Effect // *IEEE Journal of Solid-State Circuits*, vol. 39, no. 5, pp. 827–833, 2004.
- [14] B.D. Olson, D.R. Ball, K.M. Warren, L.W. Massengill, N.F. Haddad, S.E. Doyle, D. McMorrow, Simultaneous Single Event Charge Sharing and Parasitic Bipolar Conduction in a Highly-Scaled SRAM Design // *IEEE Trans. Nucl. Sci.*, vol. 52, no. 6, pt. 1, pp. 2132–2136, 2005.
- [15] D. Giot, P. Roche, G. Gasiot, J.-L. Autran, R. Harboe-Sørensen, Heavy Ion Testing and 3-D Simulations of Multiple Cell Upset in 65 nm Standard SRAMs // *IEEE Trans. Nucl. Sci.*, vol. 55, no. 4, pp. 2048–2054, 2007.
- [16] N.J. Gaspard, A.F. Witulski, N.M. Atkinson, J.R. Ahlbin, W.T. Holman, B.L. Bhuva, T.D. Loveless, L.W. Massengill, Impact of Well Structure on Single-Event Well Potential Modulation in Bulk CMOS // *IEEE Trans. Nucl. Sci.*, vol. 58, no. 6, pp.2614 -2620, 2011.
- [17] A.B. Boruzdina, A.V. Sogoyan, A.A. Smolin, A.V. Ulanova, M.S. Gorbunov, A.I. Chumakov, D.V. Boychenko, Temperature Dependence of MCU Sensitivity in 65 nm CMOS SRAM // *IEEE Trans. Nucl. Sci.*, vol. 62, no. 6, 2015.
- [18] A.I. Chumakov, Evaluation of Multiple Upsets in Integrated Circuits under the Effect of Heavy Charged Particles // *Rus. Microelectronics*, vol. 43, no. 2, pp. 91–95, 2014.
- [19] N.A. Dodds, R.A. Reed, M.H. Mendenhall, R.A. Weller, M.A. Clemens, P.E. Dodd, M.R. Shaneyfelt, G. Vizkelethy, J.R. Schwank, V. Ferlet-Cavrois, J.H. Adams, R.D. Schrimpf, M.P. King, Charge Generation by Secondary Particles From Nuclear Reactions in BEOL Materials // *IEEE Trans. Nucl. Sci.*, vol.56, no.6, pp.3172-3179, 2009.
- [20] R.A. Reed, R.A. Weller, M.H. Mendenhall, J.-M. Lauenstein, K.M. Warren, J.A. Pellish, R.D. Schrimpf, B.D. Sierawski, L.W. Massengill, P.E. Dodd, M.R. Shaneyfelt, J.A. Felix, J.R. Schwank, N.F. Haddad, R.K. Lawrence, J.H. Bowman, R. Conde, Impact of Ion Energy and Species on Single Event Effects Analysis // *IEEE Trans. Nucl. Sci.*, vol.54, no.6, pp.2312-2321, 2007.
- [21] C.L. Howe, R.A. Weller, R.A. Reed, M.H. Mendenhall, R.D. Schrimpf, K.M. Warren, D.R. Ball, L.W. Massengill, K.A. LaBel, J.W. Howard, N.F. Haddad, Role of Heavy-Ion Nuclear Reactions in Determining on-Orbit Single Event Error Rates // *IEEE Trans. Nucl. Sci.*, vol. 52, no. 6, pp.2182 -2188, 2005.
- [22] J.D. Jackson, *Classical Electrodynamics*, John Wiley & Sons, Inc., New York, N, 1962.
- [23] A.A. Pechenkin, D.V. Savchenkov, O.B. Mavritskii, A.I. Chumakov, D.V. Bobrovskiy, Evaluation of Sensitivity Parameters for Single Event Latchup Effect in CMOS LSI ICs by Pulsed Laser Backside Irradiation Tests // *Russian Microelectronics*, vol. 44, no. 1, pp. 33-39, 2015.
- [24] F.L. Kastensmidt, L. Tambara, D.V. Bobrovsky, A.A. Pechenkin, A.Y. Nikiforov, Laser Testing Methodology for Diagnosing Diverse Soft Errors In A Nanoscale SRAM-Based FPGA // *IEEE Transactions on Nucl. Sci.*, Vol. 61, no 6, pp. 3130-3137, 2014.
- [25] A.I. Chumakov, A.A. Pechenkin, D.V. Savchenkov, A.S. Tararaksin, A.L. Vasil'ev, A.V. Yanenko, Local laser irradiation technique for SEE testing of ICs // *Proc. 12th European Conf. on Radiation and its Effects on Components and Systems, RADECS-2011, Sevilla; Spain; Sept. 19 -23, pp. 449-453, 2011.*
- [26] A. B. Boruzdina, N. G. Grigor'ev, and A. V. Ulanova, Effect of topological placement of memory cells in memory chips on multiplicity of cell upsets from heavy charged particles // *Russian Microelectronics*, vol. 43, no. 2, pp. 96-101, 2014.