Моделирование схем с сегнетоэлектрическими емкостями

М.М. Гурарий¹, М.М.Жаров¹, А.Э. Рассадин², С.Г. Русаков¹, С.Л. Ульянов¹

¹Институт проблем проектирования в микроэлектронике РАН, г. Москва, ippm@ippm.ru

² НТОРЭС им. А.С. Попова, г. Нижний Новгород, brat_ras@list.ru

Аннотация — При использовании симуляторов типа SPICE для моделирования сегнетоэлектрических схем возникают трудности из-за отрицательных значений дифференциальной емкостей и наличия плавающих узлов между емкостями. В статье предлагаются модели нелинейных емкостей в виде эквивалентных схем с заданными прямыми или обратными вольт-кулонными характеристиками. Дополнительный "зарядовый" вывод моделей позволяет анализировать и инициализировать заряды емкостей, а также моделировать цепочки емкостей с плавающими узлами, в которых определены уровни захваченных зарядов. Предложенные подходы проиллюстрированы на ряде тестовых примеров.

Ключевые слова — схемотехническое моделирование, сегнетоэлектрики, отрицательная емкость, нелинейная емкость, модель емкости, управляемые источники, плавающий узел

I. Введение

В настоящее время одним из перспективных направлений в разработке устройств сверхмалой мощности является использование сегнетоэлектрических (СЭ) схем [1-2]. Это объясняется двумя особенностями их характеристик. Во-первых, СЭ емкость при нулевом напряжении имеет два устойчивых что состояния, дает возможность построения энергонезависимой памяти произвольного доступа [3]. Другой особенностью является участок с отрицательной дифференциальной емкостью на вольткулонной характеристике, которая приводит к усилительному эффекту в емкостном делителе, что лежит в основе Полевого Транзистора с Отрицательной Емкостью (ПТОЕ, в англоязычных источниках NCFET - Negative Capacitance Field Effect Transistor) [4-5].

Снижение энергии переключения в ПТОЕ особенно важно в устройствах для сбора энергии (energy harvesting) из окружающей среды [6].

Проводимые интенсивные исследования в этом направлении требуют возможности моделирования схем, содержащих как отдельные СЭ емкости, так и включающие их цепочки нелинейных емкостей. Этим объясняется появление в последнее время многих публикаций по этой проблеме. Некоторые авторы ограничиваются математическим описанием моделей [7, 8] без указания на средство моделирования. Однако аналитическое решение для процессов в СЭ схемах [9] можно получить лишь в исключительных случаях. Моделирование с помощью TCAD рассматривается в

[10], а совместное использование TCAD и MATLAB обсуждается в [11]. Однако, такие подходы применимы к одиночному ПТОЕ, но не к сложной схеме. Модель ПТОЕ для проведения схемотехнического анализа, предложенная в [12], основана на представлении в языке Verilog-A СЭ уравнения, включенного в стандартную модель МОП транзистора BSIM6. Такая модель полезна для задач проектирования, но не достаточной гибкости обеспечивает лля целей исследования. Например, она неприменима к задачам анализа токов утечки на затворе ПТОЕ [13] или к моделированию ПТОЕ с полисиликоновой емкостью [14]. СЭ исследования требуют гибких средств, которые могут быть получены на основе разработки моделей ориентированных нелинейных емкостей, на симуляторы типа SPICE.

В статье обсуждаются недостатки известных SPICE моделей, предлагаются новые подходы к разработке моделей емкостей и представляются результаты вычислительных экспериментов.

II. Известные модели СЭ емкости

Вольт-кулонная характеристика (ВКХ) СЭ емкости определяется уравнением Ландау-Халатникова [13]

$$V_c = -\alpha \cdot q + \beta \cdot q^3 + \gamma \cdot q^5, \qquad (1)$$

где V_C и q – это напряжение на емкости и ее заряд. Полное уравнение включает также член вида $\rho \cdot dq/dt$, который моделируется внешним резистором, и в модель емкости не включается. Вид (1) показан на рис. 1.



Рис. 1. Вольт-кулонная характеристика сегнетоэлектрической емкости

В настоящее время известны несколько подходов к построению SPICE моделей на основе (1). Работа [15] вводит напряжение обратной связи V_{FB} , записывает (1) как $q = (1/\alpha) \cdot (V_{FB} - V_C)$ и получает модель на рис. 2а. Однако эта модель основана на особенностях (1), поэтому принципы ее построения не могут быть распространены на произвольные нелинейные емкости, которые также присутствуют в СЭ схемах. Другие ограничения такой модели связаны [16] со сложностью эквивалентной схемы и использованием неидеальных элементов (операционные усилители, умножители).

Последнее ограничение преодолевается в модели [16] для емкости, подсоединенной к затвору МОП Здесь V_{FE.S} – источник транзистора (рис. 2б). напряжения, управляемый зарядом в соответствии с (1). Важным достоинством модели является возможность анализа статической рабочей точки схемы при наличии узла (внутреннего затвора плавающего МОПтранзистора) между двумя емкостями. В целом подход является эффективным при его доработке на случай последовательного соединения любых емкостей, но при этом возникают трудности в силу того, что SPICE симуляторы не поддерживают источники напряжения или тока, управляемые зарядом.



Рис. 2. СЭ модели: (а) отдельно-стоящая емкость [15], (б) емкость в рамках ПТОЕ [16]

Помимо приведенных моделей, разработанных специально для СЭ емкостей, имеются SPICE модели, использующие заданный вид BKX нелинейной емкости. Пример такой модели на языке VERILOG-A приводится в [17], однако он ориентирован на BKX в виде зависимости заряда от напряжения, и неприменим к BKX вида (1). Полный набор моделей обоих типов предложенный в [18], показан на рис. 3.



Рис. 3. SPICE модели нелинейных емкостей из [18]: (a) емкость, управляемая напряжением, (б) емкость, управляемая зарядом

Представленные эквивалентные схемы помимо дифференцирующих элементов (индуктивность L и емкость C) и линейных управляемых источников тока (G_1, G_2, G_3, F_1) и напряжения (E_2, H_3) включают также резистор G_{nl} , вольтамперная характеристика которого повторяет ВКХ моделируемой емкости. Необходимость нелинейного резистора является недостатком моделей, так как не все симуляторы типа SPICE включают подобный элемент.

Учитывая приведенные выше недостатки известных моделей задача данной работы была определена как разработка SPICE моделей произвольных нелинейных емкостей, удовлетворяющих следующим требованиям.

- Модели в виде эквивалентных схем содержат лишь стандартные линейные компоненты (R, L, C) и управляемые источники тока и/или напряжения.
- Обеспечивается моделирование цепочки емкостей с внутренними плавающими узлами при задании в них величин захваченных зарядов.
- Модели могут использоваться во всех режимах анализа (Transient, DC, AC, Periodic, Noise, Multitone).

III. SPICE модель отдельной нелинейной емкости

Нелинейная емкость может быть задана двумя способами. В большинстве случаев определяется зависимость заряда от напряжения Q(V). Например, для заряда затвора МОП транзистора (Q_G) применяется кусочно-линейная аппроксимация [16]

$$Q_G = \begin{cases} C \cdot (V_G - V_T) + Q_T & \text{at } V_G > V_T \\ C' \cdot (V_G - V_T) + Q_T & \text{at } V_G \le V_T \end{cases}$$
(2)

где C, C' – сверхпороговая и предпороговая емкости затвора, Q_T - заряд затвора при пороговом напряжении V_T . Другое представление емкости задается зависимостью напряжения от заряда V(Q), что имеет место для $C \ni (1)$.

Предлагаемые ниже модели построены на основе эквивалентных схем для нелинейного источника заряда, управляемого напряжением (рис. 4а) и источника напряжения, управляемого зарядом (рис. 4б), содержащих стандартный поведенческий источник напряжения Е0 с заданной нелинейной зависимостью и единичную емкость (C=1F), заряд которой численно равен напряжению на ней.



Рис. 4. (а) источник заряда, управляемый напряжением, (б) источник напряжения, управляемый зарядом



Рис. 5. Модель емкости, управляемой напряжением: (a) схема, (б) обозначение

Для создания моделей емкостей из рис. 4 нужно определить выводы модели и обеспечить равенство их тока току единичной емкости. Это достигается включением линейного источника тока, управляемого током (CCCS) с единичным коэффициентом передачи.

Емкость, управляемая напряжением (рис. 5а), получена из схемы рис. 4а путем определения ее

входных узлов в качестве выводов модели N+, N-. СССЅ F1 передает емкостной ток к этим выводам.

Выводы N+, N- емкости, управляемой зарядом (рис. 6а), соответствуют выходным узлам схемы рис. 4б, а СССЅ F0 передает ток выводов на заряд емкости C=1F.

Независимые нулевые источники напряжения V0 на рис. 5а, 6а обеспечивают передачу управляющих токов к соответствующим элементам СССЅ.



Рис. 6. Модель емкости, управляемой зарядом: (а) схема, (б) обозначение

Выводы моделей емкостей на рис. 56, 66 включают дополнительный зарядовый узел q. Он обеспечивает анализ заряда емкости и/или задание его начального значения путем выполнения соответствующих операций со значениями напряжения в узле q.

IV. SPICE МОДЕЛЬ ПОСЛЕДОВАТЕЛЬНОГО СОЕДИНЕНИЯ НЕЛИНЕЙНЫХ ЕМКОСТЕЙ

В схеме, содержащей последовательное соединение емкостей (рис. 7а), неоднозначность значений потенциалов во внутренних плавающих узлах приводит к вырожденности уравнений при анализе стационарных режимов и требует установки начальных значений при анализе переходных процессов.



Рис. 7. (а) цепочка нелинейных емкостей; (б) модель без захваченных зарядов, (в) модель с учетом захваченных зарядов

Для решения этих проблем можно использовать "зарядовый" узел q модели рис. 26 и учесть уравнения баланса зарядов в узлах цепочки емкостей на рис. 7а

$$Q(C_{i+1}) = Q(C_i) + q_{i+1}, \quad i = 1, 2, \dots,$$
(3)

где $Q(C_i)$ – заряд *i*-й емкости, q_i - захваченный заряд в *i*-м узле. Модель без захваченных зарядов показана на рис. 76. Первая емкость представляется любой из моделей рис. 56, 66. Другие емкости моделируются источниками напряжения (E1) из рис. 7а, управляемыми напряжением в зарядовом узле q. В соответствии с (3) захваченные заряды можно учесть, добавив к рис. 76 независимые источники напряжения как показано на рис. 7в.

Существенное ограничение моделей рис. 76, в состоит том, что все емкости кроме одной должны быть

заданы моделями, управляемыми зарядами. Это ограничение можно преодолеть, получив зависимость, обратную к Q(V). Иногда это можно выполнить в аналитическом виде (например, для (2)), но в общем случае можно применить схему, представленную на рис. 8, для реализации обратной функции.



Рис. 8. Эквивалентная схема реализации обратной ϕ ункции $U_{out} = F^{-1}(U_{inp})$

Эта схема включает управляемый источник напряжения E1, реализующий прямую функцию F(V), и линейные источники тока, управляемые напряжением (VCCS) G1, G2 с единичным усилением (g=1). Уравнение баланса токов в узле N имеет вид $V_{inp} \times 1 - F(V_N) \times 1 = 0$, откуда: $V_N = F^{-1}(V_{inp})$. VCVS E2 включен в схему для нулевого выходного импеданса.

Зарядовый узел q в моделях емкостей рис. 5,6 позволяет анализировать не только цепочки, но и некоторые другие конфигурации емкостей с плавающими узлами. Например, звезда емкостей (рис. 9a) представляется в виде эквивалентной схемы (рис. 9б), где напряжение q1 источника V2 задает захваченный заряд центрального узла.



Рис. 9. Эквивалентная схема звезды емкостей с плавающим узлом

V. Вычислительные эксперименты

Предложенные модели проверялись с помощью симулятора LTspice [19] на нескольких примерах.

В первом примере моделировалась схема (рис. 10а) из двух резисторов R1=2K, R2=1K и двух СЭ емкостей с параметрами ВКХ (1) α =10¹⁰в/к, β =0.5·10²⁹в/к³, γ =0, при которых каждая емкость при нулевом напряжении имеет 2 устойчивых состояния с зарядами ±450 пКл. Сигнал источника напряжения задавался импульсом амплитудой 2B, длительностью 3.5 мксек и начальной задержкой 0.4 мксек. Начальный заряд на емкости C2 всегда задавался как q2(0) = -450пКл, и исследовалась зависимость переходных процессов в схеме от начального заряда q1(0) на емкости C1. На рис. 106,в показаны графики изменения зарядов емкостей и

узловых напряжений при q1(0) = 450пКл, а на рис. 10г,д – соответствующие графики при q1(0) = -450пКл.

Из графиков видно, что при q1(0) = -450пКл задержка переключения состояния емкости C2 увеличивается на 1.8 мксек по сравнению с задержкой при q1(0) = -450пКл. Выбросы узловых напряжений (рис. 10в,д) возникают при переключении заряда на одной из емкостей в соответствии с ВКХ (1).



Рис. 10. Тестовая схемы: (а) с сопротивлением утечки, (б) с изолированным узлом

Следующие два примера (рис. 11) рассматривают анализ напряжения на внутреннем затворе ПТОЕ при нелинейной емкости затвора с ВКХ (1) и параметрами: $V_{\rm T} = 0.32$ В, $Q_{\rm T} = 0.3$ пКл, C' = 0.4*C. Величина Cварьировалась в экспериментах. Параметры СЭ емкости такие же, как и в предыдущем примере, а R1=1K - внутреннее сопротивление источника V1.



Рис. 11. Тестовые схемы: (а) с сопротивлением утечки, (б) с изолированным узлом

Схема на рис. 11а дополнительно включает сопротивление утечки R2=10Мом емкости C1. Известно [13], что такая утечка в СЭ создает неустойчивость в рабочей точке при отрицательной емкости. Для анализа динамики с эффектом неустойчивости было проведено моделирование схемы, используя модели емкостей на рис. 5 (C2) и рис. 7 (C1). Для задания начального заряда 5пКл указывалось начальное напряжение 5пВ в "зарядовом" узле q емкости C1 (рис. 56).

Результаты моделирования (рис. 12) для значений сверхпороговой емкости затвора (25, 50 и 75рF) показывают, что заряд монотонно приближается к устойчивой рабочей точке q=450пКл, а напряжение после выброса возвращается к нулевому значению. Выброс напряжения объясняется "горбом" на ВКХ СЭ емкости (рис. 1). Точки излома на кривых (рис. 12) появляются вследствие кусочно-линейной (ломаной) зависимости ВКХ затвора (2).



Рис. 12. Переходной процесс из окрестности неустойчивой рабочей точки СЭ емкости: (а) заряд емкости С1, (б) напряжение в узле N1

Тестовая схема (рис. 11б) была выбрана со следующими целями:

- проверка предложенной (рис. 7) модели цепочки емкостей с плавающими узлами,
- исследование модели в задаче анализа влияния захваченных зарядов на поведение схемы,
- анализ работы модели в стационарных режимах моделирования (DC, AC, periodic).

На рис. 13 показаны результаты анализа схемы в режиме AC, полученные при V1=1V, C2=50пФ. На основе модели рис. 6в были получены частотные передаточные функции для значений захваченного заряда в узле N1 (рис. 8б): 0пКл, 25пКл, 50пКл.



Рис. 13. Частотные передаточные функции для различных значений захваченного заряда

Видно, что эффект усиления напряжения имеет место для всех значений захваченного заряда при частотах f < 0.5МГц. Различие значений коэффициента усиления объясняется зависимостью рабочей точки схемы от захваченного заряда в узле N1.

VI. ЗАКЛЮЧЕНИЕ

В работе предложены методы построения моделей произвольных нелинейных емкостей, которые могут быть использованы для анализа схем с сегнетэлектриками с помощью симуляторов типа SPICE. Предложены модели для случаев зависимостей заряда от напряжения и напряжения от заряда. Каждая модель представлена подсхемой, состоящей из поведенческого источника единичной емкости и линейного напряжения, источника тока, управляемого током. Дополнительный "зарядовый" вывод в моделях дает возможность анализировать поведение заряда емкости, устанавливать его начальное значение и использовать в схеме источники тока или напряжения, управляемые зарядом.

Предложена невырожденная подсхема для цепочки нелинейных емкостей с плавающими узлами. Подсхема включает разработанную модель одной из емкостей и управляемые ее зарядом источники напряжения, представляющие вольт-кулонные характеристики остальных емкостей. Захваченные заряды во внутренних узлах учитываются добавлением в модель независимых источников напряжения. Показано, что этот подход может быть использован и в случае наличия в цепочке моделей емкостей, управляемых напряжением. Эта возможность основана на применении предложенной в работе эквивалентной схемы управляемого источника напряжения для реализации обратной функции к нелинейной зависимости включенного в схему управляемого источника тока.

Эффективность разработанного подхода была продемонстрирована на ряде тестовых схем как в режиме анализа переходного процесса, так и в режиме малосигального анализа.

ЛИТЕРАТУРА

- Chen Y., Kuo T. W. and de Salvo B., Guest Editors' Introduction: Critical and Enabling Techniques for Emerging Memories // IEEE Design & Test, vol. 34, no. 3, June 2017, pp. 6-7.
- [2] Ma K. et al. Nonvolatile Processor Architecture Exploration for Energy-Harvesting Applications // IEEE Micro, vol. 35, no. 5, Sept.-Oct. 2015, pp. 32-40.
- [3] T. Endoh, Koike H, Ikeda S, Hanyu T., Ohno H. An Overview of Nonvolatile Emerging Memories—Spintronics for Working Memories // IEEE Journal on Emerging and Selected Topics in Circuits and Systems, vol. 6, no. 2, June 2016, pp. 109-119.
- [4] Salahuddin S., and Datta S. Use of negative capacitance to provide voltage amplification for low power nanoscale devices // Nano Lett., vol. 8, no. 2, 2008, pp. 405–410.
- [5] Jo J., and Shin C. Negative Capacitance Field Effect Transistor With Hysteresis-Free Sub-60-mV/Decade

Switching // IEEE Electron Device Letters, vol. 37, no. 3, March 2016, pp. 245-248.

- [6] George S., et al. Ncfet based logic for energy harvesting systems // Proc. SRC TECHCON, Sep. 2015, pp. 1–3.
- [7] Jimenez D., Miranda E, Godoy A. Analytic Model for the Surface Potential and Drain Current in Negative Capacitance Field-Effect Transistors // IEEE Transactions on Electron Devices, Vol. 57, Issue: 10, Oct. 2010, pp. 2405 – 2409.
- [8] Chen H. P., Lee V. C. Ohoka A., Xiang J., Taur Y. Modeling and Design of Ferroelectric MOSFETs // IEEE Transactions on Electron Devices, vol. 58, no. 8, Aug. 2011, pp. 2401-2405,.
- [9] Костромина О.С., Потапов А.А., Ракуть И.В., Рассадин А.Э. Коэффициент нелинейных искажений по напряжению в колебательном контуре с сегнетоэлектрическим конденсатором с отрицательной ёмкостью // Proc. 10-th Int. Scientific Conf. «Chaos and Structures in Nonlinear Systems. Theory and Experiment», devoted to the 75th anniversary of Prof. Z. Zhanabaev (Kazakhstan, Almaty, June 16 – 18, 2017).- Almaty: Al-Farabi Kazakh National University, 2017. P. 315 – 320.
- [10] Pešić M., Slesazeck S., Schenk T. Schroeder U. Mikolajick T. Impact of charge trapping on the ferroelectric switching behavior of doped HfO2 // Physica Status Solidi (A) Vol. 213, No. 2, Feb. 2016, Pages 270–273,
- [11] Lee H., Yoon Y. Shin C, Current-Voltage Model for Negative Capacitance Field-Effect Transistors // IEEE Electron Device Letters, vol. 38, no. 5, May 2017, pp. 669-672.
- [12] Pahwa G., et al., "Analysis and Compact Modeling of Negative Capacitance Transistor with High ON-Current and Negative Output Differential Resistance—Part I: Model Description," // IEEE Transactions on Electron Devices, vol. 63, no. 12, Dec. 2016, pp. 4981-4985.
- [13] Ландау Л. Д., Халатников, И. М. // ДАН СССР 96, 1954, с. 469.
- [14] Fana S.-T., et al. The hysteresis-free negative capacitance field effect transistors using non-linear poly capacitance // Solid-State Electronics, Vol. 122, Aug. 2016, pp. 13-17.
- [15] Aziz A. Physics-Based Circuit-Compatible SPICE Model for Ferroelectric Transistors // IEEE Electron Device Letters, vol. 37, no. 6, 2016, pp. 805-808.
- [16] Li Y., Yao K. and Samudra G. S. Delay and Power Evaluation of Negative Capacitance Ferroelectric MOSFET Based on SPICE Model // IEEE Transactions on Electron Devices, vol. 64, no. 5, May 2017, pp. 2403-2408.
- [17] Kundert K. Modeling Varactors // Designer's Guide Community, June 2002 /
 - www.designers-guide.org/modeling/varactors.pdf
- [18] Iordache M., Dumitriu1 L., Perpelea M., Sîrbu I-G, Mandache L., SPICE-like Models for Nonlinear Capacitors and Inductors, // INTERNATIONAL JOURNAL OF COMPUTERS & TECHNOLOGY, Vol 12 No 2, Feb. 2013, pp. 3229-3240.
- [19] URL: http://www.linear.com/designtools/software/#LTspice (дата обращения: 28.03.2018)

Simulation of Circuits with Ferroelectric Capacitances

M.M. Gourary¹, M.M. Zharov¹, A.E. Rassadin², S.G. Rusakov¹, S.L. Ulyanov¹

¹Institute for Design Problems in Microelectronics of RAS (IPPM RAS), ippm@ippm.ru

²Scientific and Technical Society of Radio Engineering, Electronics and Communication (NTORES) named A.S. Popov, Nizhny Novgorod, brat_ras@list.ru

Abstract — One of the promising directions in Low Power researches is associated with ferroelectric materials whose effectiveness is based on the existence of two stable states and on the negative differential capacitance in charge-voltage characteristics. The advantages are usually exercised in chains comprising both ferroelectric and traditional nonlinear capacitances (e.g. MOSFET gate) which can contain floating nodes. The aim of the paper is capacitors models development providing analysis of ferroelectric circuits by any SPICE-like simulator. Separate models for standalone capacitors defined by "charge on voltage" and "voltage on charge" dependencies are proposed. Each model contains behavioral voltage source, unit capacitance and linear current-controlled current source. "Charge" terminal established in the models enables analyzing charge waveforms, setting charge initial conditions and using charge-controlled sources. For series connection of any number of nonlinear capacitors with floating nodes, the equivalent nonsingular subcircuit is presented. The subcircuit comprises the developed model of one standalone capacitor and behavioral voltage sources representing charge-voltage characteristics of other capacitors. Trapped charges in floating nodes can be taken into account by inserting independent voltage sources in the subcircuit. Similar subcircuit for star connection of arbitrary capacitors is described. SPICE-like simulations of some ferroelectric circuit configurations were performed to show the efficiency of the proposed approach. The first example demonstrates the switch of stable states in ferroelectric RC network. Two examples present analyses of NCFET input network: transient simulation of the discharge of the gate node under leakage resistor and AC simulation to show voltage amplification due to negative ferroelectric capacitance.

Keywords — circuit simulation, ferroelectric, negative capacitance, nonlinear capacitance, capacitance model, controlled sources, floating node

REFERENCES

- [1] Chen Y., Kuo T. W. and de Salvo B., Guest Editors' Introduction: Critical and Enabling Techniques for Emerging Memories // IEEE Design & Test, vol. 34, no. 3, June 2017, pp. 6-7.
- [2] Ma K. et al. Nonvolatile Processor Architecture Exploration for Energy-Harvesting Applications // IEEE Micro, vol. 35, no. 5, Sept.-Oct. 2015, pp. 32-40.
- [3] T. Endoh, Koike H, Ikeda S, Hanyu T., Ohno H. An Overview of Nonvolatile Emerging Memories—Spintronics for Working Memories // IEEE Journal on Emerging and Selected Topics in Circuits and Systems, vol. 6, no. 2, June 2016, pp. 109-119.
- [4] Salahuddin S., and Datta S. Use of negative capacitance to provide voltage amplification for low power nanoscale devices // Nano Lett., vol. 8, no. 2, 2008, pp. 405–410.

- [5] Jo J., and Shin C. Negative Capacitance Field Effect Transistor With Hysteresis-Free Sub-60-mV/Decade Switching // IEEE Electron Device Letters, vol. 37, no. 3, March 2016, pp. 245-248.
- [6] George S., et al. Ncfet based logic for energy harvesting systems // Proc. SRC TECHCON, Sep. 2015, pp. 1–3.
- [7] Jimenez D., Miranda E, Godoy A. Analytic Model for the Surface Potential and Drain Current in Negative Capacitance Field-Effect Transistors // IEEE Transactions on Electron Devices, Vol. 57, Issue: 10, Oct. 2010, pp. 2405 – 2409.
- [8] Chen H. P., Lee V. C. Ohoka A., Xiang J., Taur Y. Modeling and Design of Ferroelectric MOSFETs // IEEE Transactions on Electron Devices, vol. 58, no. 8, Aug. 2011, pp. 2401-2405,.
- [9] Kostromina O.S., Potapov A.A., Rakut I.V., Rassadin A.E. Total harmonic distorsions for voltage in oscillatory circuit with a ferroelectric capacitor with a negative capacitance . // Proc. 10-th Int. Scientific Conf. «Chaos and Structures in Nonlinear Systems. Theory and Experiment», devoted to the 75th anniversary of Prof. Z. Zhanabaev (Kazakhstan, Almaty, June 16 – 18, 2017).- Almaty: Al-Farabi Kazakh National University, 2017. P. 315 – 320.
- [10] Pešić M., Slesazeck S., Schenk T. Schroeder U. Mikolajick T. Impact of charge trapping on the ferroelectric switching behavior of doped HfO2 // Physica Status Solidi (A) Vol. 213, No. 2, Feb. 2016, Pages 270–273,
- [11] Lee H., Yoon Y. Shin C, Current-Voltage Model for Negative Capacitance Field-Effect Transistors // IEEE Electron Device Letters, vol. 38, no. 5, May 2017, pp. 669-672.
- [12] Pahwa G., et al., "Analysis and Compact Modeling of Negative Capacitance Transistor with High ON-Current and Negative Output Differential Resistance—Part I: Model Description," // IEEE Transactions on Electron Devices, vol. 63, no. 12, Dec. 2016, pp. 4981-4985.
- [13] Landau L. D., Khalatnikov, I. M. // DAN SSSR 96, 1954, p. 469.
- [14] Fana S.-T., et al. The hysteresis-free negative capacitance field effect transistors using non-linear poly capacitance // Solid-State Electronics, Vol. 122, Aug. 2016, pp. 13-17.
- [15] Aziz A. Physics-Based Circuit-Compatible SPICE Model for Ferroelectric Transistors // IEEE Electron Device Letters, vol. 37, no. 6, 2016, pp. 805-808.
- [16] Li Y., Yao K. and Samudra G. S. Delay and Power Evaluation of Negative Capacitance Ferroelectric MOSFET Based on SPICE Model // IEEE Transactions on Electron Devices, vol. 64, no. 5, May 2017, pp. 2403-2408.
- [17] Kundert K. Modeling Varactors // Designer's Guide Community, June 2002 / URL: www.designers-guide.org/modeling/varactors.pdf
- [18] Iordache M., Dumitriu1 L., Perpelea M., Sîrbu I-G, Mandache L., PICE-like Models for Nonlinear Capacitors and Inductors,
 // INTERNATIONAL JOURNAL OF COMPUTERS & TECHNOLOGY, Vol 12 No 2, Feb. 2013, pp. 3229-3240.
- [19] URL: http://www.linear.com/designtools/software/#LTspice (access date: 28.03.2018)