Моделирование и исследование нелинейности сегментированного ЦАП

С.В. Калиниченко¹, Ю.С. Балашов²

¹АО «Научно-исследовательский институт электронной техники», г. Воронеж, kastos92@mail.ru

²Воронежский государственный технический университет, г. Воронеж

Аннотация — В статье рассмотрено моделирование цифро-аналогового преобразователя (ЦАП) с выходом по току с сегментированной структурой. Проведено исследование влияния отклонения сопротивлений резистивных матриц на дифференциальную нелинейность передаточной характеристики. Проведен статистический анализ терминах плотности В распределения вероятности и функции распределения вероятности для исследования интегральной нелинейности ЦАП с целью вынесения рекомендаций по выбору оптимальной сегментированной структуры преобразователя.

Ключевые слова — сегментированный ЦАП, R-2Rматрица, моделирование, интегральная нелинейность, дифференциальная нелинейность.

I. Введение

Моделирование цифро-аналоговых преобразователей с использованием математических моделей на основе упрощенных эквивалентных схем и аналитических выражений позволяет исследовать нелинейность при выборе оптимальной структуры сегментированного ЦАП. Данный подход особенно эффективен разработке при ЦАП высокой когда для расчета разрядности, передаточной характеристики требуется перебрать большое число кодовых комбинаций [1]. Кроме того, моделирование позволяет сопоставить несколько сегментированных структур и выбрать наиболее подходящее решение, не прибегая к схемотехнической реализации И низкоуровневому моделированию всех рассматриваемых структур преобразователя.

Статистическое моделирование позволяет оценить эффективность сегментированной структуры с точки зрения вероятности нахождения интегральной и дифференциальной нелинейности в заданных пределах. Такой способ моделирования может быть полезным для прогноза выхода годных интегральных схем (ИС), а также помогает принять решение о необходимости использования методов индивидуальной калибровки.

II. ИССЛЕДОВАНИЕ ДИФФЕРЕНЦИАЛЬНОЙ НЕЛИНЕЙНОСТИ СЕГМЕНТИРОВАННОГО ЦАП

современных Большинство цифро-аналоговых преобразователей высокой разрядности на основе резистивных матриц имеют сегментированную структуру, состоящую из параллельных R матриц и R-2R матриц [2], [3]. Каждый сегмент предназначен для формирования определенного диапазона токов или напряжений. Ha рис. 1 изображена схема сегментированного ЦАП с выходом по току, в котором для формирования токов старших разрядов служит параллельная R-матрица, а для формирования токов младших разрядов – R-2R матрица.



Рис. 1. Схема резистивного сегментированного ЦАП

К преимуществам параллельной R-архитектуры (устойчивость к относятся высокая линейность отклонениям сопротивлений) равномерное и распределение тока между большим числом резисторов, что позволяет использовать резисторы с низкой допустимой плотностью тока. Благодаря этим особенностям параллельную R матрицу обычно используется в старших разрядах.

Резистивная R-2R матрица является более экономичной по числу резисторов, однако при большой разрядности она более чувствительна к отклонениям сопротивлений, поэтому R-2R матрицу целесообразно использовать в качестве сегмента для формирования токов младших разрядов в составе ЦАП высокой разрядности.

Выбор сегментированной структуры и определение разрядности каждого сегмента является важным этапом при проектировании ЦАП и обусловлен такими параметрами, как разрядность преобразователя, допустимая интегральная и дифференциальная нелинейность, площадь на кристалле, возможность индивидуальной калибровки микросхем, точность сопротивлений и т.д. Таким образом, выбор оптимальной сегментированной структуры ЦАП является компромиссным решением, обеспечивающим требуемые характеристики и минимальную стоимость при производстве ИС.

Для анализа передаточной характеристики ЦАП будут использованы функции интегральной нелинейности (1) и дифференциальной нелинейности (2):

$$INL(x) = \frac{I(x) - I(0)}{MP} - x; \qquad (1)$$

$$DNL(x) = \frac{I(x) - I(x - 1)}{MP} - 1,$$
 (2)

где МР – величина шага квантования, выраженная в единицах младших разрядов, определяется по формуле (3)

$$MP = \frac{I(2^{N} - 1) - I(0)}{2^{N} - 1},$$
(3)

где N – разрядность ЦАП.

Для исследования нелинейности была выбрана структура 14-разрядного ЦАП, состоящая ИЗ 3-разрядной R-матрицы номинальными с сопротивлениями 2R и 11-разрядной R-2R матрицы. Для моделирования была использована параметризированная математическая модель сегментированного ЦАП, подробно рассмотренная в [4].

На первом этапе исследования было рассмотрено влияние отклонения сопротивлений в R-матрице на дифференциальную нелинейность ЦАП. Результат моделирования представлен на рис. 2.



Рис. 2. Дифференциальная нелинейность при отклонении сопротивлений в параллельной R-матрице

Полученные в результате моделирования значения дифференциальной нелинейности прямо пропорциональны отклонениям соответствующих сопротивлений. Уменьшение сопротивлений привело к увеличению доли выходного тока, протекающего через резисторы, следовательно, дифференциальная нелинейность имеет положительное значение на соответствующем коде. Если увеличить разрядность ЦАП на 1 бит, оставив при этом прежнюю разрядность дифференциальная нелинейность R-матрицы, то увеличится в 2 раза, поскольку величина шага квантования уменьшится, а отклонение сопротивления останется прежним. Если увеличить И тока разрядность R-матрицы на 1 бит при прежней общей разрядности ЦАП за счет уменьшения разрядности R-2R матрицы, то отклонение одного сопротивления в большую или меньшую сторону приведет к уменьшению абсолютного значения дифференциальной нелинейности в 2 раза, поскольку произойдет увеличение полной шкалы тока и шага квантования. При этом абсолютное значение останется отклонения тока прежним. Оценить значение лифференциальной нелинейности, связанной с отклонением определенного сопротивления на величину Δ (в процентах) можно с помощью выражения:

$$DNL(k \cdot 2^{N-M}) = -\Delta_k \cdot \frac{2^{N-M}}{100},$$
 (4)

где k - индекс сопротивления в схеме R-матрицы; М – разрядность старшей R-матрицы.

Полученные значения дифференциальной нелинейности соответствуют (4).

Важно отметить, что характер дифференциальной нелинейности, обусловленный числом резисторов в параллельной R-матрице, необходимо учитывать при разработке и использовании какого-либо метода калибровки, предназначенного для уменьшения дифференциальной и интегральной нелинейности. Использование параллельной R-матрицы высокой разрядности сопряжено не только с большим числом резисторов и сложностью преобразователя кода, но и более сложной реализацией системы подстройки.

На втором этапе исследования было рассмотрено влияние отклонения сопротивления в R-2R матрице. Для этого было установлено сопротивление Rp2, увеличенное на 0.1 % от номинального значения 2R, остальные сопротивления имеют идеальные значения. Результат моделирования представлен на рис. 3.



Рис. 3. Дифференциальная нелинейность при отклонении сопротивления Rp2 в R-2R матрице

лифференциальную нелинейность R-2R Ha матрицы оказывает влияние разность между параллельным сопротивлением Rp2 и соответствующим ему эквивалентным сопротивлением Rэ2 цепи, расположенной справа, как показано на рис. 4 [5].



Рис. 4. Эквивалентные сопротивления в узлах R-2R матрицы

Если сопротивление Rp2 меньше эквивалентного сопротивления Rэ2, то произойдет увеличение выходного тока при включении соответствующего разряда, что приведет к положительному значению дифференциальной нелинейности. В данном случае поэтому значение Rp2 увеличено, возникло дифференциальной отрицательное значение нелинейности всех связанных на кодах, переключением девятого разряда. Однако увеличение этого сопротивления привело к увеличению эквивалентных сопротивлений старшего разряда Rэ1 и эквивалентного сопротивления всей R-2R матрицы Rэ0. Это привело к положительным значениям дифференциальной нелинейности на кодах, связанных с переключением старших разрядов.

Известно, что для анализа нелинейности R-2R матрицы можно использовать метод суперпозиции [6], согласно которому, все коды, связанные с переключением одного источника будут иметь одинаковую дифференциальную нелинейность. Это свойство также наблюдается на графике на рис. 3. Дифференциальную нелинейность на всех кодах из ряда 2^{L-k} + n · 2^{L-k+1} можно определить по формуле:

$$DNL(2^{L-k} + n \cdot 2^{L-k+1}) = (\Delta_{\Im_k} - \Delta_{P_k}) \cdot \frac{2^{L-k}}{100}, \quad (5)$$

где L – разрядность R-2R матрицы; n – целое число; $\Delta_{\mathcal{F}}$ и Δ_{p} – отклонения сопротивлений R \mathcal{F} и Rp соответственно от номинального значения 2R, выраженные в процентах.

Для старших кодов значение нелинейности можно определить по формуле

DNL
$$(2^{L-2k+s} + n \cdot 2^{L-2k+s+1}) = (\Delta_{\Im k} + \Delta_{Pk}) \cdot \frac{2^{L-2k+s}}{100},$$
 (6)

где s – индекс резистора старшего разряда R-2R матрицы;

Согласно выражению (5)отклонение 0.1% сопротивления Rp2 на приводит к возникновению дифференциальной нелинейности -0.512 МР на кодах из ряда $2^9 + n \cdot 2^{10}$. Согласно выражению (6) дифференциальная нелинейность, связанная с переключением бита 10, составляет +0.256 МР, а для всех разрядов старше десятого +0.128 MP.

Если увеличить сопротивление R32 путем увеличения сопротивления Rs2, то удастся устранить локальную дифференциальную нелинейность на кодах из ряда $2^9 + n \cdot 2^{10}$. Однако, согласно выражению (6), это приведет к увеличению дифференциальной нелинейности в 2 раза на старших кодах. Результат моделирования представлен на рисунке 5.



Результат моделирования соответствует формулам (5-6). Нетрудно рассчитать, что эквивалентное сопротивление Rэ1 при отклонении сопротивлений Rp2 и Rэ2 на 0.1 % увеличилось на 0.05%. Таким образом, устранение локальной нелинейности на кодах $2^{10} + n \cdot 2^{11}$ возможно путем увеличения сопротивления Rp1 на 0.05 %. Соответствующий график дифференциальной нелинейности представлен на рис. 6.



увеличения сопротивления Rp1

Для устранения увеличившейся дифференциальной нелинейности в старшей R-матрице потребуется увеличить каждое сопротивление на 0.025%. При этом становится очевидным недостаток использования параллельной R-матрицы высокой разрядности.

По результатам исследования нелинейности можно сделать вывод о том, что отклонения сопротивлений в R и R-2R матрицах приводят к строго определенным значениям дифференциальной нелинейности. Таким образом, при выборе архитектуры и технологического процесса можно оценить ожидаемый диапазон дифференциальной нелинейности с помощью формул (4-6).

Рассмотренные закономерности можно использовать для разработки алгоритма калибровки ЦАП, поскольку с их помощью можно решить обратную задачу – рассчитать отклонения сопротивлений по измеренным значениям дифференциальной нелинейности.

III. Статистический анализ интегральной нелинейности

В части II было показано, что оценить дифференциальную нелинейность сегментированного ЦАП заданной разрядности при известной точности сопротивлений, обеспечиваемой технологическим процессом, возможно с помощью формул без проведения моделирования. Однако оценить диапазон ожидаемой интегральной нелинейности сложнее, особенно при использовании сегментированной структуры, поскольку интегральная нелинейность зависит от совокупности и очередности следования отклонений сопротивлений в большую и в меньшую сторону. Можно оценить максимальное значение интегральной нелинейности, задав отклонения сопротивлений определенным образом, но вероятность возникновения такой комбинации на практике может быть крайне мала, так как отклонение сопротивлений, как правило, имеет нормальное распределение. Для более точной оценки интегральной нелинейности целесообразно применить статистический анализ, при сопротивление каждого котором резистора в сегментированной цепи является параметром и может случайное значение, соответствующее иметь допустимому среднеквадратическому отклонению (СКО или о) и закону распределения вероятностей. После подстановки значений сопротивлений в модель будет проведен расчет передаточной характеристики и максимальное абсолютное определено значение интегральной нелинейности. Повторяя эту процедуру многократно можно оценить закон распределения вероятности с помощью гистограммы. Пример построения гистограммы INL для 14-разрядного ЦАП, образованного одной R-2R матрицей при точности сопротивлений $3\sigma = 0.12$ % и выборке из 5000 расчетов, представлен на рис. 7.

Если гистограмму интерполировать и нормировать, то можно получить график плотности распределения вероятности (ПРВ) и функции распределения вероятности (ФРВ), и провести сравнение нелинейности различных сегментированных структур ЦАП.



Рис. 7. Гистограмма интегральной нелинейности

Статистический анализ помогает принять решение о необходимости использования дополнительных методов индивидуальной калибровки и установить диапазон настройки. Рассмотрим пример статистического анализа для 14- и 16-разрядных ЦАП, состоящих из R-матрицы с разрядностью М бит и R-2R матрицы с разрядностью (14–М) и (16-М) бит, соответственно. Графики ПРВ для 14-разрядных ЦАП представлены на рис. 8, а для 16-разрядного ЦАП - на рис. 9.



Рис. 8. ПРВ интегральной нелинейности 14-разрядного ЦАП



Рис. 9. ПРВ интегральной нелинейности 16-разрядного ЦАП

По графикам на рис. 8 и рис. 9 видно, что полученный закон распределения близок к закону

распределения Релея. Для более наглядной оценки удобно использовать функцию распределения вероятностей. Графики ФРВ для 14-разрядных ЦАП изображены на рис. 10, а для 16-разрядного ЦАП на рис. 11.



Рис. 10. ФРВ интегральной нелинейности 14-разрядного ПАП



Рис. 11. ФРВ интегральной нелинейности 16-разрядного ЦАП

По графикам ФРВ для 14-разрядного ЦАП на рис. 10 можно сделать вывод о том, что увеличение разрядности R-матрицы позволяет существенно минимизировать нелинейность. При разрядности Rбит (31 резистор) интегральная матрицы 5 нелинейность менее 1 МР достигается без применения дополнительных методов индивидуальной калибровки. Несмотря на увеличение числа резисторов более чем в 2 раза по сравнению с 14-битной R-2Rматрицей, их ширина может быть уменьшена за счет уменьшения тока, протекающего через каждый отдельный резистор матрицы. Следовательно, увеличение площади может оказаться небольшим. Если технология не позволяет использовать резисторы с меньшей шириной, и возможности построения 5-разрядной R-матрицы нет, необходимо использовать калибровку, то либо отбраковывать часть ИС, что приведет к увеличению стоимости изделий.

По графикам ФРВ для 16-разрядного ЦАП на рис. 11 видно, что при использовании 6-разрядной Rматрицы (63 резистора) практически не удается достичь интегральной нелинейности менее 1 MP. Поэтому линеаризации передаточной для характеристики необходимо использовать калибровку. Если для получения приемлемых характеристик неизбежно использование настройки, то использование R-матрицы с большим числом резисторов может решением, поскольку неоптимальным оказаться системы калибровки лолжны компенсировать отклонение каждого сопротивления в отдельности.

Несмотря на то, что рассмотренные примеры являются частным случаем поиска оптимальной структуры, они демонстрируют подход к разработке и моделированию ЦАП с сегментированной структурой высокой разрядности.

IV. ЗАКЛЮЧЕНИЕ

Результаты моделирования показали, что дифференциальная нелинейность зависит от разрядности и структуры ЦАП, а отклонения сопротивлений приводят к точно определенным значениям дифференциальной нелинейности. Были рассмотрены дифференциальной свойства нелинейности, характерные для R-2R матрицы и параллельной R матрицы. Данные свойства можно использовать для прогноза дифференциальной нелинейности, а также при проектировании систем калибровки ЦАП.

Статистический анализ может быть использован для прогноза, оценки и сравнения интегральной нелинейности ЦАП на этапе выбора оптимальной структуры при проектировании новых микросхем.

Дальнейшее улучшение программы моделирования ЦАП и анализа нелинейности заключается в добавлении различных методов индивидуальной калибровки ЦАП для их сравнения, а также для прогноза выхода годных ИС с учетом выбранного способа настройки.

ЛИТЕРАТУРА

- D. Marche, Y. Savaria, Modeling R-2R segmented-ladder DACs. // IEEE Trans. Circuits Syst. I Reg. Papers, vol. 57, no. 1, Jan. 2010, pp. 31-43.
- [2] AD5547/AD5557 Dual-Current Output, Parallel Input, 16-/14-Bit Multiplying DACs with 4-Quadrant Resistors datasheet. URL: http://www.analog.com (датаобращения 04.03.2017)
- [3] AD5541/AD5542 2.7 V to 5.5 V, Serial-Input, Voltage-Output, 16-Bit DACsdatasheet. URL: http://www.analog.com (датаобращения 04.03.2017)
- [4] С.В. Калиниченко, Ю.С. Балашов. Модель сегментированного ЦАП для исследования нелинейности. // Радиолокация, навигация, связь: Сборник трудов XXIV Международной научнотехнической конференции (17-19 апреля 2018г.). Том 5. Воронеж:ООО «Вэлборн», 2018. - с.90-97.
- [5] L. Wang, Y. Fukatsu, and K. Watanabe, Characterization of CMOS R-2R ladder digital-to-analog converters. // IEEE Trans. Instrum.Meas., vol. 50, no. 6, pp. 1781–1786, Dec. 2001.
- [6] W. Kester, DataConvertionHandbook, Analog Devices, inc., Newnes, 2005, 953p.

Modeling and Nonlinearity Research of the Segmented DAC

S.V. Kalinichenko¹, YU.S. Balashov²

¹Scientific Research Institute of Electronic Engineering, Voronezh, kastos92@mail.ru

²Voronezh State Technical University, Voronezh

Abstract — The paper describes modeling of the resistive current-output digital-to-analog converter (DAC) with a segmented structure using simple equivalent circuits and the mathematical model. This approach is useful in the highresolution DAC design because it eliminates the need for exhaustive code scan simulation and obtains to compare several segmented structures to find an optimal solution implementation. without low-level The differential nonlinearity (DNL) research for 14-bit two-segment DAC with R-2R and thermometer (fully decoded) ladder is conducted. The influence of resistance mismatch on DNL is described and the related equations are given. The DNL research for R-2R ladder is done using superposition method and the flow of minimization DNL on the specific codes is presented. This method may be used in calibration algorithms, for example, laser-trimming. The integral nonlinearity (INL) research is conducted using statistical analysis in terms of probability density function (PDF) and cumulative density function (CDF). This type of analysis is based on multiple INL simulations with random values of all resistances defined by tolerance and Gaussian probability distribution function. The statistical analysis is used to compare 14-bit and 16-bit DACs with different segmented structures in order to offer some recommendations about a choice of resolution of the thermometer and the R-2R segment, to check a necessity of employing individual calibration techniques, or to find out how to change segmented structure to acquire high static performance without calibration. Also, the statistical analysis may be employed to do the pass/fail test with defined limitations of INL and DNL, that is may be useful to predict chip yield.

Keywords — segmented DAC, R-2Rladder, modeling, integral nonlinearity (INL), differential nonlinearity (DNL).

REFERENCES

- D. Marche, Y. Savaria, Modeling R-2R segmented-ladder DACs. // IEEE Trans. Circuits Syst. I Reg. Papers, vol. 57, no. 1, Jan. 2010, pp. 31-43.
- [2] AD5547/AD5557 Dual-Current Output, Parallel Input, 16-/14-Bit Multiplying DACs with 4-Quadrant Resistors datasheet. URL: http://www.analog.com (датаобращения 04.03.2017)
- [3] AD5541/AD5542 2.7 V to 5.5 V, Serial-Input, Voltage-Output, 16-Bit DACsdatasheet. URL: http://www.analog.com (датаобращения 04.03.2017)
- [4] S.V. Kalinichenko, YU.S. Balashov. Model' segmentirovannogo TSAP dlya issledovaniya nelineynosti. (The model of segmented DAC for nonlinearity research) // Radiolokatsiya, navigatsiya, svyaz': Sbornik trudov XXIV Mezhdunarodnaya nauchno-tekhnicheskaya konferentsiya (17-19 aprelya 2018g.). Tom 5.-Voronezh: OOO «Velborn», 2018. - s.90-97.
- [5] L. Wang, Y. Fukatsu, andK. Watanabe, CharacterizationofCMOSR-2Rladderdigital-toanalogconverters. // IEEETrans. Instrum.Meas., vol. 50, no. 6, pp. 1781–1786, Dec. 2001.
- [6] W. Kester, DataConvertionHandbook, Analog Devices, inc., Newnes, 2005, 953p.