

# SPICE-модели полевых транзисторов со структурой MOSFET и JFET для расширенного диапазона температуры до $-200^{\circ}\text{C}$

К.О. Петросянц<sup>1,2</sup>, М.Р. Исмаил-заде<sup>1</sup>, Л.М. Самбурский<sup>1,2</sup>, И. А. Харитонов<sup>1</sup>

<sup>1</sup>Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики), г. Москва, kpetrosyants@hse.ru

<sup>2</sup>Институт проблем проектирования в микроэлектронике РАН, г. Москва

**Аннотация** — Представлен комплекс доработанных компактных spice-моделей полевых транзисторов: с изолированным затвором (МОПТ, MOSFET) и с p-n-переходом (ПТП, JFET) – для схемотехнического моделирования в важном для космических применений диапазоне температуры до  $-200^{\circ}\text{C}$ . Все модели построены с использованием подхода, сочетающего макро моделирование на основе стандартных моделей, имеющихся в библиотеке моделей spice, и введения аппроксимирующих зависимостей для температурно-зависимых параметров модели. Для всех моделей отработана унифицированная автоматизированная процедура экстракции параметров, обеспечивающая приемлемую для практических применений точность учёта электрических и температурных эффектов в диапазоне температуры от комнатной до  $-200^{\circ}\text{C}$ .

**Ключевые слова** — полевые транзисторы, МОП-транзисторы, JFET-транзисторы, температурное воздействие, экстремальные условия работы, компактные spice-модели, экстракция параметров модели.

## I. ВВЕДЕНИЕ

*А. Эффекты в полевых транзисторах при криогенной температуре*

При снижении температуры до  $-200^{\circ}\text{C}$  параметры полупроводниковых приборов и схем, применяемых в приёмниках для радиоастрономии, аппаратуре космической связи, датчиках частиц, инфракрасных датчиках и др., существенно изменяются [1, 2, 3]. Причина этому - изменения физических параметров полупроводниковой структуры, в частности:

- ширина запрещённой зоны (см рис. 1,а [4]) испытывает рост вплоть до температуры порядка 100 К;
- подвижность носителей (см рис. 1,б [5]) испытывает рост вплоть до температуры порядка 20–40 К (в зависимости от концентрации примеси), после чего заметно снижается;
- концентрации подвижных носителей заряда (см. рис. 1,в [6]), которая имеет постоянное значение вплоть до температуры порядка 130–140 К, после чего резко снижается (т. н. эффект вымораживания носителей).

Для МОП транзисторов это приводит, с одной стороны, к улучшению ряда параметров: увеличению их крутизны, уменьшению их ёмкостей, уменьшению токов утечки, существенному увеличению надёжности; с другой стороны, при этом увеличиваются их пороговые напряжения, на ВАХ МОП транзисторов может появляться «кинк-эффект», что ухудшает работу схем.

С понижением температуры до  $-120 \dots -150^{\circ}\text{C}$  крутизна и ток стока Si JFET возрастают, что обусловлено главным образом увеличением подвижности носителей в канале при низких температурах. Однако при дальнейшем понижении температуры до  $-200 \dots -230^{\circ}\text{C}$  наблюдаются следующие эффекты: 1) уменьшается наклон выходных характеристик в области насыщения; 2) увеличивается напряжение насыщения  $V_{\text{Dsat}}$ ; 3) снижается ток отсечки  $I_p$ , что приводит к уменьшению крутизны. Это может быть вызвано эффектом вымораживания носителей, который маскирует эффект изменения подвижности с температурой.

*В. Анализ современного состояния в области spice-моделей полевых транзисторов для криогенной температуры*

Стандартными компактными SPICE-моделями для МОПТ на объёмном кремнии и на изолирующей подложке (КНИ) являются модели семейства BSIM версий 3 и 4. Однако, их рабочий диапазон температуры – от минус  $100^{\circ}\text{C}$  до  $+100-150^{\circ}\text{C}$ , что приводит к возникновению заметной погрешности описания характеристик МОПТ при криогенной температуре. Более того, при температуре ниже  $-253^{\circ}\text{C}$  SPICE-моделирование в программах-симуляторах HSPICE H-2013.03, ADS 2014.01, Spice3f5 с использованием моделей этого семейства не запускается.

Статические характеристики JFET чаще всего описываются известной моделью Шихмана–Ходжеса [7]. Температурная зависимость основных параметров данной модели описывается встроенными математическими выражениями, которые справедливы для диапазона температуры  $-60 \dots +125^{\circ}\text{C}$ . Однако при необходимости моделирования схемы в криогенном температурном диапазоне выражения этой модели дают существенную погрешность моделирования, что накладывает ограничение применимости в её исходной форме (см. напр. [8]).

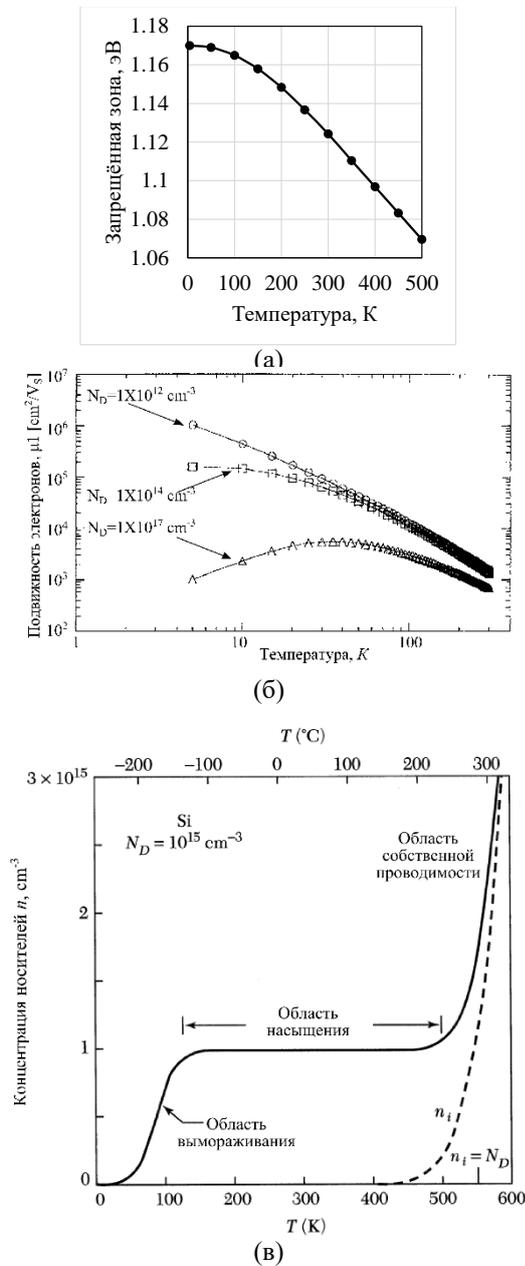


Рис. 1. Зависимости основных физических параметров от температуры: а) ширины запрещённой зоны [4], эффективной подвижности электронов [5], концентрации электронов в кремнии [6]

Разработке и исследованию схемотехнических моделей МОПТ в диапазоне температуры от криогенной до комнатной посвящён ряд работ, например, [9–11].

В работе [9] описана модель МОПТ с  $W/L = 10/2$  мкм, изготовленного по технологии с  $L_{min} = 0,35$  мкм на объёмном кремнии, для температурного диапазона от 77 К до 300 К. Модель построена на основе стандартной модели BSIM3v3 с дополнительными выражениями для температурно-зависимых параметров, описанными на языке SPICE, а также с дополнительно введённой подсхемой, содержащей элемент с отрицательной проводимостью, которая учитывает

эффект вымораживания носителей заряда в слаболегированной области стока и соответствующего изменения сопротивления в этой области.

Однако в данной модели не учитывается сдвиг с температурой предпорогового наклона, важного для многих аналоговых и смешанных аналого-цифровых применений.

В работе [10] представлена модель с учётом более резкой зависимости крутизны от напряжения на затворе при криогенной температуре. Данная модель страдает тем же недостатком, что и предыдущая.

В работе [11] представлена компактная модель 0,35 мкм КНИ МОПТ с учётом сверхнизкой температуры. Модель построена на основе стандартной модели BSIM4 с добавочными функциями для учёта влияния низкотемпературных эффектов, таких как вымораживания носителей заряда, изменения подвижности и сдвига порогового напряжения.

Для учёта изменения предпорогового наклона и кинк-эффекта в модели используется комплексная эмпирическая функция пятого порядка, чьи параметры не имеют явного физического смысла; процедура их определения не описана.

Литература, посвящённая моделированию JFET с учётом воздействия криогенной температуры, очень ограничена.

В статье [12] описывается SPICE-модель Si JFET для моделирования аналоговых схем в температурном диапазоне от  $-200^\circ\text{C}$  до  $30^\circ\text{C}$ , основанная на модели [11] с добавлением эмпирической функции зависимости крутизны от температуры. Для экстракции параметров SPICE-модели используется аналитический метод, который по нашим расчётам обеспечивает среднеквадратическую погрешность моделирования BAX 17%.

По итогам анализа литературы можно сделать вывод об отсутствии готового решения для компактного моделирования полевых транзисторов в криогенном диапазоне температуры до  $-200^\circ\text{C}$ , включая процедуру экстракции параметров. Таким образом, целью данной работы является восполнение этого пробела.

## II. КОМПЛЕКС СХЕМОТЕХНИЧЕСКИХ SPICE-МОДЕЛЕЙ ПОЛЕВЫХ ТРАНЗИСТОРОВ ДЛЯ КРИОГЕННОЙ ТЕМПЕРАТУРЫ

### A. Модель МОП-транзистора с учётом криогенной температуры

Для расширенного диапазона температуры до  $-200^\circ\text{C}$  нами предлагается схемотехническая SPICE-модель КНИ МОП-транзистора, учитывающая изменение его основных параметров в диапазоне температуры до  $-200^\circ\text{C}$ . В основе модифицированной модели лежит стандартная модель BSIMSOI v4.4 с температурно-зависимыми параметрами. Для КНИ МОП-транзистора это параметры, отвечающие за пороговое напряжение ( $V_{TH0}$ ), подвижность ( $U0$ ,  $U_A$ ,  $U_B$ ), напряжение насыщения ( $V_{SAT}$ ), последовательное

сопротивления ( $RDSW$ ) и предпороговый наклон ( $VOFF$ ,  $NFACTOR$ ). Выбранные параметры модели введены с помощью аналитических функций зависимости от температуры.

По сравнению с моделью [9] дополнительно учтена зависимость предпорогового наклона сток-затворной ВАХ.

При изменении температуры все параметры модели, кроме подвижности и предпорогового наклона, меняются в соответствии с полиномиальной функцией вида:

$$p(T) = p_0 + p_1 \times T + \dots + p_n \times T^n. \quad (1)$$

Зависимость подвижности от температуры выражается гиперболической функцией вида:

$$U0(T) = P_{U0} \times T^{PUI}. \quad (2)$$

Зависимость коэффициента предпорогового наклона  $NFACTOR$  выражается функцией

$$NFACTOR(T) = NFACTOR(T_{nom}) \div \left( 1 + a_1 \left( \frac{T}{T_{nom}} - 1 \right) + a_2 \left( \frac{T}{T_{nom}} - 1 \right)^2 \right), \quad (3)$$

где  $p_0, \dots, p_n, a_1, a_2$  и  $P_{U0}, PUI$  – подгоночные коэффициенты,  $T$  – температура, К,  $T_{nom}$  – нормальная температура, К.

Встроенные температурные коэффициенты базовой модели BSIMSOI должны быть обнулены.

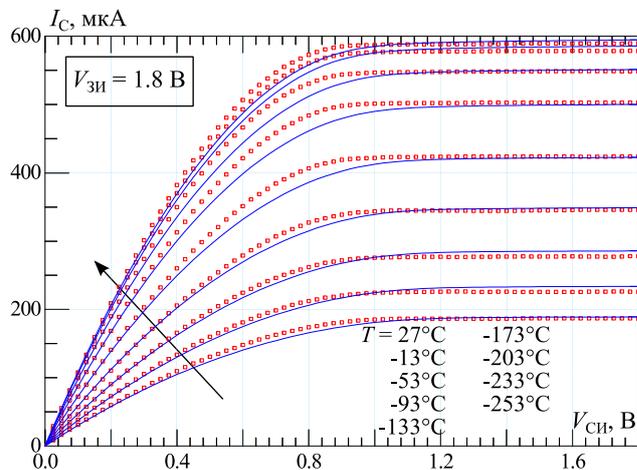
Для проверки корректности модели были определены её параметры в диапазоне температуры до  $-200^\circ\text{C}$  для 0,18-мкм КНИ n-МОПТ с  $W/L = 20/20$  мкм [16] с использованием унифицированной процедуры, описанной ниже в разделе II-С.

На рис. 2 представлено сравнение результатов измерения [16] и расчёта по разработанной модели сток-затворных и выходных характеристик. Погрешность расчёта ВАХ составляет 8–12%. Сопоставление результатов расчёта параметров модели по экспериментальным и по смоделированным характеристикам транзистора приведено на рис. 3.

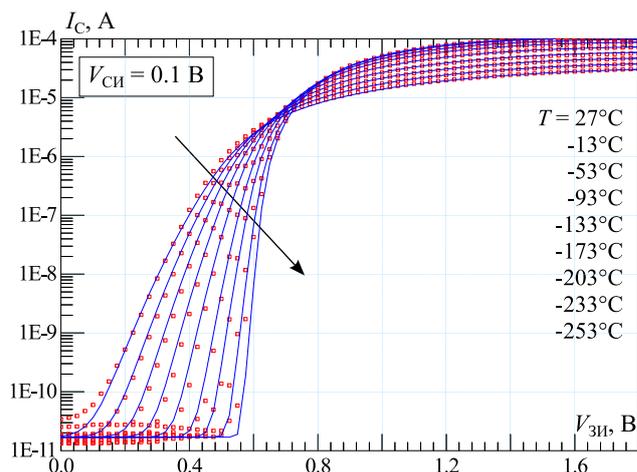
### В. Модель Si JFET с учётом низкой температуры

Ранее нами была предложена модифицированная компактная SPICE-модель Si JFET [13] для диапазона температуры до  $-200^\circ\text{C}$ , которая включала в себя температурно-зависимые параметры; ядром этой модели являлась встроенная в spice модель Шихмана-Ходжеса, применимая к транзисторам микронных размеров. В данной работе предлагается более точная модель на основе стандартной модели JFET level=3.

Температурно-зависимыми в диапазоне температуры до  $-200^\circ\text{C}$  являются параметры модели, отвечающие за пороговое напряжение ( $VTO$ ), крутизну ( $BETA$ ), коэффициент модуляции длины канала ( $LAMBDA$ ) и коэффициент насыщения ( $ALPHA$ ).



(а)



(б)

Рис. 2. Измеренные и смоделированные выходные (а) и сток-затворные характеристики в логарифмическом масштабе (б) КНИ n-МОПТ в диапазоне температуры  $T = 27 \dots -253^\circ\text{C}$  (значки – измерения [16], линии – моделирование)

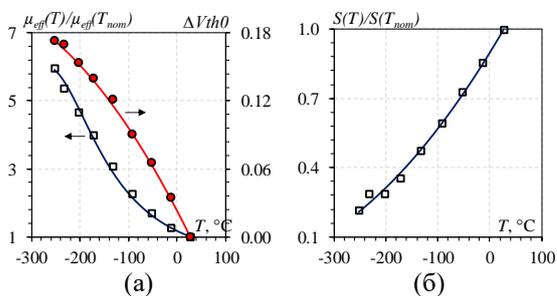
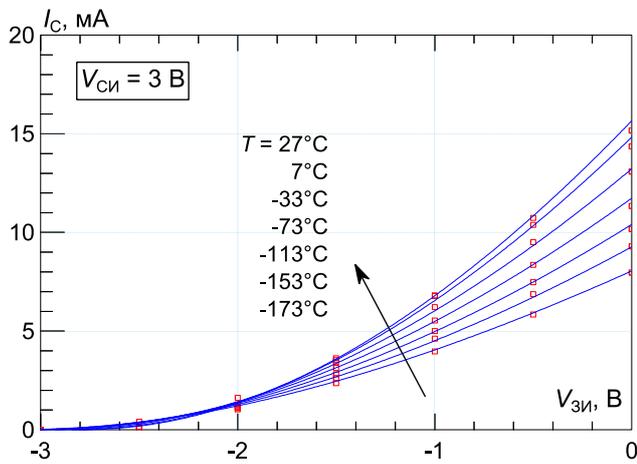
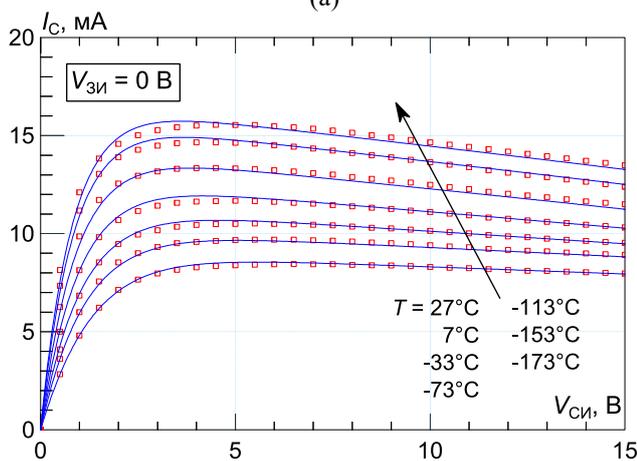


Рис. 3. Изменение параметров КНИ МОПТ в диапазоне температуры до  $-200^\circ\text{C}$ : а) порогового напряжения и подвижности; б) предпорогового наклона (значки – вычисления по измеренным данным [16], линии – аппроксимация)



(a)



(б)

Рис. 4. Сток-затворные (а) и выходные (б) ВАХ Si n-JFET с  $W/L=10/10$  мкм в диапазоне температуры  $-173...27^\circ\text{C}$  (значки – измерения [19], линии – моделирование)

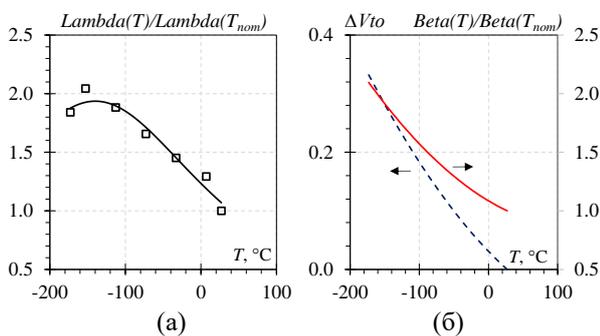


Рис. 5. Изменение параметров модели Si JFET в диапазоне температуры до  $-200^\circ\text{C}$ : относительное изменение  $LAMBDA$  (а), абсолютный сдвиг порогового напряжения  $V_{TO}$  и относительное изменение крутизны  $BETA$  (б) (значки – вычисления по измеренным данным [19], сплошная линия – аппроксимация)

При изменении температуры параметры  $V_{TO}$ ,  $BETA$  и  $ALPHA$  меняются в соответствии с полиномиальной функцией вида:

$$p(T) = p_0 + p_1 \times \Delta T + \dots + p_2 \times \Delta T^2. \quad (4)$$

Для учёта особенностей поведения  $LAMBDA$  при низких температурах в данной модели была введена новая аналитическая функция зависимости, которая дает гораздо меньшую погрешность в низкотемпературном диапазоне:

$$LAMBDA(T) = LAMBDA(T_{nom}) \div (a_0 + a_1 \Delta T + \dots + a_2 (\Delta T)^2) \quad (5)$$

где,  $p_0, \dots, p_n, a_0, \dots, a_2$  – подгоночные коэффициенты,  $T$  – температура, К,  $T_{nom}$  – нормальная температура, К.

Встроенные температурные коэффициенты базовой модели должны быть обнулены.

Для проверки модели были определены её параметры в диапазоне температуры до  $-200^\circ\text{C}$  для Si n-JFET [19] с  $W/L=10/10$  мкм с использованием унифицированной процедуры, описанной в разделе II-С. На рис. 4 представлено сравнение результатов измерения и расчёта по разработанной модели сток-затворных и выходных характеристик. Погрешность расчёта ВАХ составляет 3–10%. Сопоставление результатов расчёта параметров модели по экспериментальным и по смоделированным характеристикам транзистора приведено на рис. 5.

#### С. Унифицированный маршрут экстракции параметров моделей с учётом низкой температуры

Для определения набора параметров SPICE-моделей в расширенном диапазоне температуры используется промышленный пакет экстракции SPICE-моделей IC-CAP, что упрощает обмен и обработку данных, снижает вероятность ошибки пользователя. Исходными данными являются наборы ВАХ и ВФХ стандартных полупроводниковых приборов различного размера, полученные в результате измерения или приборно-технологического моделирования при различных значениях температуры и передаваемые в IC-CAP с помощью собственного программного интерфейса. Процедура экстракции позволяет получить параметры модели для промежуточных значений температуры и включает в себя следующие шаги:

Шаг 1. Определение полного набора параметров модели на основе данных измерений, полученных при комнатной температуре. Используемый при этом метод идентификации параметров включает в себя только аналитические процедуры (для JFET) или сочетание аналитических и оптимизационных процедур (для МОПТ).

Шаг 2. Из полного набора параметров выбирается перечень основных температурно-зависимых параметров.

Шаг 3. Для каждого значения температуры из списка дискретных значений на основании результатов измерений определяются соответствующие значения выбранных параметров (для порогового напряжения, крутизны и т. д.). Данная процедура повторяется для

всех запланированных дискретных значений температуры  $T_i$ ;  $i=1 \dots n$ ;

Шаг 4. Полученные на шаге 3 зависимости параметров модели от температуры аппроксимируются аналитическими функциями вида (1)–(3) (для МОПТ) или (4)–(5) (для JFET) коэффициенты таких функций как раз и составляют набор температурных параметров всей модели; точная подстройка значений температурных параметров производится с использованием глобальной оптимизации, т.е. по всем имеющимся экспериментальным характеристикам;

Шаг 5. Полученные аналитические выражения вместе с коэффициентами встраиваются в описание SPICE-модели JFET или MOSFET, которая далее включается в состав библиотеки моделей.

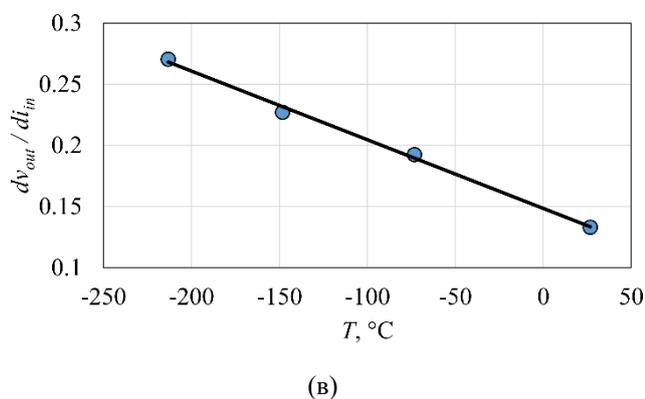
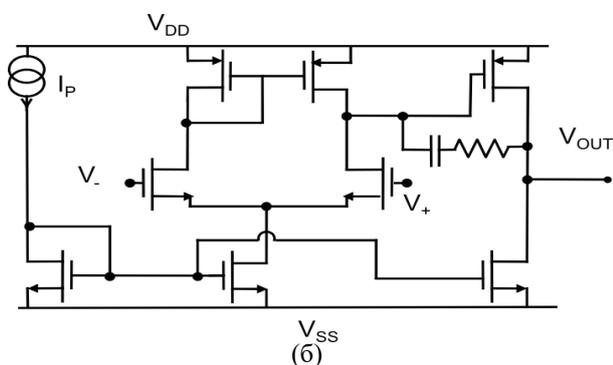
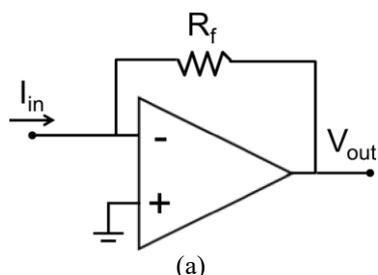


Рис. 6. Схема подключения (а), внутренняя структура (б), передаточная функция (в) компаратора с обратной связью (символы – измерения [20], линии – моделирование)

### III. ИСПОЛЬЗОВАНИЕ РАЗРАБОТАННЫХ МОДЕЛЕЙ В ПРАКТИКЕ СХЕМОТЕХНИЧЕСКОГО МОДЕЛИРОВАНИЯ

#### A. Схемные фрагменты на МОПТ

Для проверки работы модели МОПТ был проведён расчёт передаточных характеристик компаратора [20] с обратной связью (рис. 6) при температуре от комнатной до  $-200^\circ\text{C}$ . Схема изготовлена по КМОП-технологии на объёмном кремнии с  $L_{min} = 0,35 \mu\text{м}$  и  $V_{dd} = 3,3 \text{ В}$ , размеры транзисторов  $50/1,4 \mu\text{м}$  (n),  $50/0,7 \mu\text{м}$  (p). Моделирование было выполнено с помощью программы HSpice H-2013.03. Сравнение с результатами измерения [20] показывает погрешность совпадения характеристик не выше 5% во всём диапазоне температуры.

#### B. Схемные фрагменты на JFET

Для проверки работы модели JFET в диапазоне температуры окружающей среды до  $-200^\circ\text{C}$ , произведено схемотехническое моделирование электрической схемы низкотемпературного дифференциального каскада на p-JFET (рис. 7,а) [17] с использованием полученной SPICE-модели. Схема содержит транзисторы Q1–Q4, которые входят в состав базового матричного кристалла АБМК-1.3 с  $L_{min} = 1,2 \mu\text{м}$ ; напряжение питания  $V_{cc} = V_{ee} = \pm 10 \text{ В}$ . Моделирование было выполнено с помощью HSpice H-2013.03.

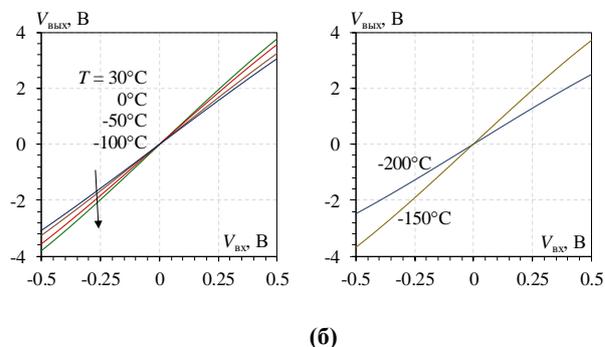
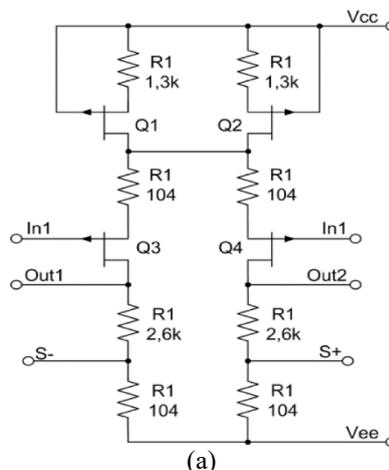


Рис. 7. Низкотемпературный дифференциальный каскад на p-JFET [17] (а), смоделированная передаточная характеристика в диапазоне температуры до  $-200^\circ\text{C}$  (б)

Из смоделированной передаточной характеристики (рис. 7,б) видно, что при уменьшении температуры наклон характеристики начинает уменьшаться и при  $T = -100^\circ\text{C}$  изменяется на 26%. Однако дальнейшее уменьшение температуры приводит к увеличению наклона и при  $T = -200^\circ\text{C}$  увеличивается на 17%.

#### IV. ЗАКЛЮЧЕНИЕ

В ряде космических и других применений полупроводниковые компоненты должны работать при температуре криогенного диапазона, где характер изменения параметров полупроводниковых приборов сильно нелинейный. По результатам анализа имеющихся публикаций сделаны следующие выводы: показано, что для решения задачи схемотехнического моделирования в данных условиях стандартные модели полевых транзисторов (как с изолированным затвором, так и с р-п-переходом) не подходят, так как не являются работоспособными. Имеющиеся публикации также не дают окончательного решения проблемы: отсутствует учёт некоторых важных физических эффектов (например, отрицательного наклона выходных характеристик), не описана или не автоматизирована процедура определения параметров модели.

Для решения указанной проблемы в данной работе предложен комплекс доработанных компактных spice-моделей субмикронных полевых транзисторов с учётом необходимых физических эффектов, включающий унифицированную автоматизированную процедуру определения параметров из результатов измерений. Новизной моделей для криогенного диапазона температуры являются: для модели МОПТ уточнённые зависимости для крутизны и для предпорогового наклона; для модели JFET учёт эффекта отрицательного наклона выходных характеристик, что даёт снижение погрешности моделирования ВАХ.

Тестирование моделей на примерах ВАХ отдельных транзисторов, а также фрагментов аналоговых схем, показало погрешность моделирования не выше 15% в диапазоне температуры от комнатной до криогенной.

Статья подготовлена в ходе проведения исследования №ТЗ-94 в рамках Программы «Научный фонд Национального исследовательского университета «Высшая школа экономики» (НИУ ВШЭ)» в 2018 г. и гранта РФФИ № 18-07-00898 А.

#### ЛИТЕРАТУРА

- [1] Cressler J. D., Mantooth H. A. (ed.). *Extreme environment electronics*. – CRC Press, 2017
- [2] Patterson R.L. *Assessment of Electronics for Cryogenic Space Exploration Missions*. Cryogenics. Vol. 46. N2–3. 2006. P. 231–236.
- [3] Cressler J.D. *Low-Temperature Electronics*. 6th International Planetary Probe Workshop. Atlanta, Georgia. Short Course on Extreme Environments Technologies. 21.06.2008.
- [4] M. A. Green, Intrinsic concentration, effective densities of states, and effective mass in silicon, *Journal of Applied Physics* 67, 2944 (1990);
- [5] Sze, S. M. (1981). *Physics of semiconductor devices*. New York: J. Wiley and Sons.
- [6] Gutierrez-D, E. A., Deen, J., & Claeys, C. (Eds.). (2000). *Low temperature electronics: physics, devices, circuits, and applications*. Academic Press.
- [7] Shichman H., & Hodges D. A. Modeling and simulation of insulatedgate field-effect transistor switching circuits. *IEEE Journal of Solid-State Circuits*, 3(3), pp. 285-289. (1968)
- [8] J. Ardelean, A. Hrisoho, K. Truong, P.F. Manfredi, V. Speziali, F. Svelto, M. Citterio, “Preamplifiers for room temperature and cryogenic calorimetry applications based on DMILL technology”, *Nuclear Instruments and Methods in Physics Research*, 1996, vol. A376, pp. 217-224.
- [9] Hongliang Zhao, Xinghui Liu Modeling of a standard 0.35 um CMOS technology operating from 77 K to 300 K//*Cryogenics* 59,2014, pp. 49–59;
- [10] Харитонов И. А. и др. Определение параметров SPICE-моделей МОПТ при низких температурах (до минус  $200^\circ\text{C}$ ). (2017) Труды НИИСИ РАН, Т. 7, №2, С.41-45;
- [11] A. Akturk, K. Eng, J. Hamlet, S. Potbhare, E. Longoria, R. Young, M. Peckerar, T. Gurrieri, M.S. Carroll, N. Goldsman Compact Modeling of 0.35  $\mu\text{m}$  SOI CMOS Technology Node for 4 K DC Operation using Verilog-A//*Journal Microelectronic Engineering*, December 2010, Vol. 87, Issue 12, pp. 2518-2524;
- [12] Dvornikov, O. V., Dziallau, V. L., Prokopenko, N. N., Petrosiants, K. O., Kozhukhov, N. V., & Tchekhovski, V. A. (2017, June). The accounting of the simultaneous exposure of the low temperatures and the penetrating radiation at the circuit simulation of the BiJFET analog interfaces of the sensors. In *Control and Communications (SIBCON), 2017 International Siberian Conference on* (pp. 1-6). IEEE
- [13] Petrosyants, K. O., Ismail-zade, M. R., Sambursky, L. M., Dvornikov, O. V., Lvov, B. G., & Kharitonov, I. A. (2018, March). Automation of parameter extraction procedure for Si JFET SPICE model in the  $-200\dots+110^\circ\text{C}$  temperature range. In *Electronic and Networking Technologies (MWENT), 2018 Moscow Workshop on* (pp. 1-5). IEEE.
- [14] Y. Wang, C. J. Cass, T. Chow, F. Wang, and D. Boroyevich, “SPICE Model of SiC JFETs for Circuit Simulations,” in *Proc. IEEE Workshops on Computers in Power Electronics COMPEL '06, 16–19 July 2006*, pp. 212–215.
- [15] Дворников О., Шульгевич Ю. Методы идентификации параметров моделей интегральных транзисторов: Часть 4: Идентификация параметров модели Шихмана–Ходжеса полевого транзистора с р–п-переходом. *Современная электроника*. 2009. № 8. С. 50–57.
- [16] B. Xie, B. Li, J. Bi, J. Bu, C. Wu, B. Li, Z. Han, and J. Luo. "Effect of cryogenic temperature characteristics on 0.18- $\mu\text{m}$  silicon-on-insulator devices." *Chinese Physics B*, vol. 25, no. 7, p. 078501, 2016.
- [17] Dvornikov, O. V., Prokopenko, N. N., Pakhomov, I. V., & Bugakova, A. V. (2016, October). The analog array chip AC-1.3 for the tasks of tool engineering in conditions of cryogenic temperature, neutron flux and cumulative radiation dose effects. In *East-West Design & Test Symposium (EWDTS), 2016 IEEE* (pp. 1-4). IEEE.
- [18] Дворников О. В., Дятлов В. Л., Прокопенко Н. Н., Создание низкотемпературных аналоговых ИС для обработки импульсных сигналов датчиков, *Современная электроника*, 2015, №4, С. 44—49;
- [19] Sreelakshmi, K., & Satyam, M. (1996). Estimation of low temperature characteristics of JFETs from their room-temperature characteristics. *Cryogenics*, 36(5), 325-331;
- [20] Ferrari G. Measurement Currents Below 4K. *Cryogenic Electronics*. Milano. November 22. 2012.

# SPICE-Models of Field-Effect Transistors with MOSFET and JFET Structures in the Temperature Range down to $-200^{\circ}\text{C}$

K. O. Petrosyants<sup>1,2</sup>, M. R. Ismail-zade<sup>1</sup>, L. M. Sambursky<sup>1,2</sup>, I. A. Kharitonov<sup>1</sup>

<sup>1</sup>National Research University Higher School of Economics  
(Moscow Institute of Electronics and Mathematics), Moscow, kpetrosyants@hse.ru

<sup>2</sup>Institute for Design Problems in Microelectronics, Russian Academy of Sciences, Moscow

**Abstract** — A set of modified compact spice models of field-effect transistors is presented: with isolated gate (MOSFET) and with pn junction control (JFET) for circuit simulation in a temperature range of  $-200^{\circ}\text{C}$ , which is important for space applications. All models are constructed using the approach combining macromodeling based on the standard models available in the library of spice models and introducing approximating dependencies for the temperature-dependent parameters of the model. For all models of the complex, a unified automated procedure for extraction of parameters has been worked out, providing an acceptable accuracy of electrical and temperature effects accounting for practical applications in the temperature range from room temperature to  $-200^{\circ}\text{C}$ .

**Keywords** — field-effect transistors, MOSFETs, JFETs, temperature influence, extreme operating conditions, compact spice models, model parameter extraction

## REFERENCES

- [1] Cressler J. D., Mantooth H. A. (ed.). Extreme environment electronics. – CRC Press, 2017
- [2] Patterson R.L. Assessment of Electronics for Cryogenic Space Exploration Missions. Cryogenics. Vol. 46. N2–3. 2006. P. 231–236.
- [3] Cressler J.D. Low-Temperature Electronics. 6th International Planetary Probe Workshop. Atlanta, Georgia. Short Course on Extreme Environments Technologies. 2008.
- [4] M. A. Green, Intrinsic concentration, effective densities of states, and effective mass in silicon, Journal of Applied Physics 67, 2944 (1990);
- [5] Sze, S. M. (1981). Physics of semiconductor devices. New York: J. Wiley and Sons.
- [6] Gutierrez-D, E. A., Deen, J., & Claeys, C. (Eds.). (2000). Low temperature electronics: physics, devices, circuits, and applications. Academic Press.
- [7] Shichman H., & Hodges D. A. Modeling and simulation of insulatedgate field-effect transistor switching circuits. IEEE Journal of Solid-State Circuits, 3(3), pp. 285-289. (1968)
- [8] J. Ardelean, A. Hrisoho, K. Truong, P.F. Manfredi, V. Speziali, F. Svelto, M. Citterio, “Preamplifiers for room temperature and cryogenic calorimetry applications based on DMILL technology”, Nuclear Instruments and Methods in Physics Research, 1996, vol. A376, pp. 217-224.
- [9] Hongliang Zhao, Xinghui Liu Modeling of a standard 0.35 um CMOS technology operating from 77 K to 300 K//Cryogenics 59,2014, pp. 49–59;
- [10] Kharitonov I. A. et al. Opredelenie parametrov SPICE-modeley MOPT pri nizkih temperaturah (do minus  $200^{\circ}\text{C}$ ) (MOSFET SPICE-model parameter extraction with accounto for low temperature (down to  $-200^{\circ}\text{C}$ ). (2017) Trudy NIISI RAN, V. 7, No. 2, P. 41-45;
- [11] A. Akturk, K. Eng, J. Hamlet, S. Potbhare, E. Longoria, R. Young, M. Peckerar, T. Gurrieri, M.S. Carroll, N. Goldsman Compact Modeling of 0.35  $\mu\text{m}$  SOI CMOS Technology Node for 4 K DC Operation using Verilog-A//Journal Microelectronic Engineering, December 2010, Vol. 87, Issue 12, pp. 2518-2524;
- [12] Dvornikov, O. V., Dziaatla, V. L., Prokopenko, N. N., Petrosyants, K. O., Kozhukhov, N. V., & Tchekhovski, V. A. (2017, June). The accounting of the simultaneous exposure of the low temperatures and the penetrating radiation at the circuit simulation of the BiJFET analog interfaces of the sensors. In Control and Communications (SIBCON), 2017 International Siberian Conference on (pp. 1-6). IEEE
- [13] Petrosyants, K. O., Ismail-zade, M. R., Sambursky, L. M., Dvornikov, O. V., Lvov, B. G., & Kharitonov, I. A. (2018, March). Automation of parameter extraction procedure for Si JFET SPICE model in the  $-200\dots+110^{\circ}\text{C}$  temperature range. In Electronic and Networking Technologies (MWENT), 2018 Moscow Workshop on (pp. 1-5). IEEE.
- [14] Y. Wang, C. J. Cass, T. Chow, F. Wang, and D. Boroyevich, “SPICE Model of SiC JFETs for Circuit Simulations,” in Proc. IEEE Workshops on Computers in Power Electronics COMPEL '06, 16–19 July 2006, pp. 212–215.
- [15] Dvornikov, O., Shulgevich Yu. Metody identifikatsii parametrov modeley integralnykh tranzistorov: Chast 4. Identifikatsiya parametrov modeli Shikhmana-Khodgesa polevogo tranzistora c p-n-perekhodom (Shichman-Hodges model parameter identification methods for JFET's), Sovremennaya elektronika, 2009, No. 8, P. 50–57 (in Russian).
- [16] B. Xie, B. Li, J. Bi, J. Bu, C. Wu, B. Li, Z. Han, and J. Luo. "Effect of cryogenic temperature characteristics on 0.18- $\mu\text{m}$  silicon-on-insulator devices." Chinese Physics B, vol. 25, no. 7, p. 078501, 2016.
- [17] Dvornikov, O. V., Prokopenko, N. N., Pakhomov, I. V., & Bugakova, A. V. (2016, October). The analog array chip AC-1.3 for the tasks of tool engineering in conditions of cryogenic temperature, neutron flux and cumulative radiation dose effects. In East-West Design & Test Symposium (EWDTS), 2016 IEEE (pp. 1-4). IEEE.
- [18] Dvornikov, O. V., Dziaatla V. L., Prokopenko N. N. Sozдание nizkotemperaturnykh analogovykh IS dlya obrabotki impulsnykh signalov datchikov (Design of low-temperature analogue IC's for sensor data processing), Sovremennaya elektronika, 2015, No., 4, P. 44–49 (in Russian);
- [19] Sreelakshmi, K., & Satyam, M. (1996). Estimation of low temperature characteristics of JFETs from their room-temperature characteristics. Cryogenics, 36(5), 325-331;
- [20] Ferrari G. Measurement Currents Below 4K. Cryogenic Electronics. Milano. November 22. 2012.