

Характеризация библиотек цифровых схем с использованием веб-технологий

А.А. Лялинский

Институт проблем проектирования в микроэлектронике РАН

zelyal@inbox.ru

Аннотация — Рассматриваются вопросы характеристики библиотек цифровых схем. Показаны особенности создания системы характеристики, построенной с использованием веб-технологий. Представлено описание вновь созданной системы характеристики.

Ключевые слова — библиотека цифровых схем, характеристика цифровых ячеек, веб-технология, веб-сайт, облачные технологии, схемотехническое моделирование.

I. ВВЕДЕНИЕ

Сегодня невозможно представить разработку проекта электронного устройства, имеющего хотя бы небольшого размера цифровой блок без заранее разработанной и протестированной библиотеки цифровых ячеек. Это верно как для ASIC [1] (Application-Specific Integrated Circuit – проекты на основе полузаказных схем), так и для FPGA [2] (Field-Programmable Gate Array – подход на основе использования массива программируемых пользователем стандартных ячеек, он же ПЛИС в русскоязычной литературе). Включение в проект заранее проработанных частей избавляет от значительной доли рутинной работы и сокращает сроки его создания.

При разработке библиотеки цифровых ячеек основное внимание уделяют следующим трем вопросам:

- состав библиотеки,
- вычисление параметров входящих в её состав ячеек,
- формат хранения полученных характеристик.

1. **Состав** библиотеки определяется как возможностями получения максимума различных логических функций и типов цифровых ячеек, так и стремлением охватить требуемый диапазон по быстродействию и нагрузочной способности ячеек.

2. Вопрос **вычисления характеристик** связан с большими временными и вычислительными затратами на этот процесс. Расчет всей библиотеки обычно занимает от нескольких дней до недель. Ускорение этого процесса связано с поиском оптимальных входных тестовых последовательностей и возможностей по распараллеливанию задач.

3. Что касается **формата хранения данных**, то к настоящему времени общепринятым является хранение результатов характеристики цифровых ячеек в виде Liberty-файла [3].

В данной статье рассматривается еще один аспект процесса создания библиотек – повышение удобства работы с системой характеристики библиотек (автоматизация подготовки исходных данных, управление расчетами, получение и анализ результатов моделирования). К рассмотрению предлагается вновь разработанная система характеристики библиотек цифровых ячеек. Доступ к ней организован на основе веб-технологий, в виде веб-сайта. В какой-то мере это является аналогом широко развивающихся сейчас облачных технологий [4].

II. СТРУКТУРА РАЗРАБОТАННОЙ СИСТЕМЫ

A. Существующая система

В ИППМ РАН к настоящему времени уже разработана и используется собственная система характеристики цифровых библиотек [5]. Её структура достаточно проста – это несколько работающих друг за другом блоков (рис. 1). Вся работа ведется в среде Linux. Отсутствие обратных связей в структуре системы позволяет вручную формировать задание с различным составом ячеек и набором вычисляемых параметров. Недостатком системы являются небольшая доля автоматизации подготовки данных, не слишком высокий уровень проверки целостности подготавливаемых и получаемых данных и почти полное отсутствие визуализации результатов.

B. Новый вариант системы

При подготовке новой (представляемой в данной статье) версии системы основные усилия были направлены на улучшение входного и выходного интерфейсов системы и повышение степени автоматизации при подготовке исходных данных и обработке результатов моделирования. Особенностью новой системы является то, что она ориентирована на создание библиотеки цифровых ячеек на основе ПЛИС, что приводит к некоторым ограничениям по составу ячеек и необходимости подачи дополнительных сигналов при моделировании ячеек.



Рис. 1. Структура существующей системы характеристики

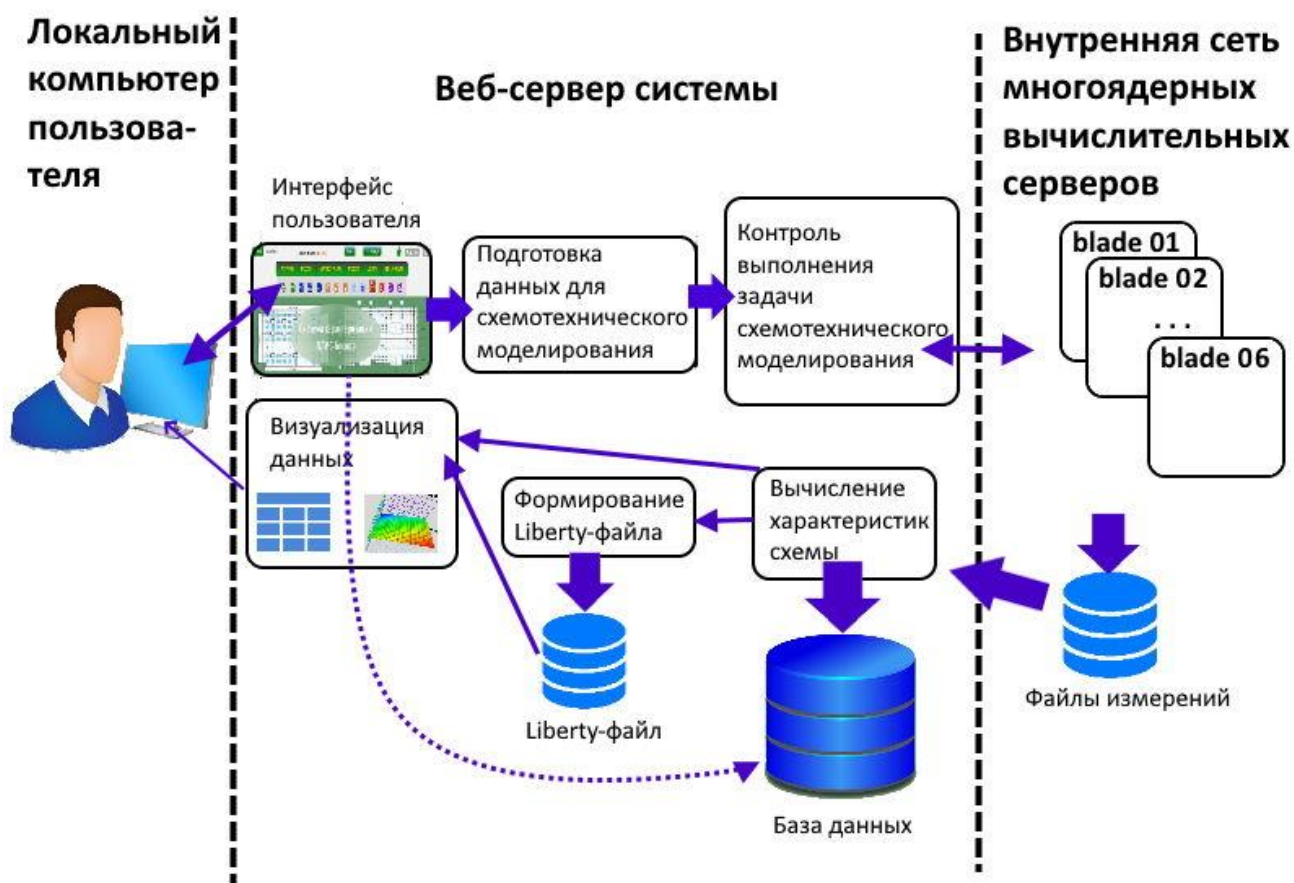


Рис. 2. Структура новой системы характеристики

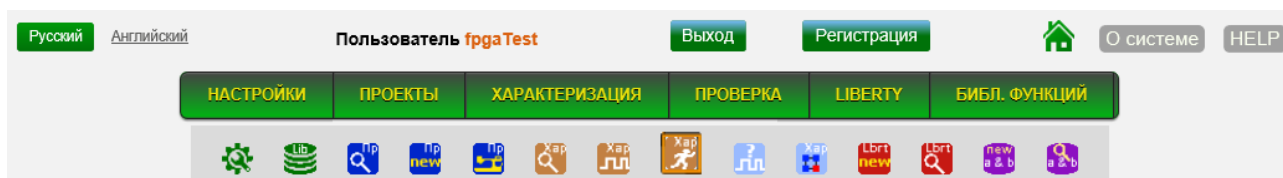


Рис. 3. Меню команд новой системы

На управляющем сервере (он же веб-сервер) кроме его собственных скриптов находится также база данных системы.

Вычисления распараллеливаются и ведутся на сети специальных серверов. Доступен пул из всех ядер разрешенных к использованию компьютеров сети. Для уменьшения влияния данной задачи на остальные предпочтение отдается наименее загруженным ядрам и компьютерам.

Обмен данными между управляющим и вычислительными серверами осуществляется через общую файловую систему.

Подготовка данных и обработка полученных результатов ведется на основе вновь написанных php-скриптов и, частично, с использованием существующих tcl- и perl-модулей.

Основные файлы входных данных при запуске задачи характеристики – это нетлист описания базовой ПЛИС-ячейки (CDL-файл) и технологический файл описания моделей нелинейных устройств. Выход – полученный Liberty-файл.

На рис. 3 показан верхний уровень команд системы. Каждая из команд имеет список подкоманд нижнего уровня (на рисунке не показан).

III. ФУНКЦИОНАЛ СИСТЕМЫ

A. Типы ячеек

Система позволяет создавать библиотеки со следующими типами ячеек:

- стандартные **комбинационные ячейки** - двоичный сигнал (0 или 1) единственного выхода ячейки полностью определяется двоичными сигналами на её входах и реализованной в ней логической функцией;
- **шинные буфера** – обеспечивают чтение и запись сигнала в общую шину. Выход ячейки кроме стандартных 0 и 1 имеет дополнительное состояние с высоким выходным импедансом. Кроме того, имеются варианты с понижением и повышением уровня сигнала;
- фиксированный набор **триггеров** (как с переключением по уровню, так и с переключением по фронту сигнала).

Готовые Liberty-файлы могут объединяться в более крупные структуры независимо от того, ячейки какого типа они содержат.

B. Автоматизация подготовки данных

Автоматизация этапа подготовки данных для характеристики библиотеки ячеек позволяет существенно снизить временные затраты и устранить вероятность внесения ошибок в этот процесс. По сравнению с предыдущей версией в новом варианте системы появились два блока, значительно ускоряющих работы на начальных этапах процесса характеристики. Это блок автоматизации

формирования библиотеки логических функций (БЛФ) и блок автоматизации подготовки входных сигналов для измерения характеристик комбинационных ячеек.

1) Библиотека логических функций

В идеале было бы хорошо иметь библиотеку с бесконечно большим набором логических функций, что позволило бы минимизировать количество ячеек в проектируемом устройстве. В реальности несколько факторов ограничивают состав библиотеки, в частности это максимальное количество входов логической ячейки, разрешенный состав логических операций, требования по задержкам и потребляемой мощности.

В разработанной системе характеристики все ограничения по составу создаваемой библиотеки логических функций определяются структурой блока мультиплексоров, используемого в универсальной программируемой ячейке ПЛИС. Разработанный алгоритм генерации БЛФ учитывает количество информационных входов, количество входов прошивки и внутреннюю структуру блока. Так для случая 4 информационных входов и 16 входов прошивки созданная библиотека содержит 626 функций, из которых 2 одноходовых, 10 двухходовых, 86 трехходовых и 546 четырехходовых.

2) Генерация входных тестовых последовательностей

Для вычисления временных и мощностных характеристик логической ячейки требуются как определенные комбинации входных и выходных сигналов (например, для измерения статической потребляемой мощности), так и определенные переходы из одной комбинации сигналов в другую (для измерения задержек, фронтов, динамической потребляемой мощности и др.). Для ускорения процесса измерения по возможности подбирается одна длинная комбинация входных сигналов, позволяющая вычислить требуемые характеристики за один проход. Ручная подготовка такой последовательности требует много времени и не гарантирует, что, во-первых, будут проверены все требуемые характеристики, и, во-вторых, что такая последовательность будет оптимальна, т.е. иметь наименьшее количество тактов переключения.

В работе [6] для комбинационных схем такая задача была уже решена. На ее основе в новую систему был включен блок подготовки входной последовательности входных сигналов для вычисления всех требуемых характеристик комбинационных ячеек. Единственным входным параметром для генерации входных сигналов ячейки является её логическая функция.

C. Варианты характеристики

Учитывая, что процесс характеристики библиотеки может занимать достаточно долгое время (от несколько дней до недель), имеет смысл до его запуска провести предварительные отладочные быстро-выполняемые процедуры. В связи с этим в системе полный набор

команд характеризации состоит из двух отладочных и одной основной:

- *отладочная*: проверка сгенерированных входных сигналов, используемых для измерения характеристик ячейки;
- *отладочная*: расчет характеристик в одной точке сетки изменяемых параметров («сеткой» является двумерная таблица, одним из измерений которой может быть, например, величина нагрузочной емкости, а другим – величина наклона фронта входного сигнала). Стандартная процедура характеризации ячейки предполагает расчет во всех точках сетки, данная команда позволяет быстро выявить возможные неисправности расчетом в одной точке сетки;
- *основная*: полный расчет всех указанных пользователем ячеек по полной сетке.

D. Оценка результатов характеризации

В связи с большим объемом данных, получаемых после проведения характеризации библиотеки, быстрая оценка их корректности не всегда возможна. Две имеющихся в новой системе процедуры – *статистический анализ* и *оценка погрешности* – позволяют в какой-то мере автоматизировать этот процесс. Наиболее эффективен он именно для библиотек, построенных на ПЛИС так как все ячейки имеют одну и ту же топологию базовой ячейки, и их электрические параметры не должны сильно различаться. Значения параметров, сильно отличающиеся от среднестатистических, указывают на необходимость тщательной проверки результатов моделирования в этой ячейке.

Статистический анализ оценивает величину разброса максимальных и средних значений параметров по всем ячейкам библиотеки (рис.4).

В процедуре «**Оценка погрешности**» показываются результаты оценки «гладкости» поверхности полученных функций, которая определяется как максимальная относительная погрешность между истинным значением функции и ее аппроксимациями, полученными от 4 ближайших соседей (рис. 5).

E. Визуализация результатов характеризации

После завершения расчетов перед формированием Liberty-файла пользователь имеет возможность оценить полученные результаты. Данные представляются по всем вычисленным характеристикам в табличном (рис. 6) и графическом (рис. 7) виде.

cap (pF) - maximal values		
диапазон	кол-во	ячейки
[0.00317, 0.0032]	2	LE_cell_i4_415 LE_and2 LE_and3
[0.00397, 0.004]	130	LE_cell_i3_9 LE_cell_i4_219 LE_cell_i4_230 LE_cell_i4_240 LE_cell_i4_430 LE_cell_i4_441 LE_cell_i4_451
cap (pF) - average values		
диапазон	кол-во	ячейки
[0.00317, 0.00319]	2	LE_cell_i4_415 LE_and2 LE_and3
[0.0038, 0.00383]	130	LE_cell_i3_9 LE_cell_i4_219 LE_cell_i4_230 LE_cell_i4_240 LE_cell_i4_430 LE_cell_i4_441 LE_cell_i4_451

Рис. 4. Фрагмент выдачи результатов статистического анализа

показывать результаты вычисления: cap (pF) delay (ns) dynEnergy (pJ)

порог гладкости, %:

Комбинационные схемы			
прошивка	функция	отн. погр., %	
LE_and2	c&d	13.43	2.99 0.77 2.68
LE_and3	b&c&d	13.44	2.87 0.77 2.7
LE_and4	a&b&c&d	13.08	1.84 0.72 2.69
LE_buf	d	13.47	3.15 0.82 1.97
LE_cell_i2_1	!c&d	13.44	2.57 0.74 2.67

Рис. 5. Фрагмент выдачи результатов в процедуре «Оценка погрешности»

input slew, ps	delay					
	c_out, fF					
	1	50	100	250	500	750
20	0.249158	0.301283	0.34622	0.476749	0.693224	0.90950
200	0.357821	0.40318	0.440569	0.561619	0.778115	0.99441
500	0.510355	0.555702	0.593095	0.7026	0.885096	1.09654
850	0.661596	0.706982	0.744374	0.8539	1.03646	1.219
1200	0.799194	0.844593	0.881973	0.99148	1.17401	1.35666

Рис. 6. Табличное представление результатов моделирования (задержка сигнала)

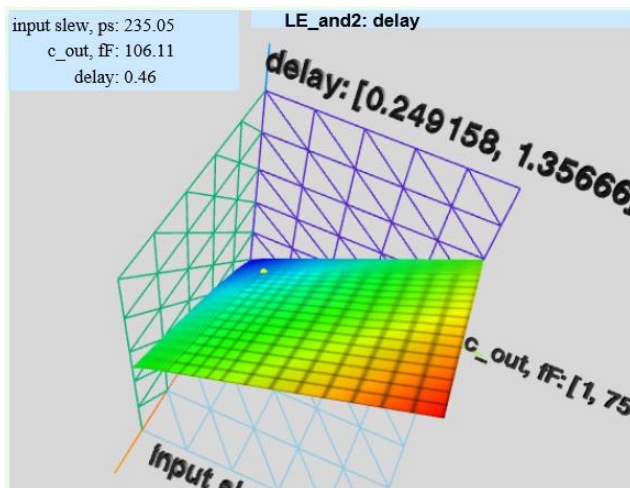


Рис. 7. Графическое представление результатов моделирования (задержка сигнала)

N	маска	состояние	старт	затр. время сри общее	результаты	действие
задачи текущего проекта ХС_П11						
1	LE_cell_i4_245	выполняется	15:38:00	26 sec 29 sec	не готовы	✘
2	LE_cell_i4_246	выполняется	15:38:00	27 sec 29 sec	не готовы	✘
3	LE_cell_i4_247	выполняется	15:38:00	26 sec 29 sec	не готовы	✘
4	LE_cell_i4_248	выполняется	15:38:00	27 sec 29 sec	не готовы	✘
5	LE_cell_i4_249	ожидание			не готовы	
6	LE_cell_i4_250	ожидание			не готовы	
7	LE_cell_i4_251	ожидание			не готовы	
8	LE_cell_i4_252	ожидание			не готовы	
20 sec						

Рис. 8. Окно контроля выполнения процесса характеризации

IV. РАСПАРАЛЛЕЛИВАНИЕ ЗАДАЧ

В новой системе предусмотрены два варианта распараллеливания задач характеризации. В обоих случаях перед стартом всего процесса по списку разрешенных к использованию вычислительных серверах (обозначим их число как N) внутренней сети определяется общее количество доступных ядер. Далее первыми будут выбираться наименее загруженные компьютеры сети.

В первом варианте распараллеливания «задачей» является расчет одной схемы по всем точкам сетки характеризации. Во втором варианте «задачей» является расчет одной точки сетки характеризации.

В обоих вариантах процесс в целом описывается следующим образом: из общего списка в M задач выбираются и запускаются независимо друг от друга первые N задач. Далее по мере освобождения вычислительных ядер на них подгружаются новые задачи и так до исчерпания списка задач.

Анализ прогона тестовых примеров показывает, что второй вариант распараллеливания более быстродействующий, так как более мелкий объем выполняемых задач позволяет более оптимально загружать доступный набор вычислительных ядер. Эффект от применения предложенной методики распараллеливания по сравнению с существующим вариантом характеризации библиотек – ускорение в 10-15 раз (вся библиотека характеризуется примерно за 2 часа вместо одних или полутора суток).

V. КОНТРОЛЬ ИСПОЛНЕНИЯ ЗАДАЧ

После запуска задачи характеризации библиотеки пользователь имеет возможность наблюдать ход выполнения процесса (рис. 8). Для каждой задачи показано ее состояние («выполняется», «ожидание», «завершен»), время выполнения и т.п. Имеется возможность досрочного снятия задачи с исполнения.

VI. ВЫВОДЫ

Разработана ориентированная на ПЛИС система характеризации библиотек цифровых ячеек. Высокий уровень автоматизации процессов подготовки данных и обработки полученных результатов, а также удобный веб-интерфейс позволяет снизить временные затраты и повысить качество создаваемых библиотек.

ЛИТЕРАТУРА

- [1] Ian Poole, ASIC basics tutorial. URL: https://www.electronics-notes.com/articles/electronic_components/programmable-logic/what-is-an-asic-application-specific-integrated-circuit.php (дата проверки: 03.02.2020).
- [2] History of FPGAs/ <https://web.archive.org/web/20070412183416/http://filebox.vt.edu/users/tmagin/history.htm> (дата проверки: 03.02.2020).
- [3] Описание формата Liberty-файла на сайте Synopsis: <https://www.synopsys.com/> (дата проверки: 15.01.2020).
- [4] https://ru.wikipedia.org/wiki/%D0%9E%D0%B1%D0%BB%D0%B0%D1%87%D0%BD%D1%8B%D0%B5_%D0%B2%D1%8B%D1%87%D0%B8%D1%81%D0%BB%D0%B5%D0%BD%D0%B8%D1%8F (дата проверки: 15.01.2020).
- [5] Хватов В.М., Гарбулина Т., Лялинская О.В. Методы формирования и верификации библиотек стандартных элементов в составе маршрута проектирования ИС на базе ПЛИС отечественного производства // Проблемы разработки перспективных микро- и нанoeлектронных систем. 2018. Выпуск 1. С. 57-62.
- [6] Лялинский А.А. Автоматизированное формирование тестов при характеризации цифровых ячеек с использованием веб-доступа // Проблемы разработки перспективных микро- и нанoeлектронных систем - 2012. Сборник трудов / под общ. ред. академика РАН А.Л. Стемповского. М.: ИППМ РАН, 2012. С. 95-100.

Web-based Characterization of Digital Libraries

A.A. Lyalinsky

Institute for Design Problems in Microelectronics of Russian Academy of Sciences, Moscow

zelyal@inbox.ru

Abstract — The issues of characterization of digital circuit libraries are considered. The features of creating such a web-based system are shown. A description of the newly created characterization system is provided.

Keywords — digital circuit library, characterization of digital cells, web technology, website, cloud technology, circuit simulation.

REFERENCES

- [1] Ian Poole, ASIC basics tutorial. URL: https://www.electronics-notes.com/articles/electronic_components/programmable-logic/what-is-an-asic-application-specific-integrated-circuit.php (checking date: 03.02.2020).
- [2] History of FPGAs/ <https://web.archive.org/web/20070412183416/http://filebox.vt.edu/users/tmagin/history.htm> (checking date: 03.02.2020).
- [3] Description of Liberty-format on Synopsis site: <https://www.synopsys.com/> (checking date: 15.01.2020).
- [4] https://ru.wikipedia.org/wiki/%D0%9E%D0%B1%D0%BB%D0%B0%D1%87%D0%BD%D1%8B%D0%B5_%D0%B2%D1%8B%D1%87%D0%B8%D1%81%D0%BB%D0%B5%D0%BD%D0%B8%D1%8F (checking date: 15.01.2020).
- [5] Khvatov V.M., Garbulina T., Lyalinskaya O.V. Formation and Verification of Standard Element Libraries in the Design Flow for the Domestic FPGAs // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 1. P. 57-62.
- [6] Lyalinsky A.A. Web-based automatic generation of input patterns at characterization of digital cells // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2012. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2012. P. 95-100.