

12-разрядный дельта-сигма АЦП для мониторинга состояния высокотемпературных объектов

А.С. Коротков, Д.В. Морозов, М.М. Пилипко, М.С. Енученко

Санкт-Петербургский политехнический университет Петра Великого, korotkov@spbstu.ru

Аннотация — Для мониторинга состояния высокотемпературных объектов разработана интегральная схема 12-разрядного дельта-сигма АЦП. Ее тактовая частота составляет 5 МГц, полоса рабочих частот – до 50 кГц, напряжение питания – 3.3 В, рабочая температура – до 175 градусов Цельсия. Кристалл изготовлен по программе «Европрактика» по технологии X-FAB XT018 «кремний-на-изоляторе».

Ключевые слова — дельта-сигма аналого-цифровой преобразователь; децимирующий фильтр; кремний на изоляторе; металл-оксид-полупроводник.

I. ВВЕДЕНИЕ

Разработка устройств высокотемпературной электронной компонентной базы является актуальной [1, 2]. Аналого-цифровые преобразователи (АЦП) с использованием дельта-сигма модуляторов находят применение в сенсорных сетях [3]. В работе представлен опыт разработки и измерений интегральной схемы 12-разрядного дельта-сигма АЦП. Тактовая частота $F_S = 5$ МГц, полоса рабочих частот $f_0 = 50$ кГц, напряжение питания 3.3 В, рабочая температура до 175 градусов Цельсия. Использовалась технология X-FAB «кремний-на-изоляторе» XT018 (0.18 μm HV SOI CMOS) по программе «Европрактика». Структура дельта-сигма АЦП показана на рис. 1, он имеет балансный вход и состоит из дельта-сигма модулятора [4, 5] и децимирующего фильтра [6]. Разрядность выходного кода 12 бит. Компоновка интегральной схемы представлена на рис. 2. Размеры кристалла 3,00 мм \times 0,92 мм. Фото кристалла приведено на рис. 3.



Рис. 1. Структура дельта-сигма АЦП

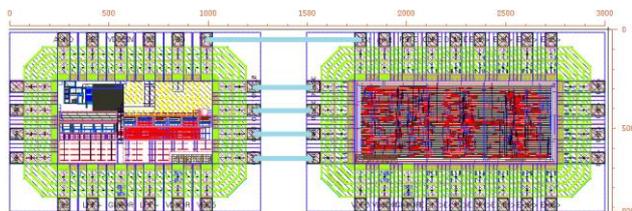


Рис. 2. Компоновка интегральной схемы АЦП

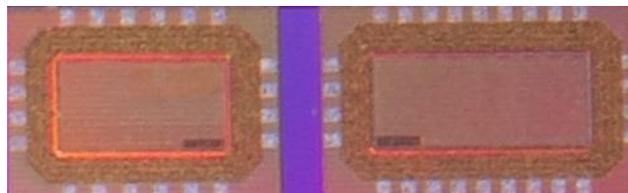


Рис. 3. Фото кристалла дельта-сигма АЦП

Во втором разделе обсуждаются вопросы построения дельта-сигма модулятора, в третьем разделе рассматривается децимирующий фильтр, в заключении сделаны основные выводы.

II. ДЕЛЬТА-СИГМА МОДУЛЯТОР

Поскольку преобразование аналогового сигнала в цифровой сигнал осуществляется дельта-сигма модулятором, то характеристики модулятора определяют динамический диапазон дельта-сигма АЦП. Структура дельта-сигма модулятора показана на рис. 4, имеет балансный вход «вх.» и представляет собой каскадное включение схем модуляторов второго порядка, состоящих из интеграторов и двухразрядных АЦП, где «вых. 1» – выход первого каскада, а «вых. 2» – второго. В цепях обратных связей применяются двухразрядные цифро-аналоговые преобразователи (ЦАП) с динамическим согласованием элементов. Второй каскад модулятора снижает шум квантования в рабочей полосе частот. Для реализации интеграторов модулятора применялись полностью дифференциальные операционные транскондуктивные усилители (ОТУ) [9] и цепи на переключаемых конденсаторах с двухфазным управлением. Схема и частотные характеристики ОТУ приведены на рис. 5.

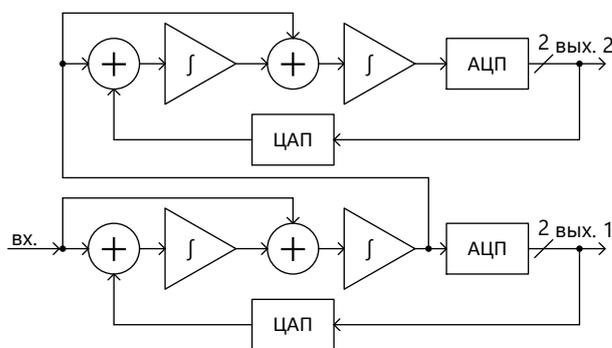
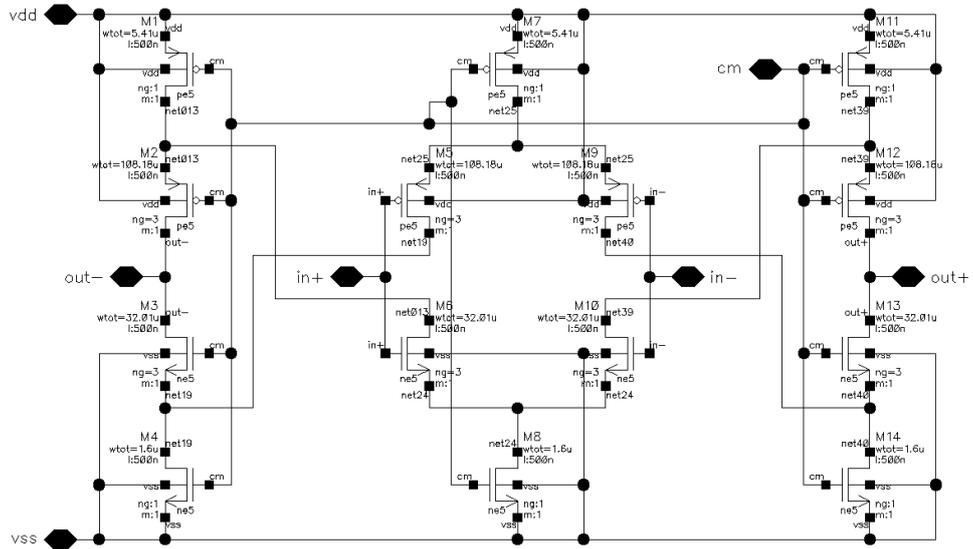
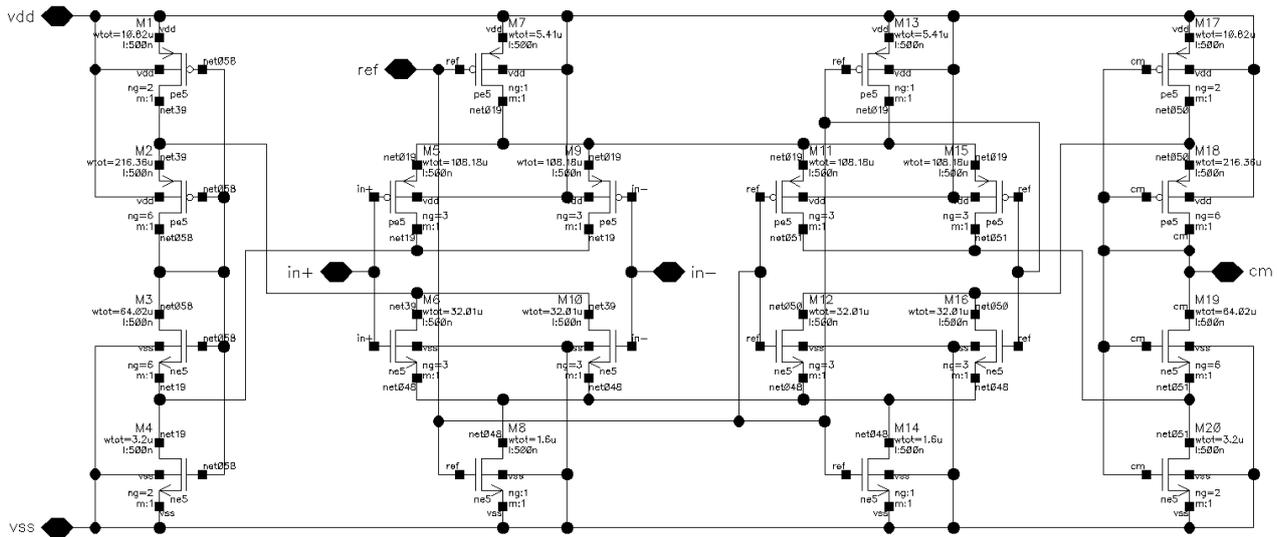


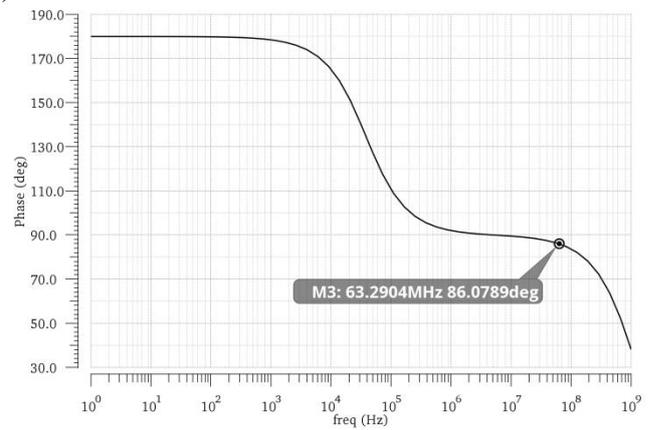
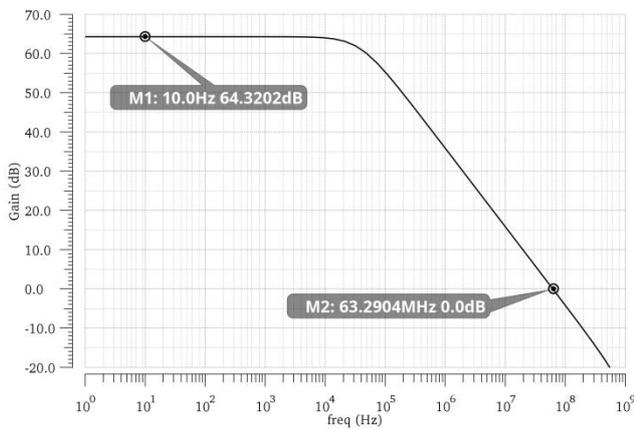
Рис. 4. Структурная схема дельта-сигма модулятора



a)



b)



b)

Рис. 5. Схема и частотные характеристики ОГУ:

а) ядро усилителя; б) схема стабилизации постоянной составляющей напряжения;

в) амплитудно-частотная и фазочастотная характеристики

В схеме дельта-сигма модулятора $F_S \gg f_0$ и в ней осуществляется тактируемое следящее преобразование входного аналогового сигнала в две выходные двухразрядные последовательности импульсов. Полученные в результате экспериментального исследования кристалла интегральной схемы АЦП выходные последовательности импульсов модулятора обрабатывались в MATLAB. На рис. 6 изображен спектр сигнала на выходе модулятора, где при входном сигнале с частотой 50 кГц и дифференциальной амплитудой 500 мВ получается отношение сигнал/шум и коэффициент искажения (Signal-to-noise and distortion ratio – SINAD) не менее 62 дБ.

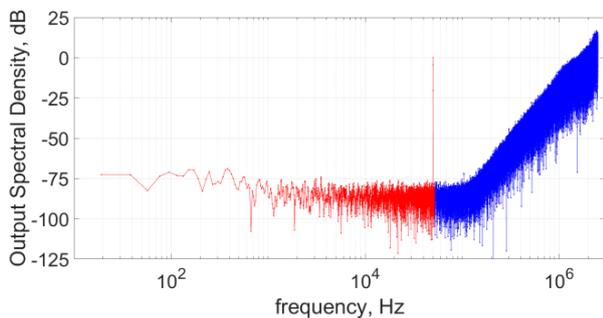


Рис. 6. Спектр на выходе дельта-сигма модулятора

III. ДЕЦИМИРУЮЩИЙ ФИЛЬТР

Структура децимирующего фильтра показана на рис. 7. Сигнал с выхода первого каскада дельта-сигма модулятора поступает на вход «вх. 1», а с выхода второго каскада – на вход «вх. 2». Разрядность выходного кода 12 бит. Децимирующий фильтр обеспечивает подавление шума квантования при частоте больше f_0 , снижение частоты следования импульсов и формирование выходного кода АЦП.



Рис. 7. Структура децимирующего фильтра

Блок объединения каналов осуществляет преобразование:

$$y(n) = 64 + x1(n-2) + 8(x2(n-2) - 2x2(n-1) + x2(n)), \quad (1)$$

где $y(n)$ – выходной сигнал для блока объединения каналов, $x1(n)$ – выходной сигнал первого, а $x2(n)$ – второго двухразрядных выходов дельта-сигма модулятора. Аддитивный компонент 64 обеспечивает отсутствие отрицательных значений $y(n)$. Сигнал $y(n)$ имеет значения от 16 до 115, что кодируется 7 двоичными разрядами.

Каскадный интеграторно-гребенчатый фильтр (ИГФ) состоит из 5 каскадов и в 12 раз прореживает импульсы, поступающие с выхода блока объединения каналов. Структура показана на рис. 8. Для каскадного ИГФ полоса пропускания выбрана как $F_S/100$, а подавление на частоте $F_S/10$ достигает 80 дБ. Амплитудно-частотная и фазочастотная характеристики каскадного ИГФ представлены на рис. 9. Поскольку происходит увеличение разрядности на 17 разрядов, сигнал на выходе каскадного ИГФ кодируется 24 двоичными разрядами. Шум на выходе каскадного ИГФ имеет математическое ожидание, равное 0, а сигнал изменяется в диапазоне от $12^5 \cdot 64$ до $12^5 \cdot (64+3)$, что означает равенство 0 для 4 старших разрядов. Поэтому блок вычитания убирает 4 старших разряда в выходном сигнале каскадного ИГФ.

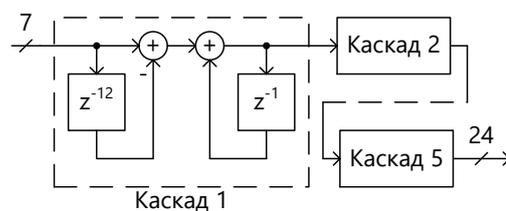


Рис. 8. Структура каскадного ИГФ

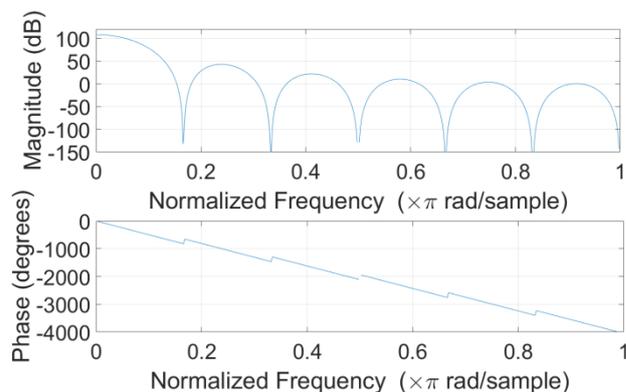


Рис. 9. Частотные характеристики каскадного ИГФ

Структура БИХ фильтра показана на рис. 10. Полоса пропускания БИХ фильтра 6-го порядка $F_S/100$, на частоте $F_S/50$ подавление равно 105 дБ, неравномерность в полосе пропускания 1 дБ. Частотные характеристики БИХ фильтра представлены на рис. 11. Дециматор прореживает сигнал с выхода БИХ фильтра в 4 раза, и разрядность выходного кода АЦП становится 12 бит.

Полученные в результате экспериментального исследования кристалла интегральной схемы АЦП выходные сигналы децимирующего фильтра обрабатывались в MATLAB. На рис. 12 изображен спектр на выходе АЦП, где при входном сигнале частотой 50 кГц и дифференциальной амплитудой 500 мВ обеспечивается SINAD не менее 62 дБ.

Полученная в результате экспериментального исследования кристалла интегральной схемы АЦП потребляемая мощность составила 17,3 мВт.

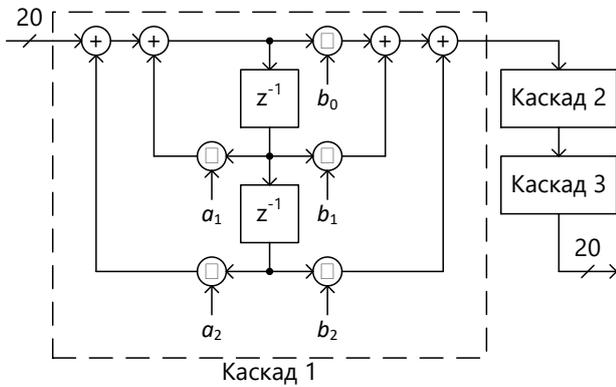


Рис. 10. Структура БИХ фильтра

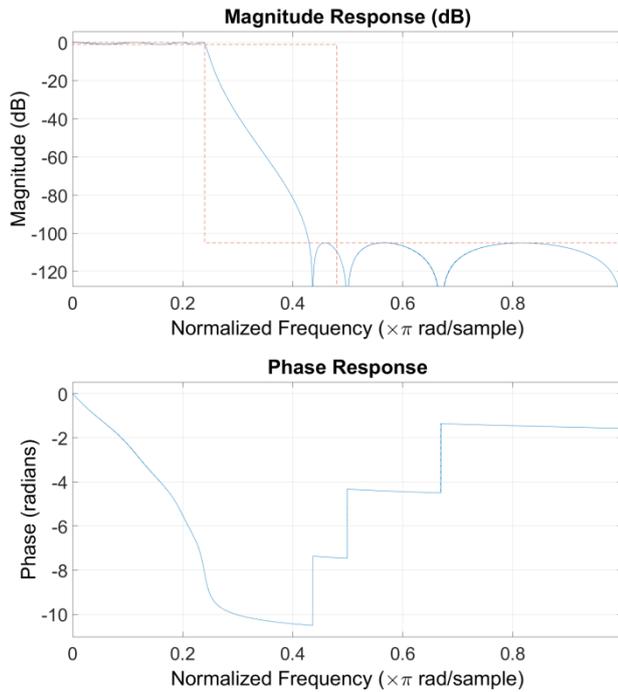


Рис. 11. Частотные характеристики БИХ фильтра

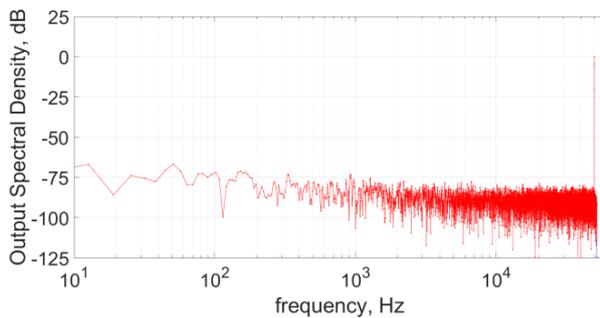


Рис. 12. Спектр на выходе дельта-сигма АЦП

IV. ЗАКЛЮЧЕНИЕ

Для мониторинга состояния высокотемпературных объектов разработана интегральная схема 12-разрядного дельта-сигма АЦП по технологии X-FAB «кремний-на-изоляторе» XT018. Тактовая частота $F_S = 5$ МГц, полоса рабочих частот равна $f_0 = 50$ кГц и формируется предварительным фильтром нижних частот на переключаемых конденсаторах с аппроксимацией Чебышева 5-го порядка, напряжение питания равно 3.3 В. Результаты экспериментального исследования кристалла подтверждают его работоспособность при температуре до 175 градусов Цельсия.

ПОДДЕРЖКА

Работа выполнена при финансировании Министерства науки и высшего образования Российской Федерации в рамках реализации проектной части государственного задания в сфере научной деятельности, задание № 8.1704.2017/ПЧ от 31.05.2017.

ЛИТЕРАТУРА

- [1] Pathrose J., C. Liu, K. T. C. Chai, Y. Ping Xu A Time-Domain Band-Gap Temperature Sensor in SOI CMOS for High-Temperature Applications // IEEE Transactions on Circuits and Systems II: Express Briefs. 2015. V. 62. № 5. pp. 436-440.
- [2] Malits M., Brouk I., Nemirovsky Y. Temperature sensing circuits in CMOS-SOI technology // IEEE International Conference on Microwaves, Antennas, Communications and Electronic Systems (COMCAS). Tel-Aviv. 2017. pp. 1-5.
- [3] Коротков А., Морозов Д., Пилипко М., Пятак И., Буданов Д. Аналого-цифровые преобразователи для беспроводных систем связи: Опыт разработки // Электроника: Наука, технология, бизнес. 2016. № 2 (152). С. 40-47.
- [4] Коротков А.С., Пилипко М.М., Морозов Д.В., Хауэр Й. Дельта-сигма модулятор с частотой дискретизации 50 МГц на основе 0.18 мкм КМОП технологии // Микроэлектроника. 2010. Т. 39. № 3. С. 230-240.
- [5] Пилипко М.М., Морозов Д.В., Енученко М.С. Дельта-сигма модулятор с частотой дискретизации 10 МГц для 180 нм КМОП-технологии // Проблемы разработки перспективных микро- и наноэлектронных систем – 2018. Сборник трудов / под общ. ред. академика РАН А.Л. Стемповского. Москва: ИПИМ РАН, 2018. Выпуск IV. С. 44-47.
- [6] Морозов Д.В., Пилипко М.М., Коротков А.С. Децимирующий фильтр дельта-сигма аналого-цифрового преобразователя с троичным кодированием данных // Микроэлектроника. 2011. Т. 40. № 5. С. 381-392.
- [7] Морозов Д.В., Пилипко М.М., Буданов Д.О., Енученко М.С. Операционный транскондуктивный усилитель с дифференциальным выходом. Патент на изобретение № 2683185, БИ №9. 2019.

12-bit Delta-Sigma ADC for Monitoring High-Temperature Objects

A.S. Korotkov, D.V. Morozov, M.M. Pilipko, M.S. Yenuchenko

Peter the Great St. Petersburg Polytechnic University, korotkov@spbstu.ru

Abstract — The development of high-temperature electronic devices [1, 2] is urgent. Delta-sigma-ADCs are used in wireless communication [3] and can be used in the sensor of high-temperature objects. The research results of an integrated circuit of a 12-bit delta-sigma ADC are presented. The operating frequency is up to 50 kHz. The clock frequency is 5 MHz, the supply voltage is 3.3 V. The operating temperature is up to 175 degrees Celsius. Dies were fabricated using Europractice X-FAB XT018 silicon-on-insulator technology. The ADC has a balanced input and consists of a delta-sigma modulator [4, 5] and a decimation filter [6]. The modulator is a cascade connection of two balanced second-order circuits based on integrators and two-bit ADCs. In feedback loop two-bit DACs are used. The cascades are made using differential operational transconductance amplifiers in the form of circuits with switched capacitors with two-phase control. The second stage of the modulator reduces the quantization noise in the operating frequency band. The delta-sigma modulator operates at a clock frequency above the Nyquist frequency and converts the analog input signal into 2 two-bit pulse sequences. The modulator output signals of the ADC die were measured and processed by MATLAB. At the input frequency of 50 kHz and the differential amplitude of 500 mV the modulator provides SINAD of at least 62 dB. The decimation filter attenuates of the quantization noise outside the operating frequency band, divides the clock frequency and forms the ADC output code. The decimation filter consists of a circuit for combining the modulator outputs, a cascade integrator-comb (CIC) filter, a subtraction circuit, the 6th order IIR filter, and a decimator. The CIC filter has 5 stages and decimates by 12 times. The CIC filter bandwidth is 50 kHz, at 500 kHz the attenuation is 80 dB. The output code of the CIC filter is 17 bits and larger than the input code, and the noise has a mathematical expectation equal to 0, the output signal varies from $12^5 \cdot 64$ to $12^5 \cdot (64+3)$, and the 4 most significant bits are equal to 0, so the subtraction circuit deletes them. The 6th order IIR filter has the passband of 50 kHz, at 100 kHz its attenuation is 105 dB, the passband ripple is 1 dB. The output of the IIR filter is decimated by 4 times, and the output of the ADC is the 12 most significant bits. The output signals of the ADC die were measured and processed by MATLAB. At the input frequency of 50 kHz and the differential amplitude of 500 mV the ADC provides SINAD of at least 62 dB.

This work was supported by the Ministry of Science and Higher Education of Russian Federation under Grant 8.1704.2017.

Keywords — delta-sigma analog-to-digital converter; decimation filter; silicon on insulator; metal oxide semiconductor.

REFERENCES

- [1] Pathrose J., C. Liu, K. T. C. Chai, Y. Ping Xu A Time-Domain Band-Gap Temperature Sensor in SOI CMOS for High-Temperature Applications // IEEE Trans. on Circuits Systems II: Express Briefs. 2015. V. 62. № 5. pp. 436-440.
- [2] Malits M., Brouk I., Nemirowsky Y. Temperature sensing circuits in CMOS-SOI technology // IEEE International Conf. on Microwaves, Antennas, Communications and Electronic Systems (COMCAS). Tel-Aviv. 2017. pp. 1-5.
- [3] Korotkov A., Morozov D., Pilipko M., Pyatak I., Budanov D. Analogo-tsifrovyye preobrazovateli dlya besprovodnykh sistem svyazi: Opyt razrabotki (Analog-to-Digital Converters for Wireless Communication Systems: Research Experience) // Elektronika: Nauka, tekhnologiya, biznes. 2016. № 2 (152), pp. 40-47.
- [4] Korotkov A. S., Pilipko M. M., Morozov D. V., Hauer J. Delta-sigma modulator with a 50-MHz sampling rate implemented in 0.18- μ m CMOS technology // Russian Microelectronics. 2010. Vol. 39, no. 3. P. 210-219. doi: 10.1134/S106373971003008X
- [5] Pilipko M.M., Morozov D.V., Yenuchenko M.S. Del'ta-sigma modulyator s chastotoy diskretizatsii 10 MGts dlya 180 nm KMOP-tekhnologii (Delta-sigma modulator with a sampling frequency of 10 MHz for 180 nm CMOS technology) // Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem – 2018. Sbornik trudov / pod obshch. red. akademika RAN A.L. Stempkovskogo. Moskva.: IPPMRAN, 2018. V. IV. P. 44-47.
- [6] Morozov D. V., Pilipko M. M., Korotkov A. S. Decimation filter of the delta-sigma analog-to-digital converter with ternary data encoding // Russian Microelectronics. 2011. Vol. 40, no. 5. P. 352-360. doi: 10.1134/S1063739711050064
- [7] Morozov D.V., Pilipko M.M., Budanov D.O., Yenuchenko M.S. Operatsionnyy transkonduktivnyy usilitel' s differentsial'nym vykhodom. (Transconductive operational amplifier with differential output.) Patent na izobreteniyе № 2683185, BI №9. 2019.