

Хаотический генератор на основе мемристора и усилителя с переключаемым конденсатором

В.В. Ракитин

ФГУП "НИИ Физических Проблем им. Ф.В. Лукина", г. Москва

vlarak@rambler.ru

Аннотация — Выполнен анализ генератора сигналов на основе мемристора и усилителя с положительной обратной связью. Рассмотрен вариант реализации такой схемы на основе мемристора и усилителя с переключаемым конденсатором. Эта схема описывается разностным уравнением, задающим карту отображения типа отображения Бернулли, для которой возможны хаотические колебания. Выполнено моделирование предложенного генератора, подтверждающее наличие хаотической генерации. Определены требования к параметрам генератора.

Ключевые слова — мемристор, мемристорный генератор, генератор хаотических сигналов, моделирование.

I. ВВЕДЕНИЕ

Мемристоры обладают уникальным соединением нелинейности электрических характеристик с энергонезависимой аналоговой памятью [1]. В сочетании с простотой конструкции и технологичностью это делает их перспективными элементами для широкого круга устройств для хранения и обработки информации.

Одним из направлений использования мемристоров являются генераторы на их основе [2-4]. Исследования в этой области ведутся широким фронтом. Особое внимание уделяется генераторам хаотических сигналов – мемристорным хаотическим генераторам (МХГ) [5-6]. Им посвящена обширная литература, в которой изучаются как теоретические проблемы анализа и синтеза МХГ, так и вопросы их моделирования, реализации на основе современной элементной базы и применения в различных системах обработки информации [7-13].

Известно, что для хаотического поведения динамической системы, описываемой непрерывными дифференциальными уравнениями, их порядок должен быть не ниже третьего. Основной (первоначально рассмотренный) вариант автономного МХГ содержит мемристор, активный элемент и три реактивных элемента, например, два конденсатора и индуктивность [2]. Наличие индуктивности затрудняет использование МХГ в составе интегральных схем. За счет применения операционных усилителей с отрицательной обратной связью индуктивность можно исключить [9], сохранив количество реактивных элементов. Налагая дополнительные требования на параметры мемристора

и используя его собственную инерционность, можно уменьшить количество реактивных элементов до двух [7]. Отказ от автономности МХГ позволяет дальнейшее его упрощение (уменьшение количества элементов) [5].

Известны хаотические генераторы (ХГ) на основе схем на переключаемых конденсаторах [14]. В их составе (вместе с ключами и усилителем) должен содержаться нелинейный элемент и не меньше двух конденсаторов. Подобные схемы функционируют в дискретном времени, описываются разностными уравнениями, а их поведение определяется картой отображения, показывающей зависимость текущего состояния от предыдущего.

В данной работе мы предлагаем за счет использования мемристора максимально упростить схему ХГ. Фактически такой МХГ представляет собой тактируемую динамическую систему, в которой инерционность и нелинейность мемристора задают карту ее отображения, обеспечивающую ее хаотическое поведение.

В разделе 2 исследована схема, содержащая мемристор и усилитель с положительной обратной связью. В разделе 3 описана схема МХГ на основе мемристора и усилителя с переключаемым конденсатором и выполнен анализ ее поведения. В разделе 4 приведены результаты моделирования МХГ и получены основные характеристики хаотического режима.

II. СХЕМА МЕМРИСТОРА С АКТИВНОЙ НАГРУЗКОЙ

Рассмотрим простейшую схему содержащую мемристор (M), подключенный катодом к активному двухполюснику – источнику тока, управляемому напряжением $i(v)$, рис. 1а. Воспользуемся простейшей моделью мемристора с сопротивлением, управляемым током. В предположении, что сопротивление мемристора R лежит в диапазоне от минимального значения R_{ON} до максимального R_{OFF} , вольт-амперная характеристика мемристора имеет вид

$$i = v/R. \quad (1)$$

При протекании тока состояние мемристора изменяется

$$\frac{dR}{dt} = \gamma f(R)i, \quad (2)$$

где γ – коэффициент инерционности мемристора, $\gamma > 0$ при данном подключении, $f(R)$ – оконная функция, показывающая зависимость инерционности от сопротивления мемристора. Эта функция отражает замедление изменения сопротивления мемристора при приближении к граничному значению и при больших токах. Далее положим, что $f(R) = 1$, пока $R_{ON} < R < R_{OFF}$ и $f(R) = 0$ при $R_{ON} > R$ или $R > R_{OFF}$.

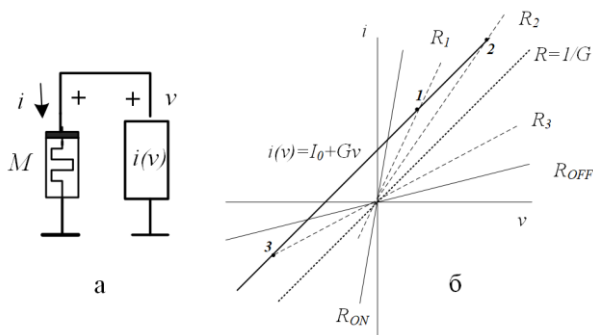


Рис. 1. Схема мемристора с источником тока (а) и определение ее состояния по ВАХ (б)

Ранее были сформулированы достаточные требования к активному двухполюснику, обеспечивающие режим его генерации [15]. Из них вытекает необходимость гистерезиса его вольт-амперной характеристики (ВАХ).

В данной работе используем линейный двухполюсник (усилитель с обратной связью), ВАХ которого имеет вид

$$i(v) = -(I_0 + Gv), \quad (3)$$

где $G > 0$ и $I_0 > 0$, а знак минус соответствует положительной обратной связи.

Выполним графический анализ поведения схемы на плоскости переменных v и i , рис. 1б. В каждый момент времени состояния схемы – точка пересечения ВАХ мемристора и инвертированной ВАХ усилителя. При начальном сопротивлении мемристора равном $R_1 < 1/G$ состояние схемы определяется точкой 1. Поскольку ток положителен, то сопротивление возрастает и через некоторое время увеличивается до R_2 . В силу положительной обратной связи ток (точка 2) тоже вырастет. Величина R будет продолжать непрерывно расти, но поскольку изображающая точка, характеризующая состояние схемы, остается на линии ВАХ усилителя, то R не может достичь $1/G$. Аналогично, при начальном сопротивлении $R_3 > 1/G$ состояние будет определяться точкой 3 с отрицательным током. Сопротивление мемристора начнет падать, но не сможет уменьшиться до величины $1/G$.

Подобное поведение можно описать и более строго.

Линейность нагрузки мемристора рассматриваемой схемы позволяет получить аналитическое решение уравнений, описывающих ее поведение.

Подставляя (1) в (2) и учитывая введенный вид $f(R)$ имеем

$$\frac{dR}{dt} = \gamma \frac{v}{R}. \quad (4)$$

Из (1) и (3) следует

$$\frac{v}{R} = (I_0 + Gv). \quad (5)$$

Выражая из (5) v через R и подставляя в (4) получим

$$\frac{dR}{dt} = \frac{\gamma I_0}{1 - GR} \quad (6)$$

Полученное уравнение описывает поведение схемы (рис. 1а) везде, кроме особой точки $R = 1/G$, которую за счет выбора G поместим в диапазон значений сопротивления мемристора $R_{ON} < 1/G < R_{OFF}$. При $R(0) \neq 1/G$ решение уравнения (6) имеет вид

$$R(t) = \frac{1}{G} \pm \sqrt{\left(R(0) - \frac{1}{G}\right)^2 - \frac{2}{G}\gamma I_0 t}. \quad (7)$$

При $I_0 < 0$ решение расходится и в силу ограничений R достигает границы R_{OFF} или R_{ON} , а при $I_0 > 0$ переменная R стремится (но не может достичь) к особой точке $R = 1/G$. При этом скорость изменения сопротивления неограниченно возрастает, что означает неполноту описания (нереализуемость) схемы.

Вместе с тем решение уравнения (6) численными методами приводит к появлению хаотических скачков в районе особой точки [2], что вполне объяснимо. Это связано с гиперболической зависимостью скорости изменения переменной от отклонения от особой точки. Чем ближе к особой точке оказывается значение переменной на очередном шаге, тем больше величина его приращения. В результате на некотором шаге переменная «проскакивает» равновесную точку и начинает изменяться в противоположном направлении. Предельная величина скачков зависит от особенностей алгоритма численного решения или даже от диапазона возможного представления переменной.

В реальных усилителях скорость изменения сопротивления мемристора ограничивается инерционностью (наличием паразитной емкости на входе усилителя) и ограничением выходного тока усилителя. Их учет делает особую точку неустойчивой, а решения расходящимися, т.е. переменная $R(t)$ уходит от особой точки на край диапазона.

Для воспроизведения хаотичности, имеющей место при численном моделировании схемы, достаточно отказаться от непрерывности изменения сопротивления. Например, если скачком перейти от $R_2 < 1/G$ до $R_3 > 1/G$ (переходя от точки 2 к точке 3, на рис. 1б). Такие скачки (в обоих направлениях) нужно выполнять при превышении амплитуды тока в схеме выше определенного значения. Это означает, что рассматриваемая линейная схема для своей работы в качестве генератора требует дополнительных внешних воздействий.

III. МЕМРИСТОР В СХЕМЕ УСИЛИТЕЛЯ С ПЕРЕКЛЮЧАЕМОМ КОНДЕНСАТОРОМ

Для физического (схемного) воплощения такого процесса достаточно перейти к дискретному времени (как и при численном решении) и вычислять приращение переменной по ее предыдущему значению. При этом схема должна допускать достаточно большие значения приращений, так как их ограничения могут привести к периодическому процессу.

В этом случае уравнивание токов в дискретный момент времени n выглядит так

$$i(n) = \frac{v(n)}{R(n)} = I_0 + Gv(n). \quad (8)$$

И если протекание тока $i(n)$ через мемристор сохраняется до следующего момента, то

$$R(n+1) = R(n) + \frac{v(n)}{R(n)}. \quad (9)$$

При подстановке (8) в (9) получим разностное уравнение

$$R(n+1) = R(n) + \frac{\gamma I_0}{1 - GR(n)}. \quad (10)$$

Реализация такой системы может быть выполнена за счет перехода к схеме усилителя с переключаемым конденсатором, рис. 2.

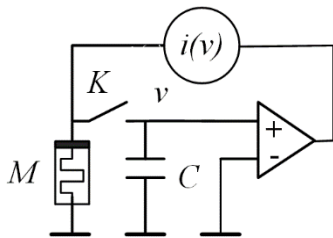


Рис. 2. Мемристор в схеме с переключаемым конденсатором.

В такой схеме мемристор подключен к усилителю с положительной обратной связью и входной емкостью C через ключ K . В состав входной емкости может входить емкость специального конденсатора. Во время замыкания ключа происходит выравнивание потенциалов емкости C и мемристора и выполняется соотношение (8). По окончании этого этапа, в момент замыкания ключа выполняется соотношение (9). При этом предполагается, что переходные процессы перезарядки емкости C и само время подключения много меньше постоянной изменения сопротивления мемристора. После размыкания ключа на емкости сохраняется потенциал и им определяется ток, вызывающий последующее изменение сопротивления мемристора.

Переходя к безразмерным сопротивлению $x(n) = R(n)/R_{OFF}$ и проводимости $g = GR_{OFF}$ с учетом ограничений скорости и диапазона изменения сопротивления из (10) получим

$$x(n+1) = \Psi \left(x(n) + F \left(\frac{a}{1 - gx(n)} \right) \right), \quad (11)$$

где $x(n)$ – значение нормированного сопротивления мемристора на шаге n , $a = \gamma I_0$, а функции $\Psi()$ и $F()$ отражают ограничения по величине и скорости изменения $x(n)$, соответственно. В простейшем случае их можно считать равными их аргументам вплоть до ограничения, т.е.

$$\Psi(z) = \begin{cases} x_0 & \text{при } z < x_0 \\ z & \text{при } x_0 < z < 1 \\ 1 & \text{при } z > 1 \end{cases} \quad (12)$$

где $x_0 = R_{ON}/R_{OFF}$,

$$F(z) = \begin{cases} -b & \text{при } z < -b \\ z & \text{при } -b < z < b \\ b & \text{при } z > b \end{cases} \quad (13)$$

где b – ограничение по скорости изменения $x(n)$.

Разностное уравнение (11) задает карту отображения динамической системы, зависящую от x_0 , a , b и g . Для упрощения, не нарушая общности положим $x_0 = 0$ и, чтобы особая точка переменной $x(n)$ находилась в середине диапазона возможных значений ($0 \div 1$), положим $g = 2$. Величины a и b будем считать параметрами отображения. Первый влияет на скорость приращения на каждом шаге, пока это приращение меньше второго параметра. Отметим, что $b \leq 0.5$ из-за ограничений диапазона. Карта отображения (рис. 3а) представляет собой часть гиперболы с центром в середине квадрата с единичной стороной, ограниченную прямыми параллельными диагонали квадрата. Карта отображения похожа на карту системы с кусочно-линейным отображением типа отображения Бернулли – «зуб» пилы

$$x(n+1) = \{2x(n)\} \pmod{1}. \quad (14)$$

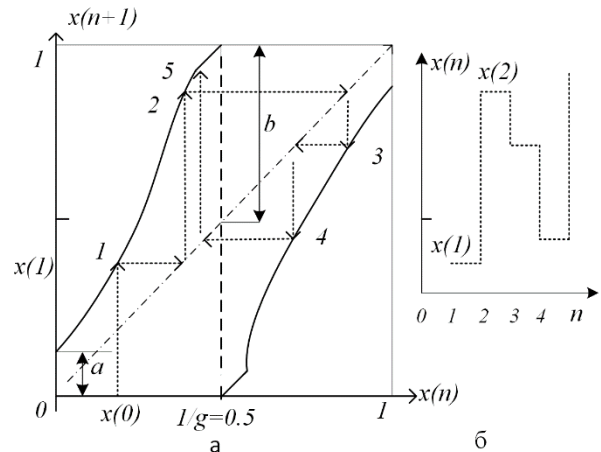


Рис. 3. Карта отображения МХГ с примером траектории (а) и ее развертка во времени (б)

Отображение с картой (14) порождает хаос [16]. Можно предположить, что наличие гиперболических составляющих в карте отображения (11) сохранит хаотичность процессов, по крайней мере при малых значениях a и достаточно больших b , что далее будет подтверждено при моделировании.

Изменение переменной $x(n)$ можно построить графически на рис. 3 карты отображения, который можно рассматривать как псевдофазовое пространство отображения. Изображающая точка в момент времени n имеет координаты $\{x(n), x(n+1)\}$. Из начального состояния $x(0)$ с координатами $\{x(0), 0\}$ изображающая точка перемещается в точку 1 с координатами $\{x(0), x(1)\}$ и затем в последующие точки 2, 3, 4 и т.д. При этом изображающая точка не покидает единичного квадрата, что обеспечивает ограничивающая функция Ψ .

Пересечение траекторией изображающей точки диагонали квадрата соответствует изменению знака приращения выходной последовательности $x(n)$, рис. 3б.

Из качественных соображений очевидно, что при значениях a близких к нулю гиперболические ветки приближаются к диагонали квадрата и частота изменения знака падает. При значениях a , близких к 0.5 (при $b=0.5$), отображение (11) отличается от (14), средняя производная функции Ψ по $x(n)$ снижается от 2 до единицы, что приведет к нарушению хаотичности. Аналогичное влияние на хаотичность оказывает уменьшение величины b . При малых b уменьшается размах функции Ψ по оси ординат, снижается ее производная и нарушаются условия возникновения хаоса.

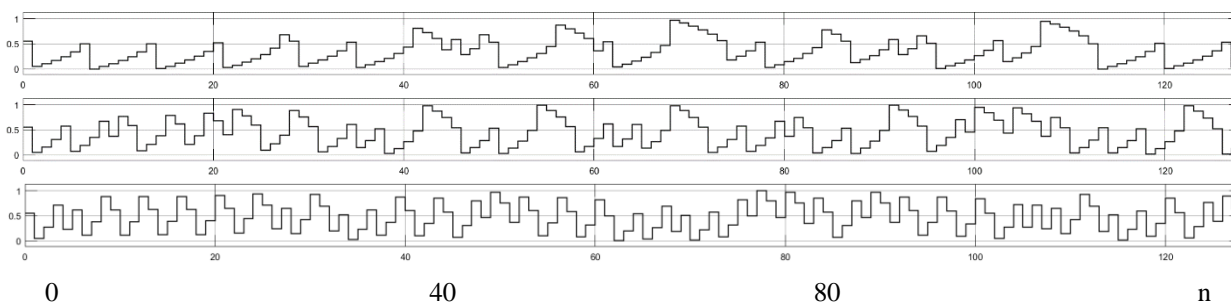


Рис. 4. Временные последовательности $x(n)$ при $a=0.05$ (верхняя), 0.1 (средняя), 0.2 (нижняя)

Временная последовательность $x(n)$ ($b = 0.5$, $a = 0.05, 0.1$ и 0.2) (рис. 4) является типичным примером хаотической последовательности. Хаотичность нарушается при достаточно больших значениях $a \geq 0.25$ и пропадает при $a \geq 0.5$. И наоборот, она сохраняется при достаточно высоких $b \geq 0.35$.

Спектральная плотность мощности при этих же параметрах, рис. 5, достаточно равномерна в области низких частот, но имеет слабо выраженные пики на средних частотах.

При уменьшении величины a эти пики ослабевают, но низкочастотное плато сокращается. При увеличении a плато расширяется, но сами значения $x(n)$ начинают концентрироваться в области середины и краев диапазона, что показывают бифуркационные диаграммы.

Следует отметить, что особенности поведения рассматриваемой схемы и появление хаотической генерации можно ожидать и при других моделях мемристоров. Это обусловлено тем, что фактически используется только инерционное изменение сопротивления в цепи усилителя с переключаемым конденсатором при периодическом замыкании ключа обратной связи.

IV. МОДЕЛИРОВАНИЕ ПОВЕДЕНИЯ СХЕМЫ

Моделирование уравнения (11) проводилось в системе MATLAB+SIMULINK

Моделирование проводилось в широком диапазоне параметров и начальных условий с регистрацией временных последовательностей переменной $x(n)$, ее траектории в псевдофазовом пространстве, дискретного спектра (БПФ) и вычисления бифуркационных диаграмм по различным параметрам.

Полученные результаты подтвердили ранее изложенные выводы. Показана независимость характера процессов от начальных условий, нерегулярность временной последовательности (рис.4) равномерное заполнение области псевдофазового пространства, наличие размытости на графике спектра рис. 5.

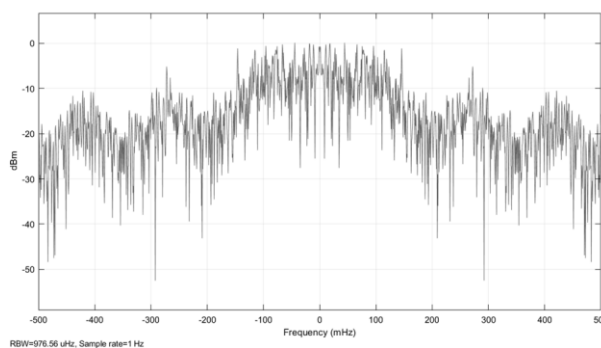


Рис. 5. График спектральной плотности мощности $x(n)$ ($a = 0.05$, $b = 0.5$)

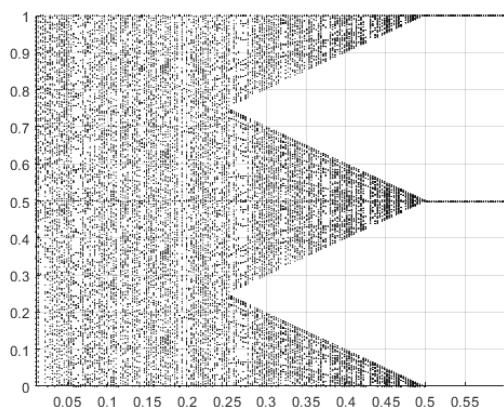
Бифуркационные диаграммы (рис. 6) дополняют вышеприведенные результаты. В этих диаграммах по оси абсцисс отложены N значений изменяемого

параметра, а по оси ординат конечные значения последовательности после n шагов, т.е. $x(n)$.

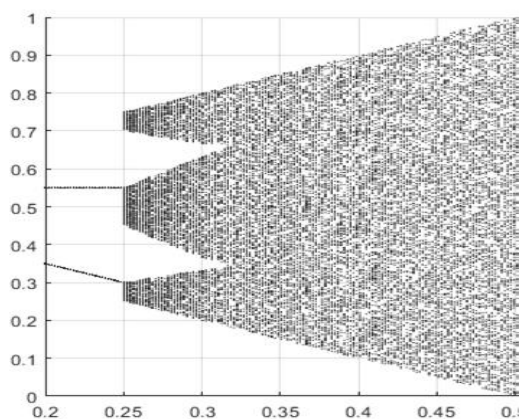
В первой диаграмме (рис. 6а) параметр a (при $b = 0.5$) изменяется от 0.01 до 0.6 ($N = 1000$) при длине последовательности $n = 200$. Из диаграммы видно, что при $a > 0.25$ в распределении амплитуд сигнала нарушается равномерность, а при $a > 0.5$ режим колебаний становится периодическим.

Во второй диаграмме (рис. 6б) параметр b изменяется от 0.2 до 0.5 (при $a = 0.1$). Из нее следует, что частичная хаотичность начинается при $b = 0.25$, а «полная» при $b > 0.33$.

Была установлена независимость бифуркационных диаграмм от начальных условий и от длительности наблюдения за процессом.



(а)



(б)

Рис. 6. Бифуркационные диаграммы – зависимость диапазона амплитуд $x(n)$: (а) от a при $b = 0.5$, (б) от b при $a = 0.1$ (б).

Таким образом моделирование подтверждает хаотичность процессов рассматриваемого мемристорного генератора.

Из результатов моделирования (ограничений на параметры a и b) вытекают требования к схемной реализации МХГ.

Исследование выполнено при финансовой поддержке Российского фонда фундаментальных исследований (грант № 18-07-00498).

ЛИТЕРАТУРА

1. Adamatzky A., Chua L. Memristor Networks. Springer Cham Heidelberg N. Y. Dordrecht London, 2014.
2. Itoh M., Chua, L.O. Memristor Oscillators // Int. J. Bifurcation Chaos. 2008. V.18. № 11, P. 3183–3206.
3. Oscillator Circuits Frontiers in Design, Analysis and Applications Edited by Yoshifumi Nishio Published by The Institution of Engineering and Technology, London, United Kingdom, 2016.
4. Corinto, F, Ascoli, A, Gilli, M: Nonlinear dynamics of memristor oscillators // IEEE Trans. Circuits Syst. I, Regul. Pap. 2011. V. 58(6), P. 1323-1336.
5. Driscoll, T., Pershin, Y. V., Di Ventra, M., Basov, D. N., Chaotic memristor. arXiv:1101.4618v1, [cond-mat.mes-hall], 24th January 2011.
6. Itoh, M., Chua, L., Chaotic Oscillation via Edge of Chaos Criteria. // International Journal of Bifurcation and Chaos. 2017. V.27. №.11. P. 1-79.
7. Chua, L.O., Muthuswamy, B., Simplest chaotic circuit. International //Journal of Bifurcation and Chaos. 2010. V. 20, № 5. P. 1567-1580.
8. Wang L., Drakakis E., Duan S., He P., Liao X. Memristor Model and its Application for Chaos Generation // Int. J. Bifurcation Chaos. 2012. V. 22, № 6. P. 125-133.
9. Gambuzza L.V., Buscarino A., Frasca M., Fortuna L. A gallery of chaotic oscillators based on HP memristor. //International Journal of Bifurcation and Chaos. 2013. V. 23. № 5. P. 14.
10. Cui M., Cai B., Wang X., Hu T., Wang G. A chaotic oscillator based on HP memristor model //Mathematical Problems in Engineering. 2015. P. 1-10.
11. Volos, C., Kyprianidis, I., Stouboulos, I., Mu~noz-Pacheco, J., Pham, V. Synchronization of chaotic nonlinear circuits via memristor. // Journal of Engineering Science and Technology Review. 2015. V. 8. № 2. P.44-51.
12. Jothimurugan, R., Sabarathinam, S., Suresh, K., Thamilmaran, K. Experimental Analogue Implementation of Memristor Based Chaotic Oscillators. Advances in Memristors, Memristive Devices and Systems. 2017. V. 701. P. 343-370.
13. Rai, V.K., Tripathy, S., Mathew, J. Memristor based Random Number Generator: Architectures and Evaluation. //Procedia Computer Science. 2017. P.1-8.
14. Rodriguez-Vazquez A., Jose L. Huertas J.L., Rueda A., Perez-Verdu B., Chua L. Chaos from Switched-Capacitor Circuits: Discrete Maps // Proceedings Of The IEEE. 1987.V. 75, № 8, P.1090-1106.
15. Rakitin V., Rusakov S. Operating Principles of Reactance-Less Memristor-Based Oscillators. // J. Communications Technology and Electronics. 2017. V. 62, № 6, P. 621–625.
16. Moon F. Chaotic Vibrations: An Introduction for Applied Scientists and Engineers, NY, Wiley, 1987.

Chaotic Memristor Oscillator with Switching Capacitor Amplifier

V.V. Rakitin

Federal State Unitary Enterprise "Research Institute of Physical Problems. FV Lukin", vlarak@rambler.ru

Abstract — The analysis of a signal generator based on a memristor and an amplifier with positive feedback is performed. An implementation option for such a circuit based on a memristor and an amplifier with a switched capacitor is considered. This scheme is described by a difference equation defining a map of a type of Bernoulli map for which chaotic oscillations are possible. The proposed generator was simulated, and results confirmed the presence of chaotic generation. The requirements for generator parameters are defined.

Keywords — memristor, memristor generator, chaotic signal generator, simulation.

REFERENCES

1. Adamatzky A., Chua L. Memristor Networks. Springer Cham Heidelberg N. Y. Dordrecht London, 2014.
2. Itoh M., Chua, L.O. Memristor Oscillators // Int. J. Bifurcation Chaos. 2008. V.18. № 11, P. 3183–3206.
3. Oscillator Circuits Frontiers in Design, Analysis and Applications Edited by Yoshifumi Nishio Published by The Institution of Engineering and Technology, London, United Kingdom, 2016.
4. Corinto, F, Ascoli, A, Gilli, M: Nonlinear dynamics of memristor oscillators // IEEE Trans. Circuits Syst. I, Regul. Pap. 2011. V. 58(6), P. 1323-1336.
5. Driscoll, T., Pershin, Y.V., Di Ventra, M., Basov, D.N., Chaotic memristor. arXiv:1101.4618v1, [cond-mat.mes-hall], 24th January 2011.
6. Itoh, M., Chua, L., Chaotic Oscillation via Edge of Chaos Criteria. // International Journal of Bifurcation and Chaos. 2017. V.27. №.11. P. 1-79.
7. Chua, L.O., Muthuswamy, B., Simplest chaotic circuit. International //Journal of Bifurcation and Chaos. 2010. V. 20, № 5. P. 1567-1580.
8. Wang L., Drakakis E., Duan S., He P., Liao X. Memristor Model and its Application for Chaos Generation // Int. J. Bifurcation Chaos. 2012. V. 22, № 6. P. 125-133.
9. Gambuzza L.V., Buscarino A., Frasca M., Fortuna L. A gallery of chaotic oscillators based on HP memristor. //International Journal of Bifurcation and Chaos. 2013. V. 23. № 5. P. 14.
10. Cui M., Cai B., Wang X., Hu T., Wang G. A chaotic oscillator based on HP memristor model //Mathematical Problems in Engineering. 2015. P. 1-10.
11. Volos, C., Kyrianiadis, I., Stouboulos, I., Mu-noz-Pacheco, J., Pham, V. Synchronization of chaotic nonlinear circuits via memristor. // Journal of Engineering Science and Technology Review.2015. V. 8. № 2. P.44-51.
12. Jothimurugan, R., Sabarathinam, S., Suresh, K., Thamilaran, K. Experimental Analogue Implementation of Memristor Based Chaotic Oscillators. Advances in Memristors, Memristive Devices and Systems. 2017. V. 701. P. 343-370.
13. Rai, V.K., Tripathy, S., Mathew, J. Memristor based Random Number Generator: Architectures and Evaluation. //Procedia Computer Science. 2017. P.1-8.
14. Rodriguez-Vazquez A., Jose L. Huertas J.L., Rueda A., Perez-Verdu B., Chua L. Chaos from Switched-Capacitor Circuits: Discrete Maps // Proceedings Of The IEEE. 1987.V. 75, № 8, P.1090-1106.
15. Rakitin V., Rusakov S. Operating Principles of Reactance-Less Memristor-Based Oscillators. // J. Communications Technology and Electronics. 2017. V. 62, № 6, P. 621–625.
16. Moon F. Chaotic Vibrations: An Introduction for Applied Scientists and Engineers, NY, Wiley, 1987.