

Исследование характеристик компонентов системы ФАПЧ для устройств синхронизации в сетях высокоскоростной передачи ДАННЫХ

А.Л. Макаревич, Р.С. Гонцов, А.В. Кинаш, Н.И. Красавцев, Ю. В. Смелянец, С.М. Соковнич

Приднестровский государственный университет им. Т.Г. Шевченко,

г. Тирасполь, Молдова, Приднестровье, mscar-bendery@mail.ru

Аннотация — Появление оптических систем передачи информации с терабитными и петабитными скоростями передачи требует все новых схемотехнических решений по применению систем ФАПЧ в устройствах синхронизации. В работе приводится анализ характеристик и результаты схемотехнического моделирования нескольких вариантов построения компонентов устройств синхронизации, реализуемых на базе классической КМОП-технологии и схемотехники. Успешная реализация предлагаемых решений на КМОП-транзисторах с 90-нм проектными нормами означает, что можно рассчитывать на использование полученных результатов и для технологий с меньшими проектными нормами.

Ключевые слова — Фазовая автоподстройка частоты PLL (ФАПЧ), компоненты PLL (ФАПЧ), фазовый детектор (компаратор), делитель частоты, пассивные и активные фильтры нижних частот LPF (ФНЧ), SPICE модели компонентов ФАПЧ, синхронизация.

1. ВВЕДЕНИЕ

Несмотря на то, что системы ФАПЧ, работающие на субмикронных КМОП транзисторах разработаны и выпускаются [1], в нашей работе исследуются схемотехнические решения по созданию компонентов систем ФАПЧ [2], обеспечивающих стабильность работы цифровых устройств в системах связи, реализуемых на основе классической КМОП технологии с проектными нормами в 90 нм. При этом рассмотренные схемотехнические решения могут быть использованы и для технологий с меньшими проектными нормами.

Скорости передачи информации в стандартных оптических сетях SDH достигают 10 - 40 Гбит/с, что соответствует предельным возможностям работы современной электроники. Появление оптических систем с терабитными и петабитными скоростями передачи информации основаны на технологии волнового мультиплексирования и спектрального разделения каналов и переходом на иерархию OTN [3]. Применение в таких системах технологии частотного мультиплексирования OFDM в сочетании с методами MIMO (Multiple-Input-Multiple-Output) требует гибкого встраивания в цифровые системы синхронизации компонентов ФАПЧ. Сама синхронизация в системах с OFDM становится более сложным процессом [4]. Особую роль синхронизация играет в цифровых

системах радиосвязи и радионавигации [5]. Варианты схем ФАПЧ различны, но решаемая с их помощью задача одна и та же – она заключается в правильной привязке синхросигнала к битовым интервалам принимаемых данных [6, 7].

В последние годы достаточно интенсивно проводятся исследования в области цифровых систем синхронизации (ЦСС), что несомненно обусловлено совершенствованием электронно-компонентной базы и существенным увеличением рабочих частот. Системы ФАПЧ являются одним из основных узлов современных приемников в сетях мобильной связи, а также приемопередатчиков (транспондеров) и коммутаторов в оптических сетях. Выделение тактовой частоты из передаваемого сигнала с помощью систем ФАПЧ, требует использования определенных алгоритмов в сочетании с методами помехоустойчивого кодирования и модуляции, обусловленных как условиями многопутевого распространения радиоволн в соответствующем диапазоне частот [4, 5], так и наличием нелинейных эффектов в оптических сетях со спектральным разделением каналов [3]. Причем, как при реализации этих методов в радиодиапазоне, так и при их использовании в оптических сетях применимы алгоритмы множественного ввода/вывода (MIMO) [3, 4].

В нашей работе рассмотрены в основном ранее известные и некоторые усовершенствованные варианты реализации компонентов систем ФАПЧ: фазовых детекторов и формирователя сигналов, несколько вариантов схем генераторов, управляемых напряжением (VCO), пассивных и активных фильтров нижних частот (LPF) и, делителя частоты (C-DF), предназначенных к использованию в узлах и блоках ЦСС. Приведены результаты схемотехнического моделирования в пакете LTSpice (тип моделей *level* = 3) с использованием характеристик КМОП устройств и блоков с субмикронными размерами элементов. Параметры моделей транзисторов изначально были настроены на стандартный технологический процесс изготовления КМОП БИС с проектными нормами в 90 нм. Исходные данные с параметрами моделей транзисторов нами были взяты на официальном сайте компании Microwind [9], а также на сайте [10] и в работе [8]. Эти данные были дополнены конкретными значениями длины и ширины

каналов, значениями сопротивлений и емкостей, которые там отсутствовали.

II. ОБЩЕЕ ИССЛЕДОВАНИЕ РАБОТЫ ФАПЧ

Генератор с фазовой автоподстройкой частоты (устройство PLL или ФАПЧ) обычно содержит фазовый детектор (компаратор) PD, инвертор или инвертирующий усилитель D3, фильтр нижних частот, генератор, управляемый напряжением VCO и при необходимости, делитель частоты (C-FD), позволяющий работать устройству на разных частотах. Это особенно актуально в связи с перспективами применения OFDM технологии, а также алгоритмов кодирования в системах множественного ввода/вывода (ММО). Нами в данной работе были рассмотрены несколько вариантов построения фильтров нижних частот (LPF): пассивного и активных первого и второго порядков, а также несколько вариантов построения генераторов VCO: на основе кольцевых генераторов, построенных на цепочке 5 и 7 инверторов, управляемых двунаправленным ключом и на симметричном мультивибраторе. Оценка их работоспособности проведена в пакете LTSpice. Полученные нами схемотехнические модели позволили исследовать работоспособность элементов в диапазоне напряжений питания от 1,2 до 2,4 вольт при рабочем напряжении 1,8 вольт.

Полученные нами схемотехнические решения были реализованы на транзисторах с проектными нормами 90 нм, параметры моделей для которых, были заимствованы нами в работе [8] и на сайтах [9, 10]. Полученные нами ранее схемотехнические решения [11] и эти модели показали возможность функционирования исследуемых компонентов ФАПЧ на частотах 4 и 2 ГГц.

На рис. 1 приведена схема устройства PLL, позволяющая оценить время захвата входной частоты. Все перечисленные логические элементы выполнены на двунаправленных ключах и инверторах, т.е. с применением классической КМОП схемотехники.

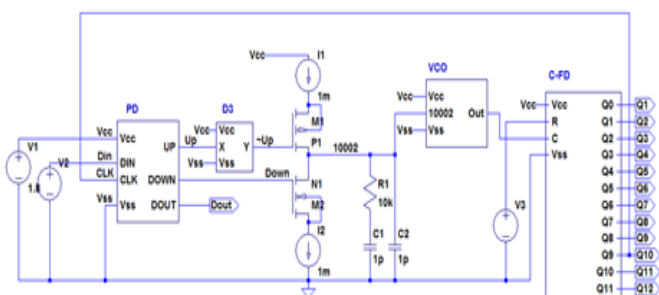


Рис. 1. Схема PLL (ФАПЧ)

Фазовые детекторы нескольких схемотехнических вариантов реализации были исследованы в работе [11]. Счетчик-делитель частоты (C-FD) с максимальным коэффициентом деления 4096 в этих исследованиях не использовался. Но он будет необходим при оценке возможности применения этих компонентов в системах с ортогональным частотным разделением каналов по технологии OFDM.

Для оценки времени захвата входной частоты были использованы пассивный фильтр нижних частот (LPF) и активные фильтры нижних частот первого и второго порядков. На рис. 2 приведены результаты определения времени захвата входной частоты устройством PLL, использующим пассивный RC фильтр.

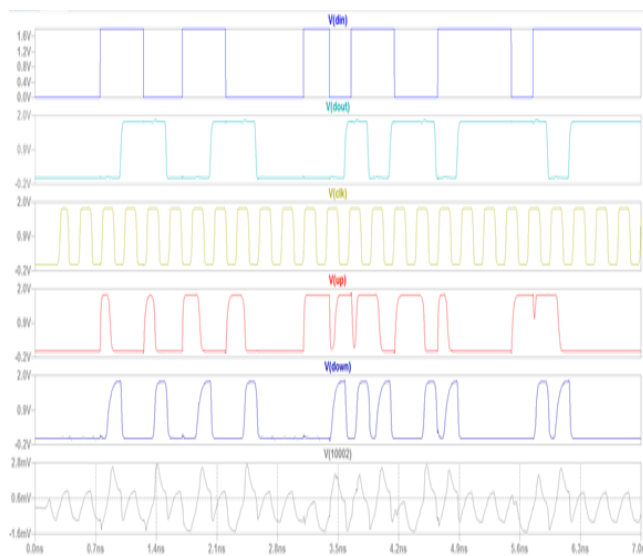


Рис. 2. Осциллограммы определения времени захвата частоты устройством PLL с пассивным фильтром

Подробные исследования работоспособности всех вариантов системы PLL, построенных на компонентах, использующих транзисторы, изготавливаемые по технологии с проектной нормой 90 нм, при напряжениях питания 1,8 В показали, что время захвата частоты не превышает 1 нс. При этом амплитуда сигнала, подаваемого на внутренний генератор VCO не превышала 3 мВ. В наших исследованиях проектная норма могла бы быть и другой и это определяется наличием достоверных параметров моделей КМОП транзисторов. В работе [11] оценивались проектные нормы с топологическими размерами в 45 и 90 нм. При этом меняются только параметры моделей, а все принципиальные схемотехнические решения сохраняются. Таким образом переход на новые более совершенные проектные нормы и освоением меньших топологических размеров будет связан только с заменой физических и технологических значений параметров моделей транзисторов, изготавливаемых по КМОП технологии конкретного производителя.

Это дополнительно доказывает необходимость использования схемотехнического моделирования критичных узлов устройств синхронизации в системах высокоскоростной передачи данных на самых ранних этапах их создания, т.е. при выборе наиболее оптимальных решений их реализации.

Кроме этого, в системах PLL, предназначенных для использования в многочастотных технологиях, таких как технология OFDM, особую роль должны играть синтезаторы частот. Причем синтезаторы частот с фазовой автоподстройкой частоты играют все большую роль в системах коммуникаций. В обычных системах

связи использовалась только одна фиксированная несущая частота, которую легко подавить специальными средствами постановки помех [5]. Это привело к необходимости разработки более помехоустойчивых методов и технологий. Именно к таким относятся технология OFDM при использовании алгоритмов помехоустойчивого кодирования в системах множественного ввода/вывода MIMO. В этом случае необходимо применение счетчика/делителя частоты (C-FD) и существенную роль может играть работа фильтров LPF, вырабатывающих сигнал, управляющий работой генератора, управляемого напряжением VCO.

На рис. 3, 4 приведены результаты определения времени захвата входной частоты устройством PLL, использующим активный фильтр второго порядка.

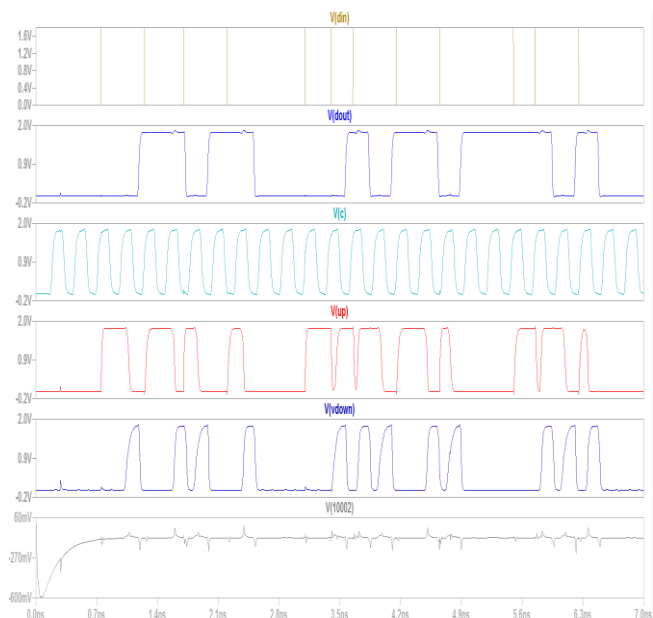


Рис. 3. Осциллограммы определения времени захвата частоты устройством PLL с активным фильтром при двуполярном питании ОУ

На осциллограммах входных и выходных сигналов, приведенных на рис. 3 показаны входной сигнал Din и выходные сигналы устройства PLL. На нижней осциллограмме (точка V (10002) показан сигнал после фильтра, который управляет генератором VCO. Здесь был использован активный фильтр 2-го порядка на операционном усилителе с положительной обратной связью при двуполярном напряжении питания $\pm 1,8$ В. Амплитуда сигнала, воздействующего на вход генератора VCO в этом случае уже составляла около 700 мВ. Время захвата входной частоты тоже не превышало 1 нс. Амплитуда напряжения, подаваемого на вход внутреннего генератора VCO в режиме слежения составляло около 100 мВ.

На рисунке 4 приведены результаты оценки времени захвата входной частоты генератором VCO при использовании активного фильтра второго порядка с положительной обратной связью при однополярном напряжении питания ОУ с напряжением питания +9 В. Здесь максимальная амплитуда сигнала, подаваемого на

внутренний генератор VCO составила величину порядка 500 мВ при постоянном значении в режиме слежения около 50 мВ.

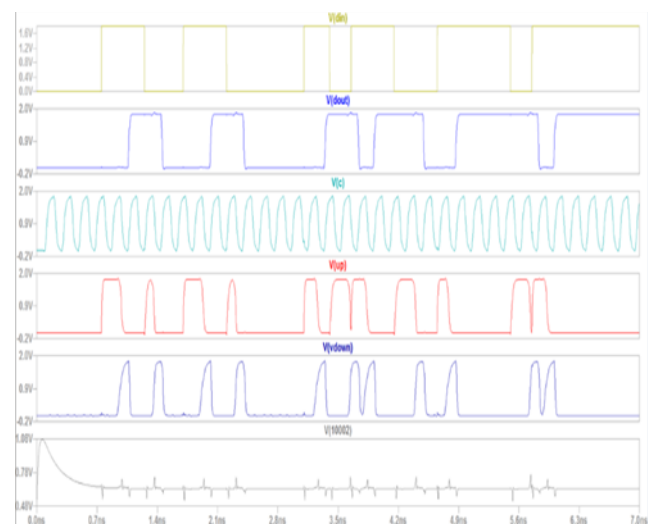


Рис. 4. Осциллограммы определения времени захвата частоты устройством PLL с активным фильтром при однополярном питании ОУ

Результаты оценки времени захвата входной частоты показывают, что внутренний генератор устройства PLL, управляемый напряжением, является важнейшим элементом PLL. Поэтому далее мы решили провести специальное исследование работоспособности генераторов VCO, реализованных по нескольким схемотехническим вариантам.

III. РЕЗУЛЬТАТЫ ИССЛЕДОВАНИЙ РАБОТОСПОСОБНОСТИ ГЕНЕРАТОРОВ VCO

Генераторы, управляемые напряжением VCO являются одним из основных элементов управления в системе PLL. Нами были рассмотрены три схемы генераторов VCO: две построены на кольцевых генераторах на основе КМОП инверторов – у первой в кольце было 5 инверторов (рис.5), а у второй – 7.

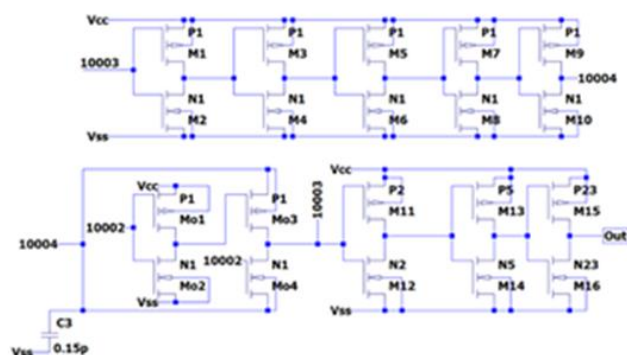


Рис. 5. Схема кольцевого VCO на 5 КМОП инверторах

Управляющее напряжение Vc подавалось на двунаправленный ключ на транзисторах Mo3 и Mo4. Третья схема была построена на симметричном мультивибраторе. В результате моделирования с

использованием предложенных нами ранее моделей транзисторов [11] были получены зависимости выходной частоты генераторов от величины управляющего напряжения V_c .

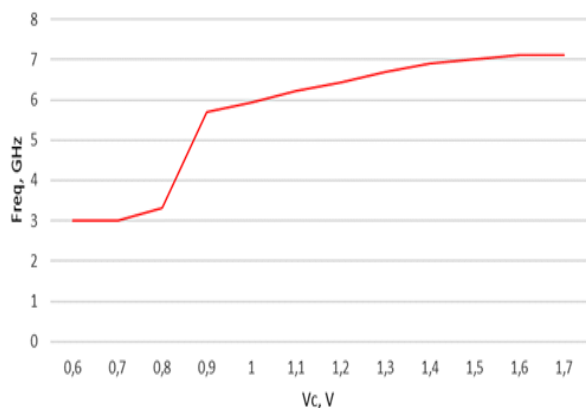


Рис. 6. Зависимость выходной частоты генератора VCO от управляющего напряжения V_c

На рис.6 приведена передаточная характеристика генератора, управляемого напряжением VCO, которая вполне согласуется с приводимой в литературе [12].

Аналогичная зависимость была получена и для генератора VCO на 7 КМОП инверторах (рис. 7).

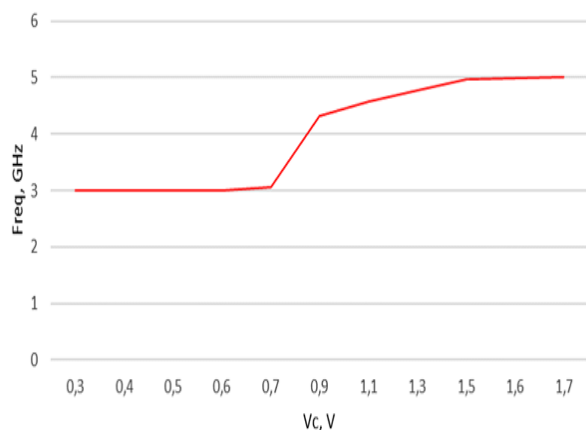


Рис. 7 Зависимость выходной частоты генератора VCO на 7 инверторах от управляющего напряжения

Последним был исследован генератор VCO на симметричном мультивибраторе. Полученные результаты моделирования позволили построить передаточную характеристику, которая существенно отличается от предыдущих. Если в кольцевых VCO при повышении управляющего напряжения V_c выходная частота генератора возрастала, то в последнем варианте выходная частота генератора с увеличением управляющего напряжения уменьшалась.

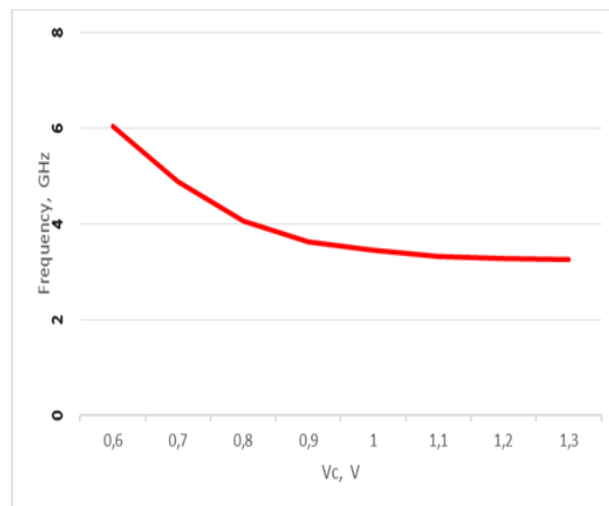


Рис. 8 Зависимость выходной частоты генератора VCO на симметричном мультивибраторе от управляющего напряжения V_c

В дальнейшем предполагается продолжить исследования фазовых детекторов, получить передаточные характеристики этих детекторов и сравнить их с приводимыми в литературе [12].

Полученные результаты могут помочь для принятия и выбора решений при создании систем синхронизации, без устойчивой работы которых невозможна надежная передача информации в системах высокоскоростной передачи данных. Так в оптических транспортных сетях, которые формируют кадры передачи пакетной информации в стандартах PDH, SDH, OTN, Ethernet. коммутация осуществляется специализированными процессорами, реализуемыми в виде ASIC, где без уверенной синхронной работы передача информации не возможна [3].

Кроме приведенных результатов оценки времени захвата (времени вхождения в синхронизм), желательно в будущих исследованиях определить скорость настройки, т.е. скорость изменения частоты VCO, при наступлении режима захвата, в Гц/с. Также важным параметром системы PLL является полоса удержания, то есть максимально допустимое отклонение частоты входного сигнала от собственной частоты VCO при условии предварительно обеспеченного состояния синхронизма [5].

Особую роль в цифровых системах синхронизации могут сыграть все рассмотренные нами компоненты устройства PLL в случае их применения при передаче данных в системах с ортогональным частотным разделением каналов по технологии OFDM. Эта технология достаточно широко используется и в системах телевизионного вещания DVB-t, и в системах мобильной связи LTE, а также в оптических системах передачи информации с терабитными и петабитными скоростями передачи информации [3, 4, 5].

Дополнительные сложности в работе систем синхронизации здесь возникают из-за того, что кроме межсимвольной интерференции тут имеет место еще и

межчастотная интерференция между поднесущими частотами. Это безусловно потребует дополнительных усилий, т.е. применения программных средств для реализации алгоритмов, и, соответственно, аппаратных средств, в качестве которых также можно использовать рассмотренные нами компоненты системы PLL. Кроме обычной чувствительности к ошибкам временной синхронизации и к фазовому шуму, здесь также появляется чувствительность к шумам и расстройкам используемых поднесущих частот.

IV. ЗАКЛЮЧЕНИЕ

Задачи обеспечения синхронной работы систем высокоскоростной передачи данных постоянно требуют гибкого подхода при разработке специализированных микросхем, формирующих потоки данных для передачи информации и последующего синхронного приема. Оценка устойчивости работы цифровых систем синхронизации, разрабатываемых с помощью различных средств схемотехнического проектирования, в том числе и при реализации их средствами КМОП технологии, требуют предварительных исследований на моделях транзисторов с субмикронными проектными нормами с учетом ожидаемых условий эксплуатации. Развитие схемотехники быстродействующих ЦСС непосредственно связано с расширением номенклатуры функциональных блоков, реализуемых в виде микросхем специального назначения (ASIC).

Появление новых технологий, обеспечивающих терабитные и петабитные скорости передачи информации предъявляют дополнительные требования к условиям работы систем синхронизации также повышают роль схемотехнического моделирования на самых ранних этапах создания таких систем.

Практический интерес к оценке помехозащищенности ЦСС систем связи обусловлен

использованием новых технологий, таких как OFDM и др. и широким применением их в системах радиосвязи, радионавигации и оптических системах с терабитными и петабитными скоростями передачи информации.

ЛИТЕРАТУРА

- [1] МИКРОСХЕМА ИНТЕГРАЛЬНАЯ 1508ПЛ9Т ТЕХНИЧЕСКОЕ ОПИСАНИЕ РАЯЖ.431328.002Д34 АО НПЦ «ЭЛВИС»
- [2] Хоровиц П., Хилл У. Искусство схемотехники: В 2-х т. Т. 2 – М.: Мир, 1986. - стр. 78 – 93.
- [3] Фокин В.Г., Ибрагимов Р.З. Оптические системы с терабитными и петабитными скоростями передачи. Учебное пособие для вузов. – М.: Горячая линия – Телеком, 2017. – 180 с.
- [4] Технология OFDM. Учебное пособие для вузов / Бакулин М.Г., Крейнделин В.Б., Шлома А.М. и др. – Горячая линия – Телеком, 2016. – 360с.
- [5] Шахтарин Б.И. Анализ систем синхронизации при наличии помех. / - М.: Горячая линия-Телеком, 2016. – 278с.
- [6] Сухман С.М., Берман А.В., Шевкопляс Б.В. Синхронизация в телекоммуникационных системах. Анализ инженерных решений. – М.: Эко-Трендз, 2003. – 272с.
- [7] Шевкопляс Б.В. Элементы схемотехники оптоволоконных систем. Инженерные решения, М.: Радиософт, 2012. - 760с.
- [8] Коноплев Б.Г., Рындин Е.А., Приступчик Н.К., Денисенко М.А. Проектирование интегральных схем. – Таганрог: Изд-во ТТИ ЮФУ, 2010. – 76 с.
- [9] <http://microwind.net>, 28.03.2018
- [10] <http://cmosedu.com>, 12.05.2018
- [11] Макаревич А.Л., Соковнич С.М., Токарь М.С. Схемотехника устройств синхронизации в сетях высокоскоростной передачи данных. // МЭС-2018. Сб. научных трудов. М.: ИППМ РАН, 2018. С. 147 – 151.
- [12] Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП микросхем. Краткий справочник разработчика. – М.: Горячая линия-Телеком. – 2005. – 454с.

PLL Components Characteristics Research for Synchronization Devices in High-Speed Data Networks

A.L. Makarevich, R.S. Gontsov, A.V. Kinash, N.I. Krasavtsev, J.V. Smelyanets, S.M. Sokovnich

Pridnestrovian State University of Taras Shevchenko, Tiraspol, Moldova, Pridnestrovye

mccar-bendery@mail.ru

Abstract — The advent of optical information transmission systems with terabit and petabit transmission rates requires ever new circuitry solutions for the use of PLL systems in synchronization devices. The paper provides an analysis of the characteristics and results of circuit simulation of several options for constructing components of synchronization devices implemented within the framework of classical CMOS technology and circuitry. Successful implementation of proposed solutions on CMOS transistors with 90 nm design rules means that we can expect to use the results obtained for processes with lower design rules.

Keywords — phase-lock-loop frequency control (PLL), PLL components, phase-lock detector (comparer), frequency divider, passive and active low-pass filters (LPF), SPICE models of PLL components, synchronization.

REFERENCES

- [1] Mikrokhema integralnaya 1508PL9T. Tekhnicheskoe opisanie RAYAZH.431328.002D34 AO NPTS «ELVIS» (Integrated circuit 1508PL9T. Technical description RAYAZH.431328.002D34 JSC SPC “ELVIS”)
- [2] Horowitz P., Hill W. The Art of Electronics: Second Edition Cambridge University Press, 1980, 1125 p.
- [3] Fokin V.G., Ibragimov R.Z. Opticheskiye sistemy s terabitnymi i petabitnymi skorostyami peredachi (Optical systems with terabit and petabit transmission rates): Uchebn. posobiye / – M.: Goryachaya liniya-Telekom, 2017. 180s.
- [4] Tekhnologiya OFDM (OFDM technology). Uchebnoye posobiye dlya vuzov / Bakulin M.G., Kreyndelin V.B., Shloma A.M. i dr. – M.: Goryachaya liniya-Telekom, 2016, - 352 s.
- [5] Shakhtarin B.I. Analiz system sinkhronizatsii pri nalichii pomeh (Analysis of synchronization systems in the presence of interference): Uchebn. posobiye / - M.: Goryachaya liniya-Telekom, 2016. - 278s.
- [6] Sukhman S.M., Berman A.V., Shevkoplyas B.V. Sinkhronizatsiya v telekommunikatsionnykh sistemakh. Analiz inzhenernykh resheniy (Synchronization in telecommunication systems. Analysis of engineering solutions). - M.: Eko-Trendz, 2003. – 272s.
- [7] Shevkoplyas B.V. Elementy skhemotekhniki optovolokonnykh system Inzhenernyye resheniya (Elements of circuitry of fiber-optic systems. Engineering Solutions). M.: Radiosoft, 2012. - 760s.
- [8] Konoplev B.G., Ryndin Ye.A., Pristupchik N.K., Denisenko M.A. Proyektirovaniye integral'nykh skhem (Design of integrated circuits). - Taganrog: Izd-vo TTI YUFU, 2010. - 76s.
- [9] <http://microwind.net>, 28.03.2018
- [10] <http://cmosedu.com>, 12.05.2018
- [11] Makarevich A.L., Sokovnich S.M., Tokar M.S. Skhemotekhnika ustroystv sinkhronizatsii v setyakh vysokoskorostnoy peredachi dannykh (Circuit design of synchronizing devices within high-speed data services) // MES-2018. M.: IPPM RAS, 2018. P. 147 – 151.
- [12] Enns V.I., Kobzev Y.M. Proektirovanie analogovih CMOS mikroshem. Kratkiy spravochnik razrabotchika (Designing analog CMOS chips. Developer Quick Reference) / – M.: Goryachaya liniya-Telekom, 2005. 454s.