Преобразователь радиочастотной энергии на наноразмерных МОП-транзисторах для пассивных беспроводных приложений

А.С. Синюкин¹, Б.Г. Коноплев¹, А.В. Ковалев²

¹Институт нанотехнологий, электроники и приборостроения ЮФУ, г. Таганрог, sinyukin@sfedu.ru, kbg@sfedu.ru

²Инжиниринговый центр приборостроения, радио- и микроэлектроники ЮФУ, г. Таганрог, avkovalev@sfedu.ru

Аннотация Разработан преобразователь радиочастотной энергии на МОП-транзисторах для пассивных беспроводных устройств. Предложена схема выпрямителя-умножителя напряжения, позволяющая осуществить реализацию устройства с высокой эффективностью умножения по стандартным технологиям КМОП в условиях крайне низких уровней входной мощности. Представлены компактные модели умножителей, в которых учитывается падение напряжения на наноразмерных транзисторах при работе в области слабой инверсии. Проведено сравнение результатов компьютерного моделирования умножителей с результатами расчетов по полученным моделям и показано, что результаты моделирования и расчетов согласуются в достаточной степени.

Ключевые слова — радиочастотная идентификация, беспроводная передача энергии, эффект подложки, подпороговый режим работы, интегральное исполнение.

I. Введение

С каждым годом беспроводные системы получают все большее распространение в таких отраслях как промышленность, строительство, торговля, логистика, медицина. Среди беспроводных приложений особое место занимают пассивные устройства, не имеющие встроенного источника постоянного питания, такого как аккумулятор или батарея. Ввиду отсутствия батареи пассивные устройства дешевле и компактнее активных аналогов, но энергию для работы они вынуждены получать извне. К ключевым направлениям, в которых определяющую роль играют пассивные беспроводные устройства. можно отнести технологию ралиочастотной идентификации (RFID) [1]. беспроводные сенсорные сети (WSN) [2], интернет вещей (ІоТ) [3].

Обычно пассивные беспроводные устройства получают энергию для питания от связанных с ними считывающих устройств или базовых станций. Однако в некоторых приложениях, например при логистической идентификации на складах или в торговых сетях, из-за существенных расстояний между источником энергии (базовой станцией) и пассивными устройствами снижается эффективность передачи энергии. В результате уровень энергии, принимаемый пассивным устройством, может быть недостаточно высоким для формирования напряжения питания. Существует другой способ снабжения пассивных устройств энергией, который заключается в собирании радиочастотной энергии из окружающей среды (Energy Harvesting) [4]. В этом случае в качестве источников энергии могут выступать станции сотовой связи, радиои телевизионные станции, сети Wi-Fi, WiMAX, Bluetooth.

Поскольку радиочастотную энергию, поступающую на пассивное беспроводное устройство, нельзя использовать непосредственно для питания этого устройства, применяются преобразователи энергии радиочастотного излучения в напряжение постоянного тока. Такими преобразователями в пассивных беспроводных устройствах могут выступать выпрямители и умножители напряжения, построенные основе МОП-транзисторов [2]-[4]. на Энергия радиочастотного излучения преобразуется выпрямителем в напряжение постоянного тока, а уровень формирует напряжения, умножитель лостаточный для питания остальных модулей пассивного устройства. Поскольку уровень входной мощности и в условиях больших расстояний между приемником и передатчиком энергии, и при сборе энергии из окружающего пространства может быть очень низким, актуальной является задача разработки высокоэффективных преобразователей энергии, способных формировать напряжение питания даже при крайне низких входных мощностях.

Выбор используемой технологии является важным шагом при разработке преобразователя энергии. Более сложные технологии, В которых, например, диэлектрическая изоляция осуществляется транзисторов [5], либо используются транзисторы с нулевым или очень низким пороговым напряжением [6], позволяют реализовать высокоэффективные устройства, однако будет высока и стоимость изготовления. Во многих случаях экономически более выгодно использовать простые типовые технологии.

Статья имеет следующую структуру. В части II предложена модификация типовой схемы умножителя напряжения и представлены модели, описывающие

работу умножителей напряжения в подпороговой области работы транзисторов. В части III приведены результаты моделирования исследуемых умножителей, а также выполнено сравнение результатов моделирования с расчетами. В заключительной части представлены основные результаты исследования.

II. Умножитель напряжения на основе наноразмерных МОП-транзисторов

Выпрямление и умножение входного напряжения в беспроводных приложениях часто пассивных выполняется устройствами, основанными на Диксона классическом умножителе [7]. Если выпрямитель-умножитель реализован на основе МОПтранзисторов, затвор каждого транзистора соединяется со стоком этого же транзистора для создания диодного включения, а вывод подложки обычно соединяется с общей шиной [1], [8], как показано на рис. 1а.



Рис. 1. Типовая (а) и предлагаемая (б) схемы умножителя напряжения, построенные на основе МОП-транзисторов в диодном включении

Транзисторы M₁, M₂, конденсаторы C₁, C₂ образуют умножающий каскад (рис. 1). Повысить выходное напряжение можно, увеличив число каскадов *N*. Однако увеличение числа каскадов приводит К росту напряжения исток-подложка для каждого последующего транзистора в цепи. Из-за воздействия эффекта подложки пороговое напряжение транзистора возрастает, и, как следствие, возрастает падение напряжения на транзисторе в диодном включении, что приводит к снижению эффективности умножения напряжения.

Для того чтобы повысить уровень выходного напряжения и увеличить эффективность умножения типовая схема умножителя была преобразована (рис. 16). В предлагаемой схеме вывод подложки каждого транзистора соединен со стоком этого же транзистора, в результате чего значение падения напряжения на транзисторе в диодном включении не зависит от числа каскадов. Для реализации такого умножителя по типовой КМОП-технологии *p*-канальные МОПтранзисторы использовались вместо *n*-канальных.

Простые аналитические модели умножителей напряжения позволяют облегчить анализ работы этих устройств и обосновать выбор значений параметров входящих в них элементов. Кроме того важно учитывать особенности работы наноразмерных МОПтранзисторов в режиме слабой инверсии, поскольку изза низких уровней входной мощности и, как следствие, низкой амплитуды входного напряжения работа транзисторов в преобразователях энергии часто осуществляется в подпороговом режиме. В литературе широко представлены модели выпрямителей и умножителей напряжения, однако в них [6], [9], [10] пренебрегают влиянием подпороговых токов и эффекта подложки, и поэтому не учитывается реальное падение напряжения на транзисторах, вследствие чего такие модели неприменимы в сверхмаломощных и низковольтных приложениях.

Модели умножителей напряжения, в основу которых положены модель умножителя Диксона [7] и модель наноразмерных МОП-транзисторов EKV (Enz-Krummenacher-Vittoz) [11], предлагаются в данной работе. Одна из предлагаемых моделей описывает работу умножителя с типовым соединением выводов МОП-транзисторов в диодном включении (см. рис. 1а), а другая характеризует работу устройства с предлагаемым соединением выводов (см. рис. 16).

При работе типовой схемы умножителя в области слабой инверсии выражения для напряжения истокподложка (*i*+1)-го транзистора в цепи умножителя (напряжение на выходе (*i*+1)-го контура), тока (*i*+1)-го транзистора в диодном включении и падения напряжения на (*i*+1)-ом транзисторе запишутся соответственно как

$$V_{i+1} = V_i + \frac{c}{c+c_s} \cdot V_a - V_{d,i+1},$$
 (1)

$$I_{d,i+1} = I_0 \cdot exp\left(\frac{V_{d,i+1} - V_{T0} - (n-1) \cdot V_{i+1}}{n \cdot \varphi_T}\right), \qquad (2)$$

$$V_{d,i+1} = \varphi_T \cdot ln \frac{I_{d,i+1}}{I_0} + \frac{V_{T0}}{n} + \frac{n-1}{n} \cdot \left(V_i + \frac{C}{C+C_S} \cdot V_a \right), \quad (3)$$

где V_i – напряжение исток-подложка *i*-го транзистора; C – емкость связи; C_S – паразитная емкость; V_a – амплитуда входного напряжения; f – частота входного сигнала, I_0 – характеристический ток транзистора; V_{T0} – пороговое напряжение; n – параметр наклона; φ_T – температурный потенциал. Для нулевого узла $i = 0, V_i = 0$.

Согласно выражениям (1)-(3), типовая схема умножителя характеризуется зависимостью значения

тока транзистора в диодном включении и величины падения напряжения на транзисторе от амплитуды входного напряжения. По этой причине в каждом следующем каскаде ток транзисторов уменьшается, а падение напряжения на транзисторах возрастает, что приводит к снижению эффективности умножения и падению уровня выходного напряжения.

В случае работы предлагаемого умножителя в области слабой инверсии выражение для напряжения исток-подложка (*i*+1)-го транзистора соответствует выражению (1), а выражения для тока (*i*+1)-го транзистора в диодном включении и падения напряжения на (*i*+1)-ом транзисторе запишутся соответственно как

$$I_{d,i+1} = I_{d,i} = I = I_0 \cdot exp\left(\frac{n \cdot V_d - V_{T_0}}{n \cdot \varphi_T}\right),\tag{4}$$

$$V_d = \varphi_T \cdot ln \frac{I}{I_0} + \frac{V_{T0}}{n}.$$
(5)

Выражения (4), (5) свидетельствуют о том, что ток транзистора, как и падение напряжения на элементе в предлагаемой схеме от амплитуды входного напряжения не зависят.

Представленные модели позволяют выполнять оценочные расчеты многокаскадных умножителей и учитывают реальные падения напряжения на транзисторах в диодном включении для области слабой инверсии, что соответствует работе устройства в условиях крайне низких входных мощностей.

III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

При исследовании и разработке преобразователя энергии применялась САПР Tanner EDA [12], в частности схемотехнический анализ и исследование переходных процессов осуществлялось в модуле T-Spice. Моделирование работы устройства в T-Spice выполнялось с использованием модели BSIM4v4.8.0 [13] наноразмерных МОП-транзисторов (технология КМОП 90 нм [14]).

Сравнение результатов моделирования переходных процессов в восьмикаскадном умножителе напряжения с типовым соединением выводов *n*-канальных МОПтранзисторов (см. рис. 1а), и в умножителе с предлагаемым соединением выводов *p*-канальных транзисторов (см. рис. 1б), представлено на рис. 2.

В случае типового соединения выводов транзисторов (рис. 1а) влияние эффекта подложки при увеличении числа каскадов приводит к возрастанию прямого падения напряжения на транзисторах в диодном включении, вследствие чего инкременты выходного напряжения уменьшаются с каждым каскадом (рис. 2a). В схеме с предлагаемым соединением выводов (рис. 1б) для всех транзисторов напряжение между выводами истока и подложки остается постоянным, поэтому напряжение на МОП-транзисторах почти не зависит от числа каскадов, и, как следствие, значительно ослабляется негативное воздействие эффекта подложки на уровень выходного напряжения и на эффективность умножения. Благодаря этому приращения напряжения приблизительно равны на всех каскадах (рис. 26), и в результате эффективность умножения напряжения не убывает с увеличением N (см. рис. 36).



Рис. 2. Результаты моделирования переходных процессов умножителя (цифрами обозначены номера каскадов) в случае типовой (а) и предлагаемой (б) схемы: $C = 500 \ \phi \Phi$, $f= 2,45 \ \Gamma \Gamma u$, $R_{ant} = 50 \ Om$, $R = 100 \ MOm$, $Va = 0,1 \ B$, $V_{T0} =$ 0,21 B, W/L = 35, N = 8, где R_{ant} – сопротивление антенны, R – сопротивление нагрузки, W/L – отношение ширины канала транзистора к его длине

Если используются идеальные диоды (транзисторы в диодном включении с нулевым падением напряжения), уровень выходного напряжения *N*-каскадного умножителя можно определить как

$$V_{out} = 2 \cdot V_a \cdot N. \tag{6}$$

С учетом (6), эффективность умножения напряжения рассчитывалась как

$$\eta = \frac{V_{out,sim}}{V_{out}} \cdot 100\%,\tag{7}$$

где V_{out,sim} – установившийся уровень выходного напряжения, полученный при моделировании.

Результаты моделирования типовой и предлагаемой схем умножителя в T-Spice, а также результаты оценочных расчетов по полученным выражениям (1)-(5) для различного числа каскадов представлены на рис. 3. Расчеты и моделирование проводились для следующих значений параметров: C = 500 фФ; $C_s = 26 \text{ фФ}$; f = 2,45 ГГц; $I_0 = 5 \text{ мкА}$; n = 1,2; R = 100 МОм; $V_a = 0,1 \text{ B}$; $V_{T0} = 0,21 \text{ B}$; W/L = 35.



Рис. 3. Зависимости выходного напряжения (а) и эффективности умножения (б) умножителя от числа каскадов: Sim₁ – результаты моделирования типовой схемы в T-Spice; Calc₁ – результаты расчетов типовой схемы; Sim₂ – результаты моделирования предлагаемой схемы; Calc₂ – результаты расчетов предлагаемой схемы

Как видно из рис. За, зависимость выходного напряжения от числа каскадов для предлагаемого умножителя линейная, то есть эффективность умножения напряжения не снижается с увеличением числа каскадов, в отличие от типовой схемы (рис. 36).

На рис. 4 представлены зависимости выходного напряжения типовой и предлагаемой схемы восьмикаскадного умножителя от размеров используемых транзисторов (*W/L*), полученные по результатам моделирования в T-Spice.

Увеличение значения *W/L* приводит к росту выходного напряжения, однако для значений *W/L* выше, чем 35-50, уровень выходного напряжения *V*_{out}

устанавливается на приблизительно постоянном уровне (рис. 4). Подобный характер зависимостей может определяться преобладанием влияния емкостных потерь И обратных токов достижении при определенного значения W/Lпозитивным нал воздействием роста прямого тока.



Рис. 4. Влияние размеров транзисторов на уровень выходного напряжения умножителя в случае типовой (NMOS Typical) и предлагаемой схемы (PMOS Proposed)

На рис. 5 показано влияние величины емкости конденсаторов, используемых в умножителе для типовой и предлагаемой схемы. Из рисунка видно, что увеличение значения *C* выше 100-500 фФ не приводит к существенному увеличению выходного напряжения.



Рис. 5. Зависимость выходного напряжения умножителя от величины емкости конденсаторов: Sim₁ – результаты моделирования типовой схемы в T-Spice; Calc₁ – результаты расчетов типовой схемы; Sim₂ – результаты моделирования предлагаемой схемы в T-Spice; Calc₂ – результаты расчетов предлагаемой схемы

Уровень входной мощности может быть приближенно выражен через амплитуду входного напряжения [1]:

1

$$P_{in} = \frac{V_a^2}{8 \cdot R_{ant}}.$$
(8)

Мощность в ваттах (Вт) можно выразить в дБм по известной формуле:

$$P_{in}(дБм) = 10 \cdot \log_{10} \left(\frac{P(BT)}{1 \text{ мBT}}\right).$$
(9)

Сравнение эффективности умножения напряжения в зависимости от уровня входной мощности для типовой схемы восьмикаскадного умножителя на *n*-канальных транзисторах и предлагаемой схемы на *p*-канальных транзисторах представлено на рис. 6. Из рисунка видно, что эффективность умножения предлагаемой схемы существенно превосходит эффективность типовой схемы для всего исследуемого диапазона *P*_{in}.



Рис. 6. Зависимость эффективности умножения от уровня входной мощности: Sim₁ – результаты моделирования типовой схемы; Calc₁ – результаты расчетов типовой схемы; Sim₂ – результаты моделирования предлагаемой схемы; Calc₂ – результаты расчетов предлагаемой схемы

Результаты оценочных расчетов, проведенных по полученным моделям, и результаты моделирования в Т-Spice, согласуются друг с другом в достаточной степени (см. рис. 3, 5, 6) с учетом погрешностей, вызванных допущениями, которые были приняты для достижения компактности и наглядности моделей.

IV. Заключение

В статье представлены результаты исследования и разработки КМОП-преобразователя радиочастотной энергии для беспроводных пассивных приложений. Представленные модели характеризуют работу типовой предлагаемой схемы умножителя с учетом и работы особенностей наноразмерных МОПтранзисторов в области слабой инверсии. Проведено сравнение результатов моделирования для типовой и предлагаемой схем с результатами расчетов по полученным моделям. Предлагаемая схемная модификация не только позволяет достигнуть высокой эффективности умножения при малых уровнях входной мощности ($\eta \approx 70\%$ при $P_{in} = -15$ дБм), но и предоставляет возможность реализации умножителя по типовым технологиям КМОП.

Поддержка

Исследования выполнены при финансовой поддержке Минобрнауки РФ, проект № FENW-2020-0022.

ЛИТЕРАТУРА

- [1] De Vita G., Iannaccone G. Design Criteria for the RF Section of UHF and Microwave Passive RFID Transponders // IEEE Transactions on Microwave Theory and Techniques. 2005.
 V. 53. № 9. P. 2978-2990.
- [2] Umeda T., Yoshida H., Sekine S., Fujita Y., Suzuki T., Otaka S. A 950-MHz Rectifier Circuit for Sensor Network Tags With 10-m Distance // IEEE Journal of Solid-state Circuits. 2006. V. 41. № 1. P. 35-41.
- [3] Guler U., Jia Y., Ghovanloo M. A Reconfigurable Passive RF-to-DC Converter for Wireless IoT Applications // IEEE Transactions on Circuits and Systems II: Express Briefs. 2019. V. 66. № 11. P. 1800-1804.
- [4] Valenta C.R., Durgin G.D. Harvesting Wireless Power: Survey of Energy-Harvester Conversion Efficiency in Far-Field, Wireless Power Transfer Systems // IEEE Microwave Magazine. 2014. V. 15. № 4. P. 108-120.
- [5] Curty J.-P., Joehl N., Krummenacher F., Dehollain C., Declercq M.J. A Model for μ-Power Rectifier Analysis and Design // IEEE Transactions on Circuits and Systems I: Regular Papers. 2005. V. 52. № 12. P. 2771-2779.
- [6] Sheu M.-L., Tiao Y.-S., Fan H.-Y., Huang J.-J. Implementation of a 2.45GHz Passive RFID Transponder Chip in 0.18µm CMOS // Journal of Information Science and Engineering. 2010. V. 26. № 2. P. 597-610.
- [7] Dickson J.F. On-Chip High-Voltage Generation in MNOS Integrated Circuits Using an Improved Multiplier Technique // IEEE Journal of Solid-state Circuits. 1976. V. SC-11. № 3. P. 374-378.
- [8] Shokrani M.R., Khoddam M., Hamidon M.N.B., Kamsani N.A., Rokhani F.Z., Shafie S.B. An RF Energy Harvester System Using UHF Micropower CMOS Rectifier Based on a Diode Connected CMOS Transistor // The Scientific World Journal. 2014. V. 2014. Article ID 963709. P. 1-11.
- [9] Yao Y., Wu J., Shi Y., Dai F.F. A Fully Integrated 900-MHz Passive RFID Transponder Front End With Novel Zero-Threshold RF–DC Rectifier // IEEE Transactions on Industrial Electronics. 2009. V. 56. № 7. P. 2317-2325.
- [10] Wu Y., Linnartz J.-P., Gao H., Matters-Kammerer M.K., Baltus P. Modeling of RF Energy Scavenging for Batteryless Wireless Sensors with Low Input Power // 2013 IEEE 24th Annual International Symposium on Personal, Indoor, and Mobile Radio Communications (PIMRC). 2013. P. 527-531.
- [11] Enz C.C., Vittoz E.A. Charge-based MOS transistor modeling. Chichester, West Sussex, England: Wiley, 2006. 303 p.
- [12] Tanner AMS and MEMS Design Flows [Электронный ресурс]. URL: https://www.mentor.com/tannereda/ (дата обращения 20.06.2020).
- [13] Hu C., Niknejad A.M., Paydavosi N. BSIM4v4.8.0 MOSFET Model – User's Manual. Berkeley, CA, USA: UC Berkeley, 2013. 177 p.
- [14] Sicard E. Microwind & DSCH Version 3.5 User's Manual Lite Version. Toulouse, France: INSA Toulouse, 2010. 137 p.

RF Energy Converter on Nanoscale MOSFETs for Passive Wireless Fpplications

A.S. Sinyukin¹, B.G. Konoplev¹, A.V. Kovalev²

¹Institute of Nanotechnologies, Electronics and Equipment Engineering, Southern Federal University, Taganrog, sinyukin@sfedu.ru, kbg@sfedu.ru

²Engineering center of instrument making, radio- and microelectronics, Southern federal university, Taganrog avkovalev@sfedu.ru

Abstract — Currently passive wireless microdevices have became widespread in such areas as industry, construction activity, commercial activity, logistics, and medicine. The most ubiquitous applications, which use passive wireless devices are radiofrequency identification (RFID), wireless sensor networks (WSN) and Internet of Things (IoT). Passive wireless devices harvest energy for power supplying by radiofrequency waves. However radiofrequency energy cannot be utilized by passive devices directly, so RF-to-DC energy converters are necessary. Besides to enhance the output voltage level the voltage multipliers are used.

The RF energy converter for passive wireless applications based on MOS transistors has been developed in this work. The modification of the multiplier circuit based on new connection of MOSFET's terminals has been proposed. The proposed modification allows significantly attenuate the body effect of MOS transistor and thus increases both the output voltage of multiplier and the voltage multiplication efficiency. Moreover this modification permits to implement the energy converter using standard CMOS technologies. The compact voltage multiplier models considering the real voltage drops on diode-connected MOS transistors for weak inversion region have been presented.

Research & development of RF energy converter have been conducted using Tanner EDA system and in particular T-Spice module for circuit analysis and transients study. Simulation of the device was performed using BSIM4 model of nanoscale MOSFETs. The influence of different parameters such as number of multiplier stages, transistor sizes, capacitance, input voltage amplitude on the output voltage and voltage multiplication efficiency has been investigated. The results of T-Spice simulations and the evaluations by proposed expressions have been compared and the agreement level is acceptable.

Keywords — RFID, Wireless Power Transfer, Body Effect, Integrated Form, Subthreshold Operation.

REFERENCES

- [1] De Vita G., Iannaccone G. Design Criteria for the RF Section of UHF and Microwave Passive RFID Transponders // IEEE Transactions on Microwave Theory and Techniques. 2005.
 V. 53. № 9. P. 2978-2990.
- [2] Umeda T., Yoshida H., Sekine S., Fujita Y., Suzuki T., Otaka S. A 950-MHz Rectifier Circuit for Sensor Network Tags

With 10-m Distance // IEEE Journal of Solid-state Circuits. 2006. V. 41. № 1. P. 35-41.

- [3] Guler U., Jia Y., Ghovanloo M. A Reconfigurable Passive RF-to-DC Converter for Wireless IoT Applications // IEEE Transactions on Circuits and Systems II: Express Briefs. 2019. V. 66. № 11. P. 1800-1804.
- [4] Valenta C.R., Durgin G.D. Harvesting Wireless Power: Survey of Energy-Harvester Conversion Efficiency in Far-Field, Wireless Power Transfer Systems // IEEE Microwave Magazine. 2014. V. 15. № 4. P. 108-120.
- [5] Curty J.-P., Joehl N., Krummenacher F., Dehollain C., Declercq M.J. A Model for μ-Power Rectifier Analysis and Design // IEEE Transactions on Circuits and Systems I: Regular Papers. 2005. V. 52. № 12. P. 2771-2779.
- [6] Sheu M.-L., Tiao Y.-S., Fan H.-Y., Huang J.-J. Implementation of a 2.45GHz Passive RFID Transponder Chip in 0.18µm CMOS // Journal of Information Science and Engineering. 2010. V. 26. № 2. P. 597-610.
- [7] Dickson J.F. On-Chip High-Voltage Generation in MNOS Integrated Circuits Using an Improved Multiplier Technique // IEEE Journal of Solid-state Circuits. 1976. V. SC-11. № 3. P. 374-378.
- [8] Shokrani M.R., Khoddam M., Hamidon M.N.B., Kamsani N.A., Rokhani F.Z., Shafie S.B. An RF Energy Harvester System Using UHF Micropower CMOS Rectifier Based on a Diode Connected CMOS Transistor // The Scientific World Journal. 2014. V. 2014. Article ID 963709. P. 1-11.
- [9] Yao Y., Wu J., Shi Y., Dai F.F. A Fully Integrated 900-MHz Passive RFID Transponder Front End With Novel Zero-Threshold RF–DC Rectifier // IEEE Transactions on Industrial Electronics. 2009. V. 56. № 7. P. 2317-2325.
- [10] Wu Y., Linnartz J.-P., Gao H., Matters-Kammerer M.K., Baltus P. Modeling of RF Energy Scavenging for Batteryless Wireless Sensors with Low Input Power // 2013 IEEE 24th Annual International Symposium on Personal, Indoor, and Mobile Radio Communications (PIMRC). 2013. P. 527-531.
- [11] Enz C.C., Vittoz E.A. Charge-based MOS transistor modeling. Chichester, West Sussex, England: Wiley, 2006. 303 p.
- [12] Tanner AMS and MEMS Design Flows, https://www.mentor.com/tannereda/ (access date 20.06.2020).
- [13] Hu C., Niknejad A.M., Paydavosi N. BSIM4v4.8.0 MOSFET Model – User's Manual. Berkeley, CA, USA: UC Berkeley, 2013. 177 p.
- [14] Sicard E. Microwind & DSCH Version 3.5 User's Manual Lite Version. Toulouse, France: INSA Toulouse, 2010. 137 p.