# Расчёт электрических характеристик шин питания в коммутационной плате микропроцессора

А.А. Науменко<sup>1</sup>, А.С. Воробьев<sup>1,2</sup>

<sup>1</sup>АО «МЦСТ», г. Москва, Россия, naumenko\_a@mcst.ru

### <sup>2</sup>ПАО «ИНЭУМ им. И.С. Брука», г. Москва, Россия, vorobiev\_a@mcst.ru

Аннотация — в данной статье определяются значения сопротивления шин питания и индуктивности. Данные значения рассчитываются на примере двух процессоров. Оцениваются значения падения напряжения на коммутационных платах корпуса и определяются значения индуктивности.

Ключевые слова — падение напряжения, индуктивность, сопротивление, подложка корпуса и отечественный микропроцессор.

#### I. Введение

Данная статья преследует цель создания одной матрицы выводов для двух функционально разных отечественных микропроцессоров. Размещение двух функционально разных кристаллов на одну матрицу выводов коммутационной платы корпуса позволит иметь два взаимозаменяемых микропроцессора устанавливаемых на одно посадочное место. Данная реализация позволит минимизировать затраты на разработку вычислительных модулей, стендов тестирования и разбраковки, а также получить возможность использования одного сокета для двух разных процессоров. Для создания двух процессоров с матрицей выводов необходимо одинаковой спроектировать две коммутационные платы корпуса. В рамках данной статьи производится анализ системы питания ядер микропроцессоров. Для анализа системы ядер определяются значения падений питания напряжений, для этого применяется методология определения его по средствам разбиения на квадраты. Поскольку ток имеет разное направление в различных частях подложки корпуса необходимо разделить ее на зоны. Определяется значение падения напряжения в каждой зоне. Рассчитывается значение индуктивности, используя структуры переходов слоёв данных подложек корпуса. В заключение выдается задание на разработку материнской платы по сопротивлению и индуктивности. Производятся аналогичные расчёты для второй подложки корпуса, которая будет иметь большее количество слоев земли и питания. Производится сравнительный анализ значений друг с другом, сопоставляются один процессор с другим, оцениваются полученные значения и делаются соответствующие выводы по проделанной работе.

#### II. Методология

Рассматриваемые коммутационные платы корпуса имеют идентичную систему питания ядер. Единственное отличие в количестве слоев зоны подвода цепи питания к кристаллу. Соответственно топологию цепи питания можно разбить на несколько зон:

зона подвода цепи питания к кристаллу;
 зона переходных слоев под кристаллом.

На рис. 1. указаны размеры каждой зоны:

1 зона – 12 мм/19 мм;

2 зона – 15 мм/22 мм.

Красными стрелками указано направление тока.

Ток в этих зонах будет направлен в двух плоскостях (по длине и по ширине), поскольку выводы питаний располагаются по всей площади.

Две подложки корпуса отличаются системой питания в зоне №1. В первой подложке корпуса система питания распространяется по двум слоям земли и двум слоям питания. Во второй подложке корпуса система питания распространяется по шести слоям земли и шести слоям питания.

На рис. 1. размеры указаны в миллиметрах.



Рис. 1. Расположение зон питания на подложке корпуса

#### Определение эквивалентной схемы питания

В части системы питания ядер рассматриваются две подложки корпуса, отличающиеся только количеством используемых слоёв земли и питания в зоне №1.

Далее рассматривается приближенная система распределения сопротивления (рис. 2.) в зонах 1 и 2, таким образом, чтобы была возможность определения значения перекоса системы питания, для этого необходимо взять точку «А» за начало, а точку «С» за конец цепи из рисунка 2.



Рис. 2. Распределение сопротивления питания

На рис. 2 изображена пространственная модель распределения сопротивления питания в зонах 1 и 2, где источник тока расположен в центре зоны 2.

Rдл - сопротивление по длине в зоне 2;
Rш - сопротивление по ширине в зоне 2;
R<sub>отв</sub> - сопротивление отверстий в зоне 2;
R<sub>мпп.ядра</sub> - сопротивление под ядром в зоне 2;
R<sub>дл.подв</sub>, R<sub>ш.подв</sub>, R<sub>отв.подв</sub>, R<sub>мпп.подв</sub>,

аналогичные составляющие для зоны 1, поскольку она имеет другие размеры.

Определение перекоса цепи питания первой подложки корпуса



Рис. 3. Условное перемещение отверстий

Для определения сопротивления контура цепи питания необходимо каждую зону разбить на квадраты. Рассчитывается количество квадратов с вычетом высвобождений от переходных отверстий, следующим образом: так как отверстия расположены в шахматном порядке, условно можно сместить расположение отверстий, как показано на рис. 3. зелёными стрелками указано условное перемещение отверстий, а красными направления, открывшихся проходов для тока. Данное смещение позволит упростить расчет данной зоны.

С помощью данного условного перемещения, ток сможет беспрепятственно проходить в открытой области, как правило при таком перемещении отверстия составляют 20% от ширины. Поэтому при расчетах сопротивления по длине и ширине необходимо домножить количество квадратов на  $\frac{1}{0.5}$ .

Расчет каждого из сопротивлений рисунка 2:

- $R_{\pi\pi} = \frac{22}{15}$  (количество квадратов по длине)\*,  $25(\frac{1}{0.8})$ вычет отверстий)\*1,2 (поскольку высота слоя 15 мкм выбран поправочный коэффициент 1,2 (18 мкм диэлектрика = 1 мОм на квадрат))\* $\frac{1}{6}$ (поскольку в данной зоне 6 слоев земли и 6 слоев питания, необходимо взять их в параллель, т.е. разделить на 2)=0.366 мОм.
- $R_{\text{III}} = \frac{15}{22} * 1.25 * 1.2 * \frac{1}{6} * (\frac{1}{100} * 50)$  (количество пар выводов земли и питания на данном участке) = 0,085 мОм.
- R<sub>отв</sub>, известно, что сопротивление отверстия составляет 5 мОм, поскольку количество отверстий в данной зоне около ста, необходимо взять данное значение в параллель, т.е. разделить на 100: R<sub>отв</sub>= 0,05 мОм.
- $R_{\text{мпп.ядра}} = \frac{22}{15}$  (количество квадратов по длине) \*1 (Поскольку в мпп ядра нет отверстий в данной зоне) \* 0.5 (поправочный коэффициент на толщину слоя меди 35 мкм)\*0.5(поскольку имеется 2 слоя мпп и необходимо взять их в параллель) = 0.366 мОм.
- R<sub>дл.подв</sub>=<sup>19</sup>/<sub>12</sub>(количество квадратов по длине)\*1.25(<sup>1</sup>/<sub>0.8</sub> вычет отверстий)\*1.2 (поскольку высота слоя 15мкм выбран поправочный коэффициент 1.2)\*<sup>1</sup>/<sub>2</sub>(поскольку в данной зоне 2 слоя земли и 2 слоя питания необходимо взять их в параллель, т.е. разделить на 2)=1,188 мОм.
- R<sub>ш.подв</sub>, рассчитывается аналогичным образом и составляет 0,474 мОм.
- R<sub>отв.подв</sub>, аналогично 0,05 мОм.
- Вилида <sup>19</sup>/<sub>12</sub> (количество квадратов по длине)\*1 (поскольку в мпп.подв нет отверстий)\*0,5 (поправочный коэффициент на толщину меди)\*0,5 (поскольку 2 слоя мпп)=0,396 мОм.

Далее необходимо рассчитать данную систему (рис. 2.) как последовательно-параллельное соединение, начало которого в точке «А», а конец в точке «С»:

 $R_{3KB} = R_{A-B-C} / R_{A-D-C} / R_{A-E-F-C} / R_{A-K-P-C} = 0.14 \text{ MOM}.$ 

Производится расчет каждой составляющей отдельно:

 $R_{A-B-C} = R_{dil}/2 + R_{ill}/4 + R_{otb} + R_{mini.sqpa} = 0.62 \text{ MOm}.$ 

 $R_{A-D-C} = R_{III}/2 + R_{III}/4 + R_{OTB} = 0.254 \text{ MOM}.$ 

 $\begin{array}{l} R_{\rm A-E-F-C} \!\!= R_{\rm ,lil} / 2 \! + \! R_{\rm ,lil.110,dB} / 2 \! + \! R_{\rm ill.110,dB} / 4 \! + \! R_{\rm otb} \! + \! R_{\rm ill.110,dB} / 2 \!\!= \!\! 1,\! 143 \text{ mOm.} \end{array}$ 

 $R_{A-K-P-C} =$ 

 $R_{\text{дл}}/2 + R_{\text{дл.подb}} + R_{\text{III.подb}}/4 + R_{\text{otb}} + R_{\text{мпп.подb}} = 1.939 \text{ MOm.}$ 

Далее рассчитывается значение перекоса для данной подложки корпуса.

Поскольку  $I_{max}$ =100 A, а ток распределяется по подложке возрастая от одного края (0A) к другому (100A), соответственно берется половина значения тока равная 50 A, где  $R_{_{3KB}}$ =0.14 мОм.

Поскольку I=50 A, а  $R_{\scriptscriptstyle 3KB} {=} 0.14$  мОм, то по закону Ома:

**∆**U=50 А\*0.14 мОм=7 мВ.

Определение перекоса цепи питания второй подложки корпуса

Расчет данной положки полностью аналогичен расчету первой, за исключением количества слоев в зоне 1 (здесь 6 слоев земли и 6 питания).

Производится пересчет отличающихся значений:

 $R_{дл.подв} = \frac{19}{12}$  (количество квадратов по длине)\*1.25( $\frac{1}{0.8}$  вычет отверстий)\*1.2 (поскольку высота слоя 15мкм выбран поправочный коэффициент 1.2)\* $\frac{1}{6}$ (поскольку в данной зоне 6 слоев земли и 6 слоев питания необходимо взять их в параллель, т.е. разделить на 6)=0.396 мОм.

 $R_{\text{III.подв}} = \frac{12}{19} * 1.25 * 1.2 * \frac{1}{6} * (\frac{1}{100} * 50)$  (количество пар выводов земли и питания на данном участке) =0.079 мОм.

R<sub>экв</sub>=0.012 мОм.

Рассчитывается значение перекоса для второй подложки корпуса.

Поскольку  $I_{max}$ =100 A, а ток распределяется по подложке возрастая от одного края (0A) к другому (100A), то было принято решение взять половину значения тока, т.е. 50 A, где  $R_{3KB}$ =0.12 мОм.

**∆**U=50А\*0.12 мОм=6 мВ.

Определение значения ESR (эквивалентного последовательного сопротивления) для первой подложки корпуса

Для определения значения ESR рассчитывается сопротивление от точки А до Р (рис. 4):

$$ESR_{kopnycal} = R_{A-B-C-P} // R_{A-D-C-P} // R_{A-E-F-P} // R_{A-K-P}$$

 $R_{A-B-C-P} = R_{d,n}/2 + R_{iii}/4 + R_{otb} + R_{mnn.sdpa} + R_{mnn.nodb}$ 

=1.01 мОм.

R<sub>A-D-C-P</sub>=R<sub>лл</sub>/2+R<sub>ш</sub>/4+R<sub>отв</sub>+R<sub>мпп.полв</sub>=0.65 мОм.

 $R_{A-E-F-P} = R_{\mu}/2 + R_{\mu}/2 + R_{\mu}/2 + R_{\mu}/4 + R_{otb.nodb} + R_{mnl.nodb}/2 = 1.14 \text{ MOM}.$ 

R<sub>A-K-P</sub>=R<sub>дл</sub>/2+ R<sub>дл.подв</sub>+ R<sub>Ш.подв</sub>/4+R<sub>отв.подв</sub>=1.54 мОм.



#### Рис. 4. Схема расчета ESR

Следовательно, полное сопротивление в этом случае равняется:

ESR<sub>корпуса1</sub>=0.25 мОм.

Для выдачи задания на проектирование печатной платы по сопротивлению необходимо взять примерно 1% от значения соге напряжения (0.8B), что составляет 0.008 B, соответственно  $\Delta U_{\rm ESR}=8$ мB.

Ток (I<sub>max</sub>=100А) во всей системе состоит из тока утечки, тока синхронизации и кодозависимого тока, которые в свою очередь составляют:

I<sub>утечки</sub>-26,5А (26,5%), I<sub>синх</sub>-53.5А (53.5%), I<sub>код</sub>-20А (20%).

 $\Delta U_{ESR} = \frac{I_{KOD}}{2} * (ESR_{KOPHYCa1} + ESR_{ПЛАТЫ1}), следовательно задание на проектирование платы составит:$ 

Определение значения ESR (эквивалентного последовательного сопротивления) для второй подложки корпуса

Данное значение получается аналогичным образом за исключением того, что теперь имеется 6 слоев земли и 6 слоев питания.

ESR<sub>корпуса2</sub>=0.18 мОм.

 $\Delta U_{ESR} = \frac{I_{KOD}}{2} * (ESR_{KOPITYCA2} + ESR_{ПЛАТЫ2}), \quad следовательно задание на проектирование платы составит:$ 

ESR<sub>платы2</sub>=0.62 мОм.

Расчет индуктивности подложки корпуса:

Необходимо определить индуктивность питания и для этого, берется структура переходов слоев подложек микропроцессоров.

На рис. 5 изображены переходные отверстия земли (G) и питания (P) от кристалла до выводов корпуса, где красным цветом указаны диаметры переходных отверстий в микронах и дюймах, синим значения расстояния между отверстиями, указанные и в дюймах и в микронах, а зелеными - высоты отверстий, также указанные в микронах и в дюймах.

![](_page_3_Figure_1.jpeg)

Рис. 5. Структура переходов слоев процессоров

Для расчёта значения индуктивности на переходах между слоями необходимо воспользоваться формулой:

 $L_{cnog} = L * 10.16 * 10^{-9} * \ln[\frac{2*S}{d}],$ 

где L-длина перехода (зеленая), S-расстояние между отверстиям (синяя), а d-диаметр отверстия (красный) указанные на рис. 5.

Определим эти значения:

Поскольку на слоях Cu-1 и Cu-2 от бампов идёт по 4 отверстия, необходимо разделить полученное значение на 4.

$$\begin{split} & L_{Cu-1-2} = 0.005 * 10.16 * 10^{-9} * \ln[\frac{2*0.0079}{0.0024}] / 4 = 24 \ \mathrm{nFh}, \\ & L_{Cu-2-7} = 0.008 * 10.16 * 10^{-9} * \ln[\frac{2*0.0079}{0.0024}] = 153 \ \mathrm{nFh}. \end{split}$$

Поскольку на слое жёсткости диаметр отверстий 200 мкм, в формуле необходимо взять значение 0,0079 дюйма.

$$\begin{split} & L_{\text{Cu-7-8}} = 0.032 * 10.16 * 10^{-9} * \ln[\frac{2*0.0196}{0.0079}] = 520 \; \text{nGr}, \\ & L_{\text{Cu-8-12}} = 0.008 * 10.16 * 10^{-9} * \ln[\frac{2*0.0157}{0.0024}] = 208 \; \text{nGr}. \end{split}$$

Поскольку всего имеется около 200 отверстий необходимо взять в параллель их, что аналогично делению на 200. Определим эту индуктивность для верхней ( $L_{Cu-2-7}$ ), средней ( $L_{Cu-7-8}$ ) и нижней ( $L_{Cu-8-14}$ ) частей:

$$\begin{split} L_{\text{верх}} = & \frac{L_{Cu-1-2} + L_{Cu-2-7}}{200*2} = 0.44 \text{ пГн,} \\ L_{\text{сред}} = & \frac{L_{Cu-7-8}}{200*3,5} = 0.74 \text{ пГн,} \\ L_{\text{низ}} = & \frac{L_{Cu-8-12}}{200*2} = 0.52 \text{ пГн.} \end{split}$$

Также необходимо определить значение индуктивности на подключение конденсаторов «С» (рис. 5):

Поскольку конденсаторы имеют особую структуру подключения (рис. 6), а именно 7 пар соединений, необходимо помимо распараллеливания полученного значения разделить его на 7.

![](_page_3_Figure_15.jpeg)

Рис. 6. Структура подключения конденсатора

Как правило, конденсаторы подключаются к последним 3 слоям подложки корпуса, поэтому необходимо определить индуктивность на этих слоях:

$$L_{Cu-12-14}=0.005*10.16*10^{-9}*ln[\frac{2*0.0157}{0.0024}]=130 \ \Pi\Gamma H,$$

 $L_{\text{конд}} = \frac{L_{Cu-12-14}}{200*7} = \frac{130}{200*7} = 0.1 \text{ пГн.}$ 

Определение характеристического сопротивления колебательного контура

![](_page_3_Figure_21.jpeg)

Рис. 7. Структура для расчета

На рис. 7 показано, что при низком значение силы тока в работу включается только кристалл, а при его повышении последовательно подключаются корпус и плата.

Определение полной индуктивности в корпусе:

 $L_{\text{корпуса}} = L_{\text{верх}} + L_{\text{сред}} + L_{\text{низ}} + L_{\text{конд}} = 1.8 \text{ п}\Gamma\text{н}.$ 

Для определения характеристического сопротивления колебательного контура необходимо значение емкости конденсаторов определить в кристалле. Для eë определения необходимо воспользоваться тем, что приблизительно на 1мм<sup>2</sup> в кристалле приходится 2-3 нФ, следовательно, необходимо определить площадь кристалла:

 $S_{\text{крист}}$ =22мм\*15мм=330 мм<sup>2</sup>, следовательно, из расчета 2-3н $\Phi$ /1мм<sup>2</sup> получается примерно 800 н $\Phi$ .

Определение характеристического сопротивления в корпусе:

$$Z_{\text{корпуса}} = \sqrt{\frac{L_{\text{корпуса}}}{C_{\text{крист}}}} = \sqrt{\frac{1.8 \times 10^{-12}}{800 \times 10^{-9}}} = 1.5 \text{ MOM}$$

Исходя из полученного значения Z<sub>корпуса</sub> можно выдать задание на проектирование платы по индуктивности.

В данном случае необходимо взять 50% от кодозависимого тока и 3% от напряжения соге, следовательно:

$$Z_{\text{платы}} = \frac{25\text{MB}}{10\text{A}} = 2.5 \text{ MOM},$$
$$Z_{\text{платы}} = \sqrt{\frac{L_{\text{платы}} - L_{\text{корпуса}}}{C_{\text{корпуса}}}}.$$

где на  $L_{платы}$  необходимо выдать задание, а  $C_{корпуса}$  равна произведению количества конденсаторов (140 штук) на их номинал (0.47 мкф), что составляет 65.8 мкф, следовательно, задание на проектирование платы по индуктивности:

III. Заключение

В данной статье были произведены расчеты сопротивлений и индуктивностей двух вычислительных систем с разными подложками корпуса. В первой подложке корпуса, которая имеет две земли и два питания, значение сопротивления ESR<sub>корпуса1</sub>=0.25 мОм и задание на проектирование платы составляет ESR<sub>платы1</sub>=0.55 мОм.

Вторая подложка корпуса имеет значение сопротивления ESR<sub>корпуса2</sub>=0.18 мОм, а задание на проектирование платы при данном значении сопротивления составляет ESR<sub>платы2</sub>=0.62 мОм. При сравнении значений сопротив-

лений данных коммутационных плат корпуса видно, что при меньшем количестве слоев в корпусе задание на проектирование платы более жесткие. Соответственно, необходимо в коммутационной плате корпуса иметь выделенную зону для подвода шин питания.

Произведен расчет индуктивностей коммутационных плат корпуса и получены значения характеристического сопротивления колебательного контура. Исходя из полученных значений сформировано задание на проектирование печатной платы по индуктивности  $L_{\rm платы}$ =409.2 пГн.

Разработчики печатных плат должны соблюдать требования по выданным характеристикам и стремиться к уменьшению их значений.

#### ЛИТЕРАТУРА

- Джонсон Г., Грэхэм М. Конструирование высокоскоростных цифровых устройств. Начальный курс черной магии. 2009. С. 34-39.
- [2] Джонсон Г. Руководство По Решению Проблемы Целостности Сигнала. 2005. С. 42-66.
- [3] Xilinx «Signal Integrity solutiou guide». August 2005. C-16,35.
- [4] Воробьев А.С., Мороз Я.Н. Планирование периферии кристалла с моделированием сетки питания микропроцессора // Научно-технический журнал Наноиндустрия. 2017. № 74 (Специальный выпуск). С. 95-101.

## Calculation of Electrical Characteristics of Power Supply Buses in the Microprocessor Commutation Board

A.A. Naumenko<sup>1</sup>, A.S. Vorobyov<sup>2</sup> <sup>1</sup>AO «MCST», Moscow, Russia, naumenko\_a@mcst.ru <sup>2</sup>PAO «INEUM», Moscow, Russia, vorobiev a@mcst.ru

Abstract — this article defines the values of power bus resistance and inductance. These values are calculated using the example of two processors. The values of the voltage drop on the switching boards of the housing are estimated and the values of inductance are determined. This article aims to create a single output matrix for two functionally different domestic microprocessors. Placement of two functionally different crystals on the same matrix of terminals of the switching Board of the case will allow you to have two interchangeable microprocessors installed on one seat. This implementation will allow you to minimize the cost of developing computing modules, testing stands and disassembly, as well as to get the ability to use a single socket for two different processors. To create two processors with the same matrix of findings is necessary to design a breakout Board for two of the cases. This article analyzes the power supply system of microprocessor cores. To analyze the power supply system of the cores, the values of voltage drops are determined, the methodology for determining it by means of dividing it into squares is used. Since the current has different direction in different parts of the housing substrate, it is necessary to divide it into zones. The value of the voltage drop in each zone is determined. The inductance value is calculated using the transition structures of the data layers of the housing substrates. In conclusion, a task is formulated to develop the motherboard for resistance and inductance. Similar calculations are made for the second housing substrate, which has more layers of earth and power. Comparative analysis of the values is performed, one processor is compared with another, the obtained values are evaluated and appropriate conclusions are made on the work done.

Keywords — voltage drop, inductance, resistance, current surges, substrate board, domestic microprocessor.

#### REFERENCES

- [1] Johnson G. Graham M. Designing high-speed digital devices. Elementary course in black magic. 2009. P. 34-39 (in Russian).
- [2] Johnson G. Signal Integrity Solution Guide Above the Noise Being Heard Above the Noise. 2005. P. 42-66 (in Russian).
- [3] Xilinx «Signal Integrity solution guide». August 2005. P. 16-35.
- [4] Vorobev A. S., Moroz Ya. N. Planning of integrated circuit die peripherals with simulation of power grid // Scientific and technical journal nanoindustry. 2017. № 74 (Special issue). P. 95-101 (in Russian).