

Улучшенная процедура электротеплового моделирования силовых ДМОП каскадов ИС

К.О. Петросянц^{1,2}, И.А. Харитонов¹

¹Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики), г. Москва, ikharitonov@hse.ru

²Институт проблем проектирования в микроэлектронике РАН, г. Москва, kpetrosyants@hse.ru

Аннотация — Описана улучшенная, с точки зрения времени расчета и точности, процедура многоуровневого (квази-3D анализ кристалла – SPICE моделирование) электротеплового моделирования характеристик выходных ДМОП каскадов силовых ИС с учетом влияния параметров корпуса микросхемы и печатной платы. Описаны внесенные в маршрут электротеплового моделирования мощных ИС улучшения (улучшенная интеграция средств квази 3D и SPICE моделирования и модификация эквивалентной тепловой схемы), позволившие повысить точность квази 3D теплового моделирования кристалла микросхемы и существенно сократить время электро-теплового расчета характеристик мощных ИС. Приведен пример электро-теплового моделирования характеристик выходных ДМОП каскадов силовой ИС.

Ключевые слова — интеллектуальные силовые интегральные схемы; БиКМОП/ДМОП-технология, электро-тепловое моделирование, квази-3D тепловое моделирование, электро-тепловые SPICE-модели, эквивалентные тепловые схемы, печатные платы.

I. ВВЕДЕНИЕ

Одним из перспективных направлений развития силовой полупроводниковой электроники являются интеллектуальные (разумные) силовые интегральные схемы (ИСИС), включающие в себя как цифро-аналоговые схемы управления, так и мощные выходные каскады для управления нагрузкой. Они широко используются в устройствах промышленной (industrial), автомобильной (automotive), авиационной и ракетно-космической электроники, регуляторах мощности (drivers), устройствах освещения (lamps) и сигнализации, периферийных устройствах ЭВМ, и других областях.

Чаще всего такие схемы изготавливаются на основе комбинированной Би-КМОП-ДМОП технологии. Эта технология является наиболее перспективной, т.к. она позволяет реализовать на одной п/п подложке различные блоки современных субмикронных цифровых БИС, высокую линейность и широкие функциональные возможности аналоговых ИС среднего уровня интеграции, большую потребляемую мощность и высоковольтную изоляцию силовых элементов.

Спецификой ИСИС является работа выходных каскадов в «жестких» режимах при высоких уровнях тока (до 10-20 А), напряжения (до 1000 В), температуры нагрева элементов до 125-150 °С, скачков тока и напряжения в реактивных элементах нагрузочных устройств. Все эти факторы негативным образом влияют на надежность и срок службы микросхемы [1 - 4]. Поэтому обязательным этапом при проектировании мощных ИС является анализ электро-тепловых режимов работы отдельных мощных элементов и микросхемы в целом [3, 4, 6], с учетом особенностей топологии мощных транзисторов [3, 4], а также конструктивных решений улучшающих отвод избыточного тепла от кристалла микросхемы и условий размещения ИСИС на печатной плате [2, 3].

Электро-тепловое моделирование таких объектов является достаточно сложной многоуровневой задачей [3, 6, 7 и др.], т.к. необходимо проводить взаимосвязанные электро-тепловые расчеты на нескольких уровнях: на уровне полупроводникового кристалла, на уровне схемотехнического анализа работы мощного компонента и схемы с учетом нагрузки, температур активных компонентов, на уровне печатной плате с учетом корпуса микросхемы, условий ее размещения на печатной плате, условий охлаждения платы [1, 2, 3].

Подробный анализ методов моделирования и анализа электро-тепловых режимов интегральных схем различной степени интеграции приведен в книге [3]. Следует отметить, что работы в этой области посвящены следующим аспектам:

- подробному изучению электротепловых процессов в структуре мощного полупроводникового прибора (например, [4] и др.), недостаточно подробно учитывая при этом особенности крепления корпуса микросхемы на печатной плате и параметры печатной платы, или

- составлению эквивалентных электротепловых схем (различной степени сложности и подробности) для компонентов ИС с учетом электротепловых свойств как самих компонентов, так и корпуса микросхемы [4, 6, 7 и др.].

Близкие по сути задачи электротеплового моделирования возникают при исследовании тепловых режимов электронных компонентов для силовых схем

управления, чаще всего, мощных ДМОПТ и IGBT модулей, в гибридном или дискретном исполнении, с учетом конструкции корпуса компонента. Эта область электротеплового моделирования исследована лучше. Авторы чаще всего используют следующие основные маршруты моделирования:

1) использование средств численного 3D-моделирования конструкции мощного компонента, таких как ANSYS, Flotherm [7] и др. с последующим определением матриц тепловых сопротивлений для компонентов схем и последующим расчетом полученной тепловой схемы с добавлением тепловых сопротивлений элементов печатной платы или:

2) аналитические расчеты величин тепловых сопротивлений и емкостей элементов и частей кристалла, а также последующий расчет полученной суммарной тепловой схемы [5, 7] и др.

Первый маршрут дает достаточно подробные результаты электро-теплого режима силового компонента, но требует использования сложных и ресурсо-затратных средств 3D моделирования. Кроме того, для корректного расчета тепловых режимов электронных компонентов в упомянутых пакетах анализа ANSYS, Flotherm и др. требуется задание температуры корпуса интегральной схемы в виде граничного условия, которое существенно зависит от особенностей крепления ИС на печатной плате, параметров самой платы и условий ее охлаждения, что требует итерационного процесса электро-теплого моделирования с передачей информации между уровнями теплового моделирования: корпус компонента - печатная плата или блок.

Второй маршрут требует непростого разбиения структуры силового прибора на области и описания этих областей с помощью распределенной электро-тепловой схемы, включающей и тепловые параметры корпуса силового компонента. В результате получается сложная электро-тепловая схема включающая как микрообъекты (части полупроводниковой структуры), так и крупные объекты (корпус компонента, части печатной платы).

Одним из примеров многоуровневого электро-теплого моделирования тепловых режимов мощных электронных компонентов, начиная от температуры р-п-перехода и заканчивая температурами компонентов в составе электронного блока, является работа [7]. Для определения реальной температуры активной области кристалла (T_{junct}) силового компонента авторы используют эквивалентную многозвенную тепловую RC-цепь, полученную путем объединения тепловой схемы активной области внутри корпуса микросхемы (рассчитанное с помощью пакета численного моделирования Flotherm) и тепловой схемы корпуса компонента, размещенного на печатной плате (используется кривая теплового импеданса в зависимости от времени импульса, полученная от изготовителя корпуса компонента) (см. рис. 1).

При отмеченной выше детализации, эквивалентная тепловая схема компонента от активной области кристалла компонента до окружающей среды имеет тепловые емкости от тысяч микроФарад (для активной области элемента) до единиц и десятков Фарад (для больших компонентов на печатной плат). При этом возникает хорошо известная проблема скорости расчета схемы при больших разбросах в постоянных времени схемы. Требуется нахождение установившегося значения температуры корпуса компонента на плате, т.е. расчета работы схемы до нескольких минут с шагом в доли микросекунд.

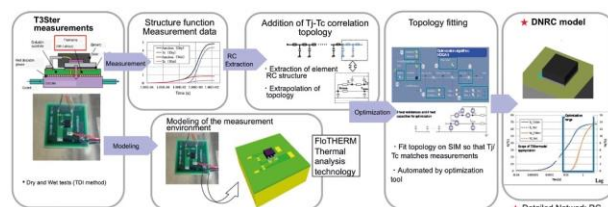


Рис. 1. Получение эквивалентной многозвенной тепловой RC- цепи мощного компонента путем объединения тепловой схемы активной области внутри корпуса микросхемы (из Flotherm) и тепловой схемы корпуса компонента, размещенного на печатной плате (из кривой теплового импеданса в зависимости от времени импульса, от изготовителя корпуса компонента) [9]

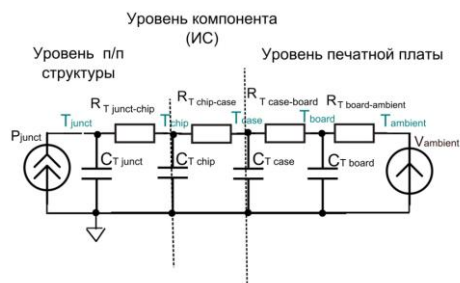


Рис. 2. Эквивалентная тепловая схема от активной области транзистора (силового компонента) (T_{junct}) до окружающей среды

В качестве вариантов решения этой задачи предложено несколько методов [10], в частности:

- использование моделирования с различными постоянными времени для различных участков эквивалентной тепловой цепи [11] и др. При этом температура корпуса микросхемы T_{case} принимается постоянной при расчетах процессов внутри кристалла и производится взаимоувязка результатов моделирования с разными постоянными времени;
- моделирование работы кристаллов отдельных компонентов с использованием данных о тепловых режимах компонентов на уровне платы, предварительно рассчитанных, сохраненных в виде наборов данных, и выбираемых в качестве граничных условий для моделирования тепловых режимов кристаллов [10, 12].

Подытоживая, можно отметить, что, несмотря на большое количество работ в области многоуровневого

электро-теплового моделирования характеристик мощных компонентов на платах, вопросы электро-теплового моделирования мощных каскадов силовых ИС с учетом влияния условий их размещения на печатных платах, рассмотрены недостаточно. Тем более, эти вопросы актуальны при имеющихся тенденциях к уменьшению размеров компонентов, блоков, возрастании удельных (на единицу объема) мощностей полупроводниковых компонентов.

II. УЛУЧШЕННЫЙ МАРШРУТ ЭЛЕКТРОТЕПЛОГО МОДЕЛИРОВАНИЯ И АНАЛИЗА ХАРАКТЕРИСТИК ЭЛЕМЕНТОВ СИЛОВЫХ ИС

Ранее нами была отработана и описана подсистема многоуровневого электротеплового моделирования и тестирования элементов силовых ИС и мощных компонентов [13, 14] (от уровня полупроводниковых структур до печатных плат).

Использование в нашей подсистеме средств квазитрехмерного численного моделирования структуры полупроводникового кристалла (программа Overheat [13]) позволяет определить распределения температуры по топологии ИС, тепловые сопротивления, как мощных элементов интегральных схем, так и взаимные тепловые сопротивления между силовыми элементами, а также между силовыми элементами схемы и маломощными датчиками температуры для дальнейшего их использования при электротеплом SPICE-моделировании работы всей схемы. По сравнению с упомянутыми выше средствами полного теплового 3D-моделирования, наш вариант требует существенно меньших временных затрат как на подготовку данных, так и на сам процесс моделирования.

Поскольку точность тепловых расчетов с помощью программ 3D и квази 3D анализа кристалла ИС, существенно зависит от точности задания температуры корпуса микросхемы в качестве граничного условия, то в данной работе возможности подсистемы электротеплового моделирования силовых ИС расширены за счет улучшенной интеграции средств квази-трехмерного численного теплового моделирования кристалла и средств схемотехнического электротеплового анализа работы интегральной схемы и внесения коррекции в эквивалентную тепловую схему от активных элементов ИС до окружающей среды.

Аналогично упомянутой работе [11] и, исходя из нашего опыта моделирования, мы принимаем температуру корпуса микросхемы T_{case} постоянной при расчетах процессов внутри кристалла, выполняемых с помощью программы квази 3D теплового моделирования и (при необходимости) при схемотехническом анализе работы ИС с использованием электротепловых моделей компонентов ИС.

Кроме того, для ускорения процесса электротеплового SPICE-моделирования работы

силовых ИС нами вносится описанная ниже коррекция в эквивалентную тепловую схему ИС.

Начальное значение температуры корпуса компонента T_{case} находится из схемотехнического моделирования электротеплового режима ИС с учетом печатной платы, используя разработанные ранее электро-тепловые модели мощных компонентов [13] и эквивалентную тепловую схему рис. 2, но с уменьшенными на 2-3 порядка значениями тепловых емкостей корпуса и печатной платы. При этом установившиеся значения температуры корпуса и платы достигаются быстрее (на 2-3 порядка), чем при расчете с реальными тепловыми емкостями, но обеспечивается корректный расчет быстрых электротепловых процессов в мощных компонентах ИС. После этого, рассчитанные мощности, выделяемые на силовых и др. компонентах ИС, усредняются по времени и вместе с температурой (T_{case}) передаются в пакет квази-трехмерного анализа теплового режима ИС.

Для определения реального времени выхода корпуса ИС на стационарный тепловой режим, суммарная мощность, выделяемая на мощных ДМОП каскадах ИС (P_{MOS_total}), усредняется по времени и задается в виде источника тока для укороченной тепловой цепи корпуса (см. рис. 3) микросхемы, его крепления и параметров печатной платы (с реальными значениями тепловых емкостей).

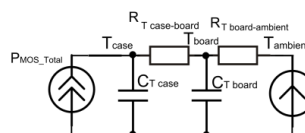


Рис. 3. Эквивалентная тепловая схема от кристалла микросхемы с суммарной мощностью микросхемы (P_{MOS_Total}) до среды при реальных тепловых емкостях корпуса микросхемы и области печатной платы

При этом определяются реальные постоянные времени нагрева корпуса компонента и области печатной платы в месте его крепления.

Параметры тепловой цепи (рис. 3) для корпуса ИС могут определяться или из кривых зависимостей теплового импеданса компонента от длительности импульса мощности, приводимых изготовителем компонентов, или из результатов теплового анализа компонента на плате, выполняемых с помощью пакетов моделирования тепловых режимов печатных плат, таких, как Асоника ТМ, HyperLynxThermal (Mentor Graphics) и др.

III. ПРИМЕР ЭЛЕКТРОТЕПЛОГО МОДЕЛИРОВАНИЯ РАБОТЫ ВЫХОДНЫХ ДМОП-КАСКАДОВ СИЛОВОЙ ИС

Рассмотрим пример электротеплового моделирования работы схемы интегрального БиКМОП-ДМОП драйвера для управления электроприводом и/или автомобильным двигателем (рис. 4), использующего мощные ДМОПТ в выходных каскадах микросхем. Данная схема разрабатывалась

как аналог микросхемы L6203 производства компании STMicroelectronic [15]. Мощные ДМОП-транзисторы, включённые в H-мостовую схему, занимают около двух третей общей площади п/п кристалла. Размер кристалла 6,2x3,6 мм².

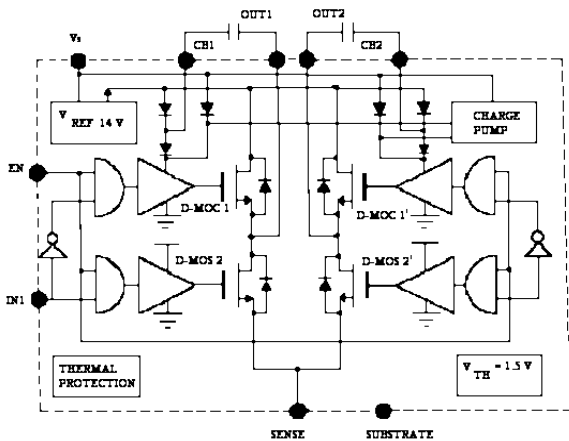
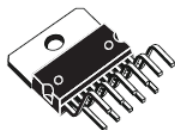


Рис. 4. Выводы и структурная схема микросхемы Би-КМОП/ДМОП-драйвера для управления электроприводом и/или автомобильным двигателем

Данная микросхема обеспечивает следующие технические характеристики:

- максимальный рабочий ток 12 А;
- максимальное коммутируемое напряжение 60 В;
- сопротивление ДМОП транзистора в открытом состоянии 0,3-1,3 Ом;
- максимальная рабочая температура 125 °С в статическом и 150 °С в динамическом режиме.
- корпус микросхемы - Multiwatt11 (рис. 5), имеющий медный фланец для крепления на теплоотвод.

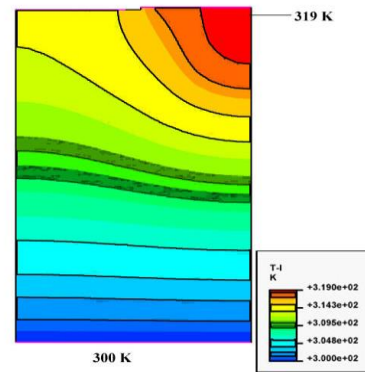


Multiwatt11

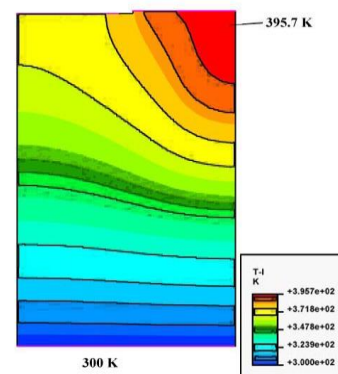
Рис. 5. Изображение корпуса multiwatt11 силовой ИС

На первом этапе проводилось *приблизительно-технологическое моделирование структуры мощного ДМОП транзистора* в системе Synopsys TCAD для выявления областей возможного перегрева внутри структуры мощного транзистора, определения степени проявления эффекта саморазогрева транзистора и определения параметров электротепловой модели мощного МОПТ. На рис. 6 приведены смоделированные в системе Synopsys TCAD двумерные распределения температуры в структуре ДМОП транзистора в режиме рассеивания небольшой мощности ($U_{CI}=12$ В и $U_3=10$ В (рис. 6а) и в режиме рассеивания большой мощности ($U_{CI}=32$ В и $U_3=10$ В (рис. 6б)). На рис. 7 приведены смоделированные в системе Synopsys TCAD стоквые характеристики

(плотность тока) структуры ДМОП транзистора без учета эффекта «саморазогрева» и с учетом эффекта «саморазогрева». Результаты расчетов позволили определить параметры схмотехнической макромодели мощного МОПТ, тепловой части и элементов учета эффектов саморазогрева.



(а)



(б)

Рис. 6. Смоделированное в системе Synopsys TCAD двумерные распределения температуры в структуре ДМОП транзистора в режиме рассеивания небольшой мощности ($U_{CI}=12$ В и $U_3=10$ В) – (а) и в режиме большой мощности ($U_{CI}=32$ В и $U_3=10$ В) - (б)

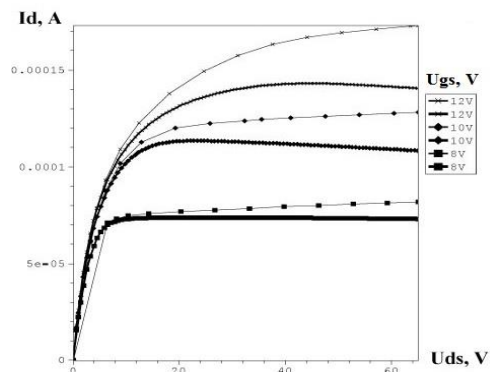


Рис. 7. Смоделированные в системе Synopsys TCAD стоквые характеристики (плотности тока стока) структуры ДМОП транзистора (рис.): тонкие линии - без учета эффекта «саморазогрева»; толстые линии - с учетом эффекта «саморазогрева»

Далее выполнялся квази-трехмерный расчет кристалла микросхемы драйвера с помощью программы Overheat и определялись тепловые параметры $R_{th\ j-case}$ и C_{j1} мощных ДМОП-транзисторов (для единичных мощностей):

$$R_{th\ j-case} = 5 \text{ } ^\circ\text{C}/\text{Вт} \text{ (для одного ДМОПТ)}, C_{j1} = 100 \text{ мкФ.}$$

При необходимости из программы Overheat определяются тепловые сопротивления как между мощными транзисторами, так и между мощными транзисторами и температурными датчиками схемы защиты (в данной статье не рассматриваются).

Затем выполнялся схемотехнический расчет всей схемы драйвера, в которой мощные элементы представлялись в виде разработанных ранее электротепловых моделей, учитывающих эффекты саморазогрева, и рассчитывались мощности и температуры мощных элементов схемы. На этом этапе использовались параметры тепловой подсхемы (рис. 2), найденные на этапах приборно-технологического моделирования структуры ДМОП транзистора и квази-трехмерного теплового моделирования кристалла силовой ИС.

Для контроля корректности получаемых значений использовались тепловые параметры кристалла ИС из описания микросхемы- аналога [15].

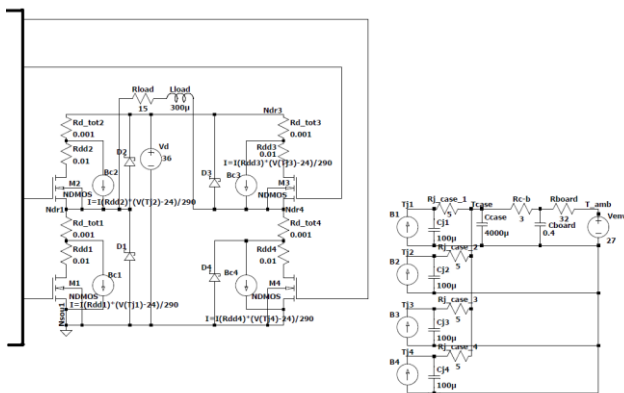


Рис. 8. Фрагмент схемы силовой ИС с выходным мостом на ДМОПТ, нагрузкой R_{load} , C_{load} (слева) и полной эквивалентной тепловой схемой (справа на рисунке) для корпуса Multiwatt11 и размещения микросхемы на печатной плате

В качестве иллюстрации на рис. 8 приведен фрагмент схемы силовой ИС с выходным мостом на ДМОПТ, нагрузкой R_{load} , C_{load} и полной эквивалентной тепловой схемой (справа на рисунке). Полная тепловая схема складывается из 2-х частей:

- внутри корпуса микросхемы (R_{j-case} , C_j): тепловых параметров ДМОПТ, параметров кристалла и особенностей крепления кристалла на корпус микросхемы (найденных с помощью квази-трехмерного теплового моделирования) и

- внешней части ($R_{c-board}$, C_{c-case} , R_2 , C_2) – от корпуса микросхемы до окружающей среды. Эти параметры определяются из тепловых параметров

корпуса микросхемы с учетом его крепления на печатной плат [15], приводимых в технических данных на используемый корпус микросхемы.

На рис. 9 приведены результаты схемотехнического моделирования с помощью электротепловых моделей изменения температуры активной области ДМОП ($V(Tj1)$), корпуса микросхемы ($V(Tcase)$) и платы в месте установки ИС ($V(Tboard)$) в процессе включения микросхемы на номинальный режим, при пиковом значении тока нагрузки 2 А и уменьшенных тепловых емкостях корпуса микросхемы и области печатной платы (от единиц Фарад до тысяч микрофарад) для снижения времени расчета до установления стационарного теплового режима.

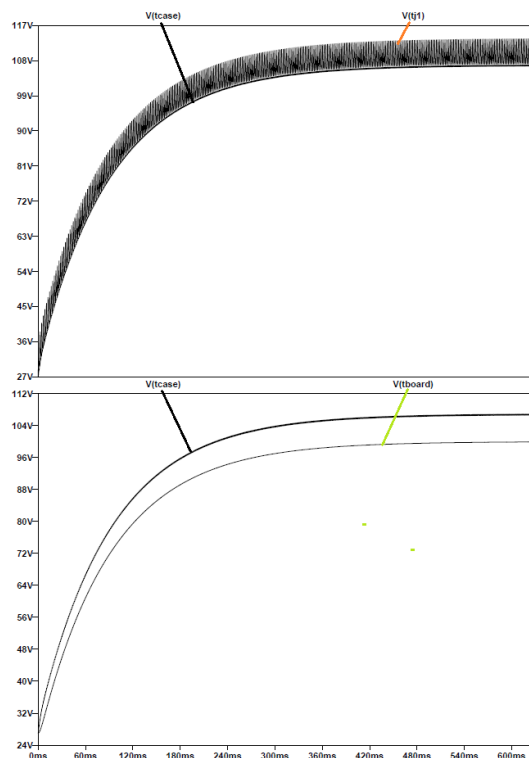


Рис. 9. Схемотехнически смоделированные с помощью электро-тепловых моделей изменения температуры платы в месте установки ИС ($V(Tboard)$), корпуса микросхемы ($V(Tcase)$) и активной области ДМОП ($V(Tj1)$) в процессе включения микросхемы, при пиковом значении тока нагрузки 2 А и уменьшенных тепловых емкостях корпуса микросхемы и области печатной платы

На рис. 10 приведены схемотехнически смоделированные изменения температуры корпуса микросхемы ($V(Tcase)$) в процессе включения микросхемы, при задании суммарной мощности (меняющейся скачком) микросхемы в качестве источника тока для тепловой цепи (рис. 4) и реальных тепловых емкостях корпуса микросхемы и области печатной платы. Суммарная усредненная по времени мощность 4-х ДМОПТ составляет 2,2 Вт.

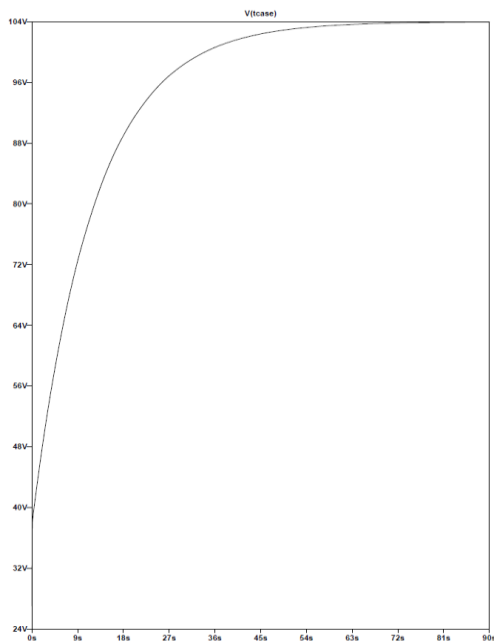


Рис. 10. Схематехнически смоделированное изменение температуры корпуса микросхемы ($V(T_{case})$) в процессе включения микросхемы при задании суммарной мощности микросхемы в качестве источника тока для тепловой цепи и реальных тепловых емкостях корпуса микросхемы и области печатной платы

Характер изменения температуры активных областей ДМОПТ для *полной* тепловой схемы (рис. 3) получается посредством учета быстрых изменений температуры, полученных при расчете с уменьшенными тепловыми емкостями, и медленных изменений температуры корпуса ИС, полученных при реальных значениях тепловых емкостей эквивалентной тепловой схемы.

Сравнение затрат процессорного времени (CPU time) (Intel Core I5, 3.3 ГГц, 6 Гбайт):

- Детальный расчет всей схемы драйвера до 600 мс с полной тепловой схемой, но с уменьшенными до 1000 мкФ тепловыми емкостями C_{case} , C_{board} (рис. 9). - CPU time 280 с.

- Детальный расчет всей схемы драйвера до 90 с с полной тепловой схемой с реальными тепловыми емкостями C_{case} , C_{board} - CPU time 4 390 с.

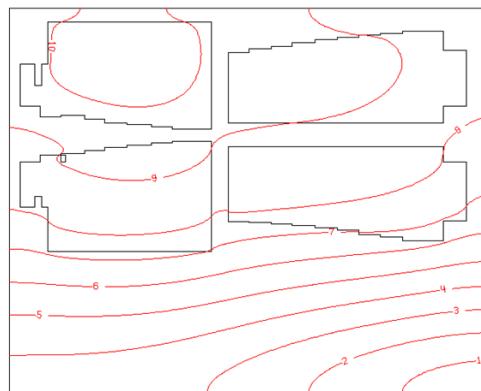
- SPICE расчет только тепловой схемы (рис. 3) до 90 с, (времени установления стационарного теплового режима) с реальными тепловыми емкостями C_{case} , C_{board} и представлением суммарной мощности всех 4-х ДМОП в виде скачком включаемого генератора постоянной мощности - CPU time 0.32 с.

Видно существенное (около 15 раз) уменьшение затрат процессорного времени на электротепловой расчет характеристик схемы ИС с мощными элементами при уменьшенных емкостях корпуса и печатной платы в эквивалентной тепловой схеме.

На следующем шаге выполнялся уточненный *квazitрехмерный* расчет кристалла микросхемы

драйвера с помощью программы Overheat с использованием *уточненных* значений мощностей мощных МОПТ и температуры корпуса микросхемы (T_{case}), найденных на этапе схематехнического моделирования с использованием электротепловых моделей, и выполнялся расчет распределения температуры по поверхности кристалла (см. рис. 11) и выявление возможного перегрева областей мощных ДМОПТ. Области локального перегрева не было выявлено.

1 106.4 2 106.6 3 106.9 4 107.3 5 107.8 6 108.4 7 109.3 8 110.3 9 111.7 10 112.8



CHIP SIZES (MM): 5.00 4.00 TSMIN 102.31 TSMAX 113.24

Рис. 11. Смоделированные с помощью программы Overheat изолинии температуры на поверхности силовой микросхемы управления и контроля работы электродвигателя с выходным мостом на мощных ДМОПТ (4 области мощных транзисторов вверху рисунка)

Из сравнения рисунков 9 и 11 видно, что расхождение значений температуры, рассчитанных с помощью электротепловых моделей мощных ДМОПТ и рассчитанных с помощью программы Overheat, составляет не более 3-5° (не более 4%). Полученные значения суммарных тепловых сопротивлений мощных ДМОПТ близки к значениям теплового сопротивления от активной области кристалла микросхемы до окружающей среды ($R_{ht_j_amb} \sim 35$ °C/Вт) для использованной мощности и варианта размещения корпуса микросхемы L6203 на плате ([15]).

IV. Выводы

Улучшенное совместное использование средств квази-3D теплового анализа кристалла мощной ИС и электротеплового SPICE-моделирования работы выходных каскадов мощной ИС с учетом параметров ее корпуса и печатной платы, позволило повысить точность и скорость расчета температур мощных выходных элементов ИС. Это достигнуто за счет передачи температуры корпуса ИС из этапа ускоренного схематехнического анализа работы ИС (с использованием электротепловых моделей мощных компонентов и с учетом тепловых параметров корпуса ИС и печатной платы) в этап квази-3D теплового анализа кристалла.

Модификация эквивалентной тепловой цепи от активной области силового компонента ИС до среды (уменьшение тепловых емкостей корпуса и печатной платы) позволила существенно сократить время схемотехнического моделирования работы ИС на этапе анализа электротепловых режимов мощных каскадов ИС.

Использование программы квази-3D теплового моделирования кристалла ИС/мощного компонента позволяет существенно упростить процесс моделирования и уменьшить временные затраты на тепловой расчет выходных каскадов силовых ИС по сравнению с пакетами полного 3D-моделирования ANSYS, FloTherm и др.

Поскольку часть эквивалентной тепловой цепи от корпуса микросхемы/компонента до окружающей среды одинакова как для ИС, так и для дискретного мощного компонента, доработанная процедура моделирования позволяет более эффективно анализировать электротепловые характеристики не только мощных компонентов ИС, но и силовых компонентов в гибридном или дискретном исполнении с учетом их размещения на печатной плате.

ПОДДЕРЖКА

Данная работа выполнена при финансовой поддержке РФФИ в рамках грантов №18-07-00898-а и №20-57-53004.

ЛИТЕРАТУРА

- [1] A.Kleinitz Efficient Thermal Management of Power MOSFETs, Vital to Improve The Reability of Your Power Conversion Application. URL:http://www.onsemi/site/pdf/Efficient_Thermal_Management_of_Power_MOSFETs.pdf (дата обращения 05.04.2019).
- [2] Wang, M. Liserre, and F. Blaabjerg Toward reliable power electronics - challenges, design tools and opportunities // IEEE Industrial Electronics Magazine, 2013, vol. 7, no. 2, P. 17-26.
- [3] A. Vassighi, M. Sachdev. Thermal and Power Management of Integrated Circuits // Springer. 2006. 189 pages.
- [4] Pfost, J. Joos, M. Stecher. Measurement and Simulation of Self-Heating in DMOS Transistors up to Very High Temperatures // Proc. of 20-th International symp. on power semicomd. devices & ICs. 2008, pp. 209-212.
- [5] Maxim, A., Andreu, D., & Boucher, J. SPICE electrothermal modeling of power integrated circuits // Proc. 21st International Conference on Microelectronics. 1997. P. 1-4.
- [6] M. Rencz, V. Szekely, A. Pahi, A. Poppe. Algorithmic and practical questions of electrothermal circuit simulation // Proc. SPIE 3893. Design, Characterization, and Packaging for MEMS and Microelectronics. 1999. P. 176-187.
- [7] C. Lin, W. Wong, and B. Liu Current density and hot spot prediction using electrical-thermal co-simulation for multi-layer IC packages // Proc. of the 8th Electronics Packaging Technology Conference (EPTC'06). 2006. P. 849-852.
- [8] V.A. Koval ; D.V. Fedasyuk Multilevel thermal simulation of MCM's by system 'MONSTR-M' // Proc. the European Design and Test Conference. ED&TC. 1995. P. 544-548.
- [9] Shinoda T. Three-thermal-simulation-test-innovations-for-electronics-equipment-design // Articles, Electronics Cooling Blog, Featured, Technologies, Test & Measurement June 26, 2019, Thermal Simulation. <https://www.electronics-cooling.com/2019/06/three-thermal-simulation-test-innovations-for-electronics-equipment-design/> (дата обращения 10.04.2019).
- [10] Ceccarelli L., Kotecha R. M., Bahman A. S., Iannuzzo F., Alan H. Mission-Profile-Based Lifetime Prediction for a SiC MOSFET Power Module Using a Multi-Step Condition-Mapping Simulation Strategy // IEEE Transactions on Power Electronics. 2019. Vol. 34. P. 9698-9708.
- [11] Ma K.and Blaabjerg F. Multi-timescale modelling for the loading behaviours of power electronics converter // Proc. of IEEE Energy Conversion Congress and Exposition (ECCE). 2015. P. 5749–5756.
- [12] Lorenzo Ceccarelli, Advanced Modeling of SiC Power MOSFETs aimed to the Reliability Evaluation of Power Modules // Dissertation, Aalborg Universitet. 2019.
- [13] Petrosyants K.O., Kharitonov I.A., Ryabov N.I., Kozynko P.A. Multilevel System for Thermal Design, Control and Management of Electronic Components // Proc. of the Intl. Conf. on Advances in Computer Science and Electronics Engineering – CSEE. 2014. P. 15-155.
- [14] Petrosyants K.O., Kharitonov I.A., Ryabov N.I. Electro-Thermal Design of Smart Power Devices and Integrated Circuits // Advanced Materials Research. 2014. P. 191-194.
- [15] L6201, L6202 - L6203, DMOS FULL BRIDGE DRIVER. Data sheet. STMicroelectronics. 2003.

An Improved Procedure for Electro-Thermal Simulation of the Characteristics of Bi-CMOS-DMOS IC Output Stages

K.O. Petrosyants^{1,2}, I.A. Kharitonov¹

¹National Research University “Higher School of Economics” (Moscow Institute of Electronics and Mathematics), E-mail: kpetrosyants@hse.ru, ikharitonov@hse.ru

²Institute for Design Problems in Microelectronics, Russian Academy of Sciences, Moscow

Abstract — An improved procedure of multilevel (quasi-3D thermal analysis of IC chip - SPICE simulation of power IC circuit) electro-thermal simulation of the characteristics of the output stages of Bi-CMOS-DMOS IC is described with account for the IC layout, package and the printed circuit

board parameters. The following improvements were introduced to the electro-thermal simulation flow: 1) enhanced interaction between quasi-3D thermal analysis of IC chip and electro-thermal SPICE simulation of power IC circuit - IC package temperature calculated by SPICE electro-

thermal simulation were transferred to quasi-3D thermal analysis tool that allowed to reduce error in IC chip thermal simulation. 2) IC component thermal network modification – reduction (2...3 orders of value) of IC package and PCB parts thermal capacitances that allowed to substantially reduce time of SPICE electro-thermal simulation of DMOS FETs temperature variations. Example of electro-thermal simulation of the characteristics of DMOS output stages is presented. The improvements make it possible to increase the accuracy of the quasi 3D thermal simulation of IC chip and to reduce the simulation time of the combined electro-thermal simulation of the power IC output stages characteristics.

Keywords — smart power integrated circuits; Bi-CMOS–DMOS, electro-thermal simulation, quasy 3D thermal simulation, electro-thermal SPICE models, thermal network, printed circuit board.

REFERENCES

- [1] A.Kleinitz Effecient Thermal Management of Power MOSFETs, Vital to Improve The Reability of Your Power Conversion Application . URL:http://www.onsemi/site/pdf/Efficient_Thermal_Management_of_Power_MOSFETs.pdf (accessed 05.04.2019)
- [2] Wang, M. Liserre, and F. Blaabjerg Toward reliable power electronics - challenges, design tools and opportunities // IEEE Industrial Electronics Magazine, 2013, vol. 7, no. 2, P. 17-26.
- [3] A. Vassighi, M. Sachdev. Thermal and Power Management of Integrated Circuits // Springer. 2006. 189 pages.
- [4] Pfost, J. Joos, M. Stecher. Measurement and Simulation of Self-Heating in DMOS Transistors up to Very High Temperatures // Proc. of 20-th International symp. on power semicomd. devices & ICs. 2008, pp. 209-212.
- [5] Maxim, A., Andreu, D., & Boucher, J. SPICE electrothermal modeling of power integrated circuits // Proc. 21st International Conference on Microelectronics. 1997. P. 1-4.
- [6] M. Rencz, V. Szekely, A. Pahi, A. Poppe. Algorithmic and practical questions of electrothermal circuit simulation // Proc. SPIE 3893. Design, Characterization, and Packaging for MEMS and Microelectronics. 1999. P. 176-187.
- [7] C. Lin, W. Wong, and B. Liu Current density and hot spot prediction using electrical-thermal co-simulation for multi-layer IC packages // Proc. of the 8th Electronics Packaging Technology Conference (EPTC'06). 2006. P. 849-852.
- [8] V.A. Koval ; D.V. Fedasyuk Multilevel thermal simulation of MCM's by system 'MONSTR-M' // Proc. the European Design and Test Conference. ED&TC. 1995. P. 544-548.
- [9] Shinoda T. Three-thermal-simulation-test-innovations-for-electronics-equipment-design // Articles, Electronics Cooling Blog, Featured, Technologies, Test & Measurement June 26, 2019, Thermal Simulation. <https://www.electronics-cooling.com/2019/06/three-thermal-simulation-test-innovations-for-electronics-equipment-design/> (accessed 10.04.2019).
- [10] Ceccarelli L., Kotecha R. M., Bahman A. S., Iannuzzo F., Alan H. Mission-Profile-Based Lifetime Prediction for a SiC MOSFET Power Module Using a Multi-Step Condition-Mapping Simulation Strategy // IEEE Transactions on Power Electronics. 2019. Vol. 34. P. 9698-9708.
- [11].Ma K.and Blaabjerg F. Multi-timescale modelling for the loading behaviours of power electronics converter // Proc. of IEEE Energy Conversion Congress and Exposition (ECCE). 2015. P. 5749–5756.
- [12] Lorenzo Ceccarelli, Advanced Modeling of SiC Power MOSFETs aimed to the Reliability Evaluation of Power Modules // Dissertation, Aalborg Universitet. 2019.
- [13] Petrosyants K.O., Kharitonov I.A., Ryabov N.I., Kozynko P.A. Multilevel System for Thermal Design, Control and Management of Electronic Components // Proc. of the Intl. Conf. on Advances in Computer Science and Electronics Engineering – CSEE. 2014. P. 15-155.
- [14] Petrosyants K. O., Kharitonov I. A., Ryabov N. I. Electro-Thermal Design of Smart Power Devices and Integrated Circuits // Advanced Materials Research. 2014. P. 191-194.
- [15] L6201, L6202 - L6203, DMOS FULL BRIDGE DRIVER. Data sheet. STMicroelectronics. 2003.