

# Архитектура высокоточного преобразователя напряжения в частоту с биполярным питанием

Ю.М. Павлюк, И.А. Гуреев, Ю.В. Агрич, В.Б. Лифшиц

АО "ПКК МИЛАНДР", yuriy.pavlyuk@phystech.edu

**Аннотация** — предложена архитектура ПНЧ с внутренней автокалибровкой. Калибровка повышает точность преобразования: уменьшает нелинейность и ошибку шкалы преобразования и минимизирует смещение нуля. Важной особенностью предложенной калибровки является ее реализация аналоговыми блоками, используемыми при нормальной работе преобразователя. Предложенная архитектура ПНЧ была верифицирована в кремнии и по результатам измерений типовая нелинейность преобразования составила 30 ppm, а смещение нуля менее 0.1 Гц при коэффициенте преобразования 200 кГц/В.

**Ключевые слова** — преобразователь напряжение частота, калибровка нуля, чопперная стабилизация.

## I. ВВЕДЕНИЕ

С каждым годом в мире растет потребность в использовании датчиков в повседневной жизни каждого человека. Беспроводные сенсорные сети и интернет вещей стали обыденными. Для того, чтобы осуществлять обработку данных, полученных от датчиков, необходимо перевести информацию из аналогового в цифровой мир. Интегрирующие АЦП, в частности и ПНЧ, успешно справляются с данной задачей, при этом имеют существенные преимущества перед АЦП последовательного приближения, конвейерными или дельта-сигма, в частности:

- 1) Занимают меньшую площадь и имеют меньшее потребление при том же показателе линейности и шума.
- 2) Имеют простую архитектуру.
- 3) Обладают высокой устойчивостью к входному шуму и сигналам помех.
- 4) Имеют возможность передачи данных без обработки на радиочастотный канал связи.
- 5) Обеспечивают непрерывное преобразование входного сигнала (без потери информации в промежутках между выборками).

Данные преимущества достигаются при меньшей скорости преобразования в сравнении с другими типами АЦП. Однако, для современных приложений интернет вещей (IOT) и беспроводных сенсорных сетей (WSN) основными параметрами являются: низкое потребление, малые габариты и низкая цена. ПНЧ с непрерывным преобразованием входного сигнала идеально подходит для создания инерционных

навигационных систем с 3-х осевым акселерометром [1].

В предложенной архитектуре используется отрицательное напряжение. В большинстве современных датчиков используется однополярное питание, где ускорению 0g соответствует напряжение датчика равное половине питания. В таких системах ноль является не стабильным, ведь он начинает зависеть от напряжения питания всей системы. Также для датчиков с однополярным питанием необходимо иметь общее напряжение с преобразователем данных, иначе придется пересчитывать выходные данные преобразования с учетом разницы между напряжением питания схем.

Для увеличения стабильности нуля в диапазоне температур, напряжения питания и во времени достигается при 0g соответствующей земле всей схемы, которая априори является стабильной. Однако, для этого необходимо вводить дополнительное отрицательное питание схемы, которое вносит погрешности в шкалу преобразования. Поговорим подробнее об архитектуре такого преобразователя. Предлагаемая архитектура справедлива и для ПНЧ с однополярным питанием, при этом нулевому входному сигналу будет соответствовать уровень половины питания.

## II. Синхронный ПНЧ с биполярным питанием

### A. Архитектура

Основой преобразователя напряжения в частоту является интегратор, включающий усилитель (ОУ) с конденсатором обратной связи  $C_{int}$  и резистор  $R_{in}$ . REFT – вход положительного опорного напряжения  $V_{refT}$ . Инвертирующий операционный усилитель RB формирует отрицательное опорное напряжение  $V_{refB}$  (рис. 1).

Напряжение  $IN$  попадает на вход интегратора увеличивая или уменьшая выходное напряжение интегратора, в зависимости от полярности входного напряжения. Если напряжение выхода интегратора превысит  $V_{refT}$ , то сработает компаратор  $CrT$  и откроет ключ  $SwT$ . При замыкании ключа емкость интегратора будет разряжаться током  $V_{refT}/R_{revT}$ . Аналогично, если напряжение выхода интегратора будет меньше  $V_{refB}$  сработает компаратор  $CrB$  и откроет ключ  $SwB$ , при этом емкость интегратора будет заряжаться током  $V_{refB}/R_{revB}$ . Сигналы  $f_t$ ,  $f_b$  (на графике ниже)

управления ключами синхронизируются передним фронтом тактового сигнала Fclk. Принцип работы схемы представлен на графиках рис. 2.

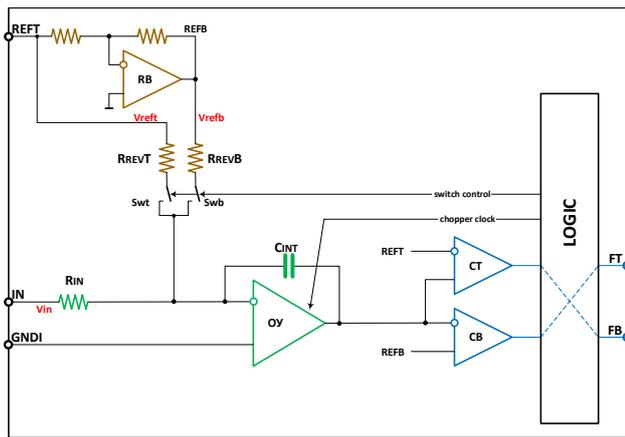


Рис. 1. Архитектура разрабатываемого преобразователя

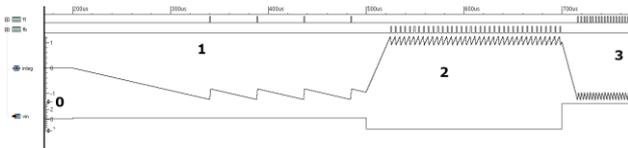


Рис. 2. Временная диаграмма работы ПНЧ

На рисунке представлена работа интегратора при разных уровнях входного напряжения. ft и fb – частотные выходы для положительного и отрицательного входного напряжения соответственно. Integ – выход интегратора, а vin – входное напряжение. Частота импульсов определяется формулой:

$$F_{out} = \frac{V_{in}}{V_{ref}} \cdot \frac{R_{rev}}{R_{in}} \cdot \frac{1}{T_{rev}}, \quad (1)$$

где Fout- выходная частота, Vin- входное напряжение, Vref - опорное напряжение, Rrev - сопротивление резистора возврата, Rin - сопротивление входного резистора, Trev - длительность импульса возврата.

### В. Архитектурные проблемы ПНЧ

Описанная архитектура имеет ряд проблем, которые влияют на точность преобразования напряжения в частоту.

- 1) *Смещение нуля операционного усилителя интегратора.* Данная проблема может решаться с помощью схемы чопперной-стабилизации, однако при больших входных напряжениях (высоких частотах на выходе, превышающих частоту чоппер-стабилизации) чоппер-стабилизация модулирует выходную частоту, так что говорить о высокой точности можно только в смысле усреднения по большому числу периодов чоппера [2].
- 2) *Неточное равенство абсолютных величин положительного и отрицательного опорного напряжения.* Отрицательное напряжение формируется из положительного инвертирующим

усилителем. Его смещение нуля и рассогласование резисторов делителя вызывают перекося опорных напряжений. Как следствие ПНЧ имеет отличающиеся коэффициенты преобразования для положительного и отрицательного входного напряжения, которые могут изменяться независимо друг от друга. Рассогласование резисторов возврата вносит дополнительный вклад в этот перекося. Иными словами, биполярная передаточная характеристика, будучи высоко линейной в положительном и отрицательном диапазонах может иметь значительный излом в нуле.

- 3) *Асимметрия выбросов заряда ключами чоппера.* Из-за рассогласования фаз ключей чоппера в плечи дифференциального усилителя интегратора выплескивается асимметричный по величине заряд, что порождает динамическую составляющую смещения нуля.

### III. СТАТИЧЕСКАЯ И ДИНАМИЧЕСКАЯ КАЛИБРОВКА СМЕЩЕНИЯ НУЛЯ

Основным источником ошибки нуля преобразования является ОУ интегратора. Калибровка смещения позволяет повысить эффективность чоппер-стабилизации и уменьшить амплитуду модуляции выходного напряжения усилителя на частоте чоппера без ограничения полосы пропускания усилителя [3, 4]. Для минимизации динамического и статического смещения необходимо проводить калибровку усилителя в 2 этапа: калибровка с отключенным чоппером (вводятся дополнительные токи в дифференциальный каскад Isp и Isn, которые минимизируют статическое смещение) и калибровка с включенным чоппером (вводятся токи Idp и Idn, которые уменьшают динамическую ошибку, вносимую асинхронным выбросом заряда ключами чоппера).

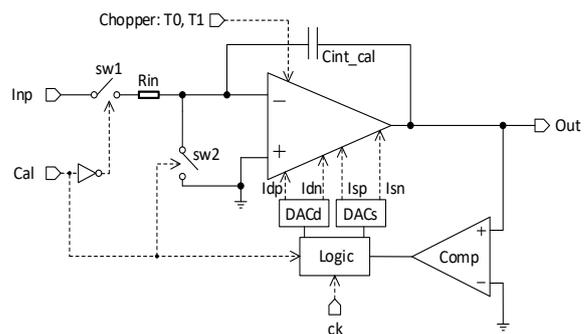


Рис. 3. Процесс калибровки нуля интегратора

Данная калибровка не требует дополнительных элементов в схеме, кроме токовых ЦАПов, которые представляют собой набор токовых зеркал, не занимающих много площади. Процесс калибровки представлен на рис. 3.

По сигналу Cal, запускается внутренняя калибровка. Вход усилителя замыкается на землю (sw2), поэтому на выходе усилителя будет напряжение его внутреннего смещения, которое заряжает емкость интегратора Cint\_cal. Емкость во время калибровки используется

уменьшенная, чтобы сократить время калибровки, потому что низкий уровень напряжения смещения будет очень долго ее заряжать. Далее циклами последовательных приближений добавляются токи  $I_s$  от DACs (во время цикла калибровки статического смещения с выключенным чоппером) и  $I_d$  от DACd (во время калибровки динамического смещения с включенным чоппером).

В результате статической калибровки, смещение интегратора уменьшается в среднем с 16.1 мкВ до 8.1 мкВ, а после динамической калибровки до 0.5 мкВ [5].

#### IV. КАЛИБРОВКА ШКАЛЫ

При использовании датчика с биполярным питанием, важно обеспечить линейность во всем входном диапазоне. Из-за рассогласования опорных напряжений ( $V_{refT}$ ,  $V_{refB}$ ) и резисторов возврата ( $R_{revT}$ ,  $R_{revB}$ ) шкала имеет излом в нуле. Если рассматривать отдельно линейность шкалы при отрицательных входных напряжениях и положительных, линейность будет высокой, однако при рассмотрении всего диапазона, линейность существенно ухудшится. Калибровка шкалы происходит с помощью дополнительного ЦАПа, который вносит дополнительные токи  $I_{sn}$  и  $I_{sp}$  в усилитель опоры (рис. 4).

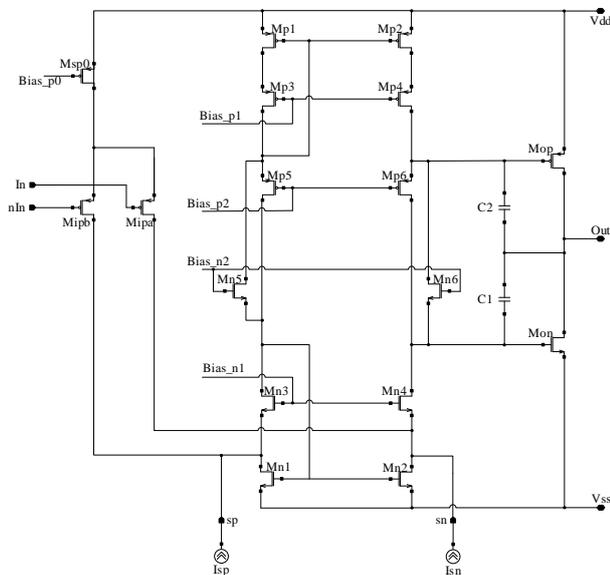


Рис. 4. Схема усилителя опоры

Калибровка осуществляется так же, как и в предыдущей главе, только в данной ситуации вход усилителя замыкается не на землю, а на резисторы отрицательной и положительной опоры  $R_{revT}$  и  $R_{revB}$ . Учитывая, что отрицательная и положительная опора имеет по модулю одинаковое значения, токи, сформированные резисторами возврата, компенсируют друг друга. В итоге на входе интегратора будет только небольшой ток, вызванный смещением нуля усилителя и рассогласованием резисторов возврата. Калибровка проводится методом последовательного приближения до достижения отсутствия срабатывания компаратора

за заданное время, что минимизирует разность токов разряда и заряда конденсатора интегратора. Таким образом, компенсируются смещение нуля усилителя и рассогласование сопротивлений резисторов  $R_{revT}$ ,  $R_{revB}$  (рис. 5). Излом коэффициента преобразования положительного и отрицательного входных напряжений устраняется и тем самым, обеспечивается линейность шкалы в биполярном диапазоне.

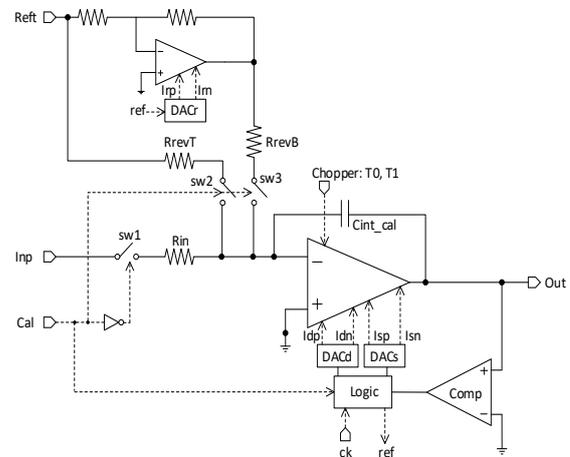


Рис. 5. Процесс калибровки опоры

Данный тип калибровки также может быть использован для калибровки смещения датчика, если в процессе калибровки ключ  $sw1$  замкнуть на вход  $Inp$ . Это существенно поможет облегчить работу с датчиками для пользователя, который не будет задумываться о его калибровке.

#### V. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Микросхема была произведена по технологии КНИ – 180 нм. Поскольку в большинстве случаев применения микросхемы требуется одновременная обработка показаний нескольких датчиков, ПНЧ сделан многоканальным. Каналы 1-3 обычно используются для подключения трехосевых датчиков, канал 4 имеет дополнительный мультиплексор для подключения служебных датчиков – температуры, давления, влажности и т. д. На рис. 6а и 6б приведены топология микросхемы и фотография кристалла.

Одна из наиболее важных характеристик ПНЧ - выходная частота при заземленном входе. Данная величина определяется смещением нуля ОУ и может быть существенно уменьшена включением чоппера, а также статической и динамической калибровкой смещения нуля.

По результатам измерений, частота следования выходных импульсов не превышает 0.3 Гц при опорном напряжении 5 В и коэффициенте преобразования 200 кГц/В. Кроме того, импульсы на выходе ПНЧ могли отсутствовать в течение нескольких часов, что может свидетельствовать о наличии у ПНЧ мертвой зоны при сверхмалых входных напряжениях.

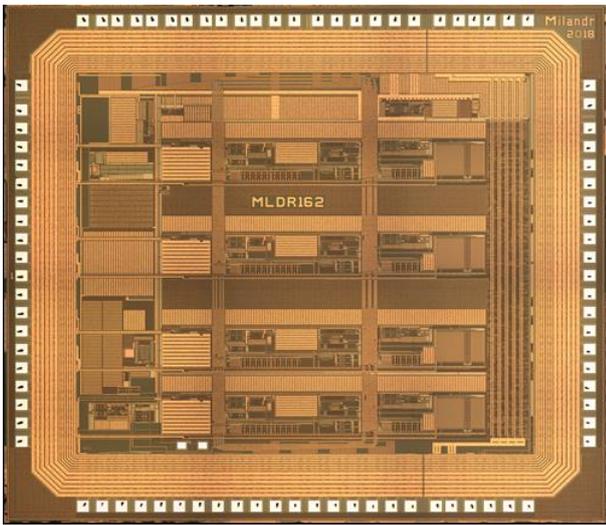


Рис. 6а. Микрофотография исследуемого кристалла

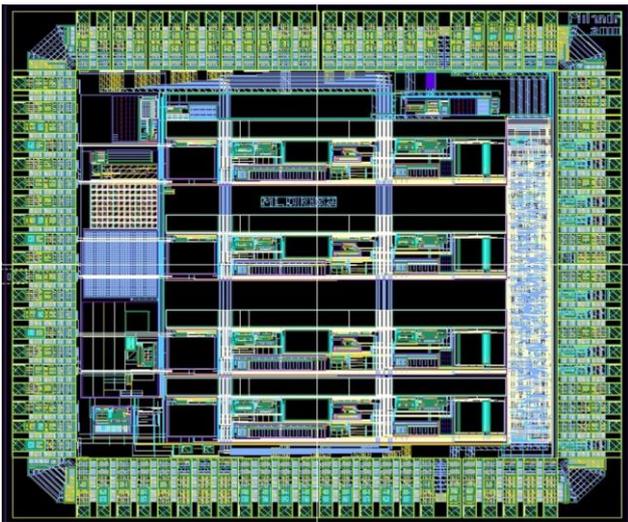


Рис. 6б. Топология исследуемого кристалла

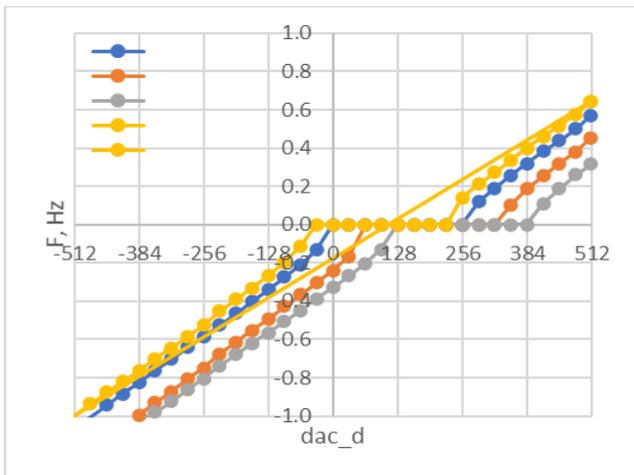


Рис. 7. Зависимость выходной частоты от кода ЦАП динамической калибровки

Точное измерение ширины мертвой зоны можно провести с помощью ЦАП калибровки динамического

смещения усилителя. На рис. 7 приведена зависимость выходного напряжения при заземленном входе от входного кода ЦАП динамической калибровки  $dac\_d$  для всех каналов одного из образцов ПНЧ. При измерении этой зависимости выходная частота  $F$  считалась равной нулю, если в течение 10 секунд на выходах ПНЧ не было зафиксировано ни одного выходного импульса.

Характерная ширина мертвой зоны равна примерно 200 кодам  $dac\_d$ , что соответствует эквивалентному диапазону входных напряжений  $|V_{in}| < 2$  мкВ. Это также соответствует выполнению условия  $|V_{in}| < V_{ref}/Gain_{OpAmp}$ . Следовательно, главной причиной возникновения мертвой зоны является конечный коэффициент усиления интегратора.

#### А. Интегральная нелинейность

Нелинейность преобразователя определяется как отклонение характеристики преобразования от ее линеаризации, приведенная к полной шкале преобразователя:

$$INL = \frac{F_{meas} - F_{lin}}{F_{min} - F_{max}}$$

Суммарно измерения проводились для нескольких образцов. Полученные графики INL приведены на рис. 8. Измеренная нелинейность не зависела от напряжения питания.

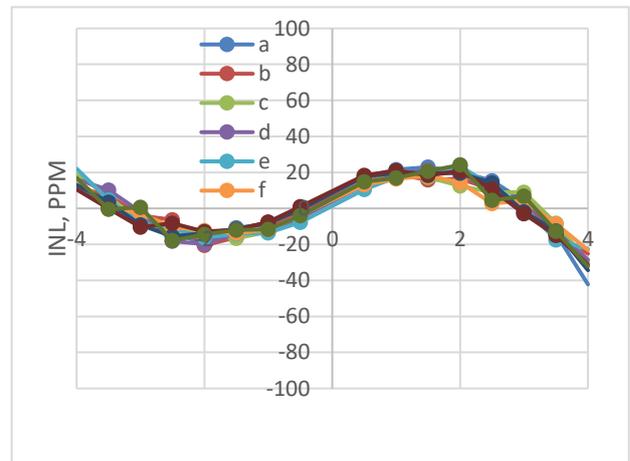


Рис. 8. Интегральная нелинейность каналов

Характерные графики INL ПНЧ для разработанного ПНЧ до и после калибровки приведены на рис. 9.

До калибровки отрицательного опорного напряжения, передаточная характеристика преобразователя имеет излом в нуле, что приводит к сильному ухудшению нелинейности. После калибровки наибольший вклад в нелинейность ОУ вносит зависимость коэффициента усиления ОУ от синфазной составляющей входного сигнала.

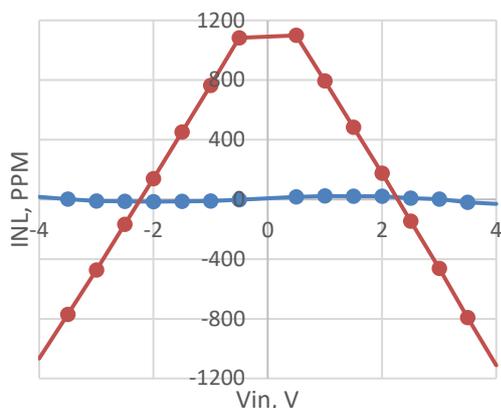


Рис. 9. Интегральная нелинейность канала (красным – до калибровки, синим - после)

#### VI. ЗАКЛЮЧЕНИЕ

Использование чопперной стабилизации и токовой калибровки нуля интегратора ПНЧ позволила обеспечить смещение нуля менее 0.1 Гц при коэффициенте преобразования 200 кГц/В, а дополнительная калибровка шкалы обеспечила нелинейность преобразования менее 30ppm.

## Self-Calibrating High-Precision VFC for Dual-Supply Sensor Systems

Y.M. Pavlyuk, I.A. Gureev, Y.V. Agrich, V.B. Lifshits

JSC ICC Milandr, yuriy.pavlyuk@phystech.edu

**Abstract** — A VLF architecture with internal calibration is proposed. The calibration improves the conversion accuracy by reducing the nonlinearity and the conversion scale error, as well as minimizing the zero offset. An important feature of the proposed calibration is that it is implemented with analog blocks used during normal converter operation. The proposed architecture was verified in silicon and measurements show a typical conversion nonlinearity of 30 ppm and a zero offset of less than 0.1 Hz at a conversion ratio of 200 kHz/V.

**Keywords** — VFC, chopper stabilization, offset calibration.

#### REFERENCES

[1] Voltage-to-Frequency Converters: CMOS Design and Implementation Cristina Azcona Murillo Published by Springer New York Mrz 2013 (2013)

#### ЛИТЕРАТУРА

- [1] Azcona Murillo C. Voltage-to-Frequency Converters: CMOS Design and Implementation // Springer, New York, 2013
- [2] Enz, C. C. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization / C. C. Enz and G. C. Temes // Proceedings of the IEEE. Nov. 1996. V. 84, №. 11, pp. 1584-1614
- [3] Nagy G. "Digital methods of offset compensation in 90nm CMOS operational amplifiers" / G. Nagy, D. Arbet and V. Stopjaková // 2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS). Karlovy Vary, 2013. pp. 124-127
- [4] Патент РФ № 2724989 Российская Федерация, МПК H03F 3/00. Кмоп усилитель с чоппер стабилизацией и способ калибровки: № 2019137419: заявл. 21.11.2019: опубл 29.06.2020 / Агрич Ю. В., Павлюк Ю. М., Лифшиц В. Б., Гуреев И. А.
- [5] Agrich Y. CMOS amplifier with Chopper Stabilization and Offset Calibration / Agrich Y., Lifshits V., Pavlyuk Y., Gureev I. // 2020 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus). 2020. pp. 2336-2339.

- [2] C. C. Enz and G. C. Temes, "Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization," in Proceedings of the IEEE, vol. 84, no. 11, pp. 1584-1614, Nov. 1996.1
- [3] G. Nagy, D. Arbet and V. Stopjaková, "Digital methods of offset compensation in 90nm CMOS operational amplifiers," 2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS), Karlovy Vary, 2013, pp. 124-127
- [4] Agrich Y. et al, "CMOS amplifier with Chopper Stabilization and Offset Calibration" (in Russian), RU Patent 2724989, June 29, 2020
- [5] Y. Agrich, V. Lifshits, Y. Pavlyuk, I. Gureev and D. Vorobyev, "CMOS amplifier with Chopper Stabilization and Offset Calibration," 2020 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus), 2020, pp. 2336-2339