

# Воздействие электростатического разряда на транзистор с учётом ёмкости посадочного места

А.А. Дроздова, И.И. Николаев, М.Е. Комнатнов

ФГБОУ ВО «Томский государственный университет систем управления и радиоэлектроники» (ТУСУР), г. Томск, anastasiya.drozdova.00@list.ru

**Аннотация** — Исследуется воздействие электростатического разряда (ЭСР) на силовые транзисторы, расположенные на печатной плате (ПП), с учётом ёмкости их посадочных мест и слоя припоя. Созданы квазистатические модели посадочных мест корпусов для поверхностного монтажа типоразмеров TO-220 и TO-263 для полевых транзисторов IRFZ46N и IRF4905SPbF соответственно. Выполнен расчёт ёмкостей посадочных мест с учётом слоя припоя на электродах транзистора и без него. На основе вычисленных ёмкостей, созданы схемотехнические модели посадочных мест корпусов, а также принципиальная электрическая схема воздействия ЭСР на транзистор. Представлены результаты моделирования воздействия ЭСР на транзисторы с учётом и без учёта ёмкости посадочных мест. Показано, что ёмкость посадочного места со слоем припоя влияет на значение пробивного напряжения подзатворного диэлектрика транзистора при воздействии ЭСР. Выявлено, что критичными уровнями напряжения для работоспособности транзисторов IRFZ46N и IRF4905SPbF являются 3 и 3,5 кВ, при которых происходит пробой подзатворного диэлектрика. Различие результатов моделирования и эксперимента составило не более 2%.

**Ключевые слова** — электромагнитная совместимость, электростатический разряд, электронные компоненты, транзистор, напряжение пробоя.

## I. ВВЕДЕНИЕ

Высокая чувствительность современных радиоэлектронных средств (РЭС) к воздействию электростатического разряда (ЭСР) приводит к возникновению в них необратимых и катастрофических отказов [1]. В основном компоненты и структура устройства в целом определяют устойчивость РЭС к воздействию ЭСР, а из результатов статистики [2], половина отказов РЭС вызвана влиянием воздействия ЭСР. Так, воздействие ЭСР оказывает существенное влияние на микроконтроллер (МК), и вызывает более 10 видов отказов (выключение, перезапуск, перезапись и считывание неправильных кодов и т.д.), основной причиной которых являются наведённые импульсные сигналы на проводники печатной платы (ПП) [3]. Выявлено, что последовательное воздействие импульсов ЭСР с амплитудой 6,4 кВ приводит к неработоспособности 33,4% МК, а с 6,5 кВ – 100% МК [4]. Наиболее чувствительны к воздействию ЭСР являются структуры типа металл-оксид-

полупроводник (МОП) [5], широко распространённые в интегральных схемах (ИС), носители зарядов которых имеют одинаковую полярность. Моделирование воздействия ЭСР на электроды силовых МОП-транзисторов показало, что пробой диэлектрика транзистора при воздействии ЭСР зависит от значения ёмкости затвор-исток и затвор-сток [6]. При этом быстродействие транзисторов зависит от наличия паразитных ёмкостей контактных площадок, областей перекрытия и металлизации ПП [7]. Заряженная ПП до потенциала порядка 100 В, с последующим воздействием ЭСР, может привести к серьёзным последствиям и оказать негативное влияние на работу компонента, вплоть до его отказа [8]. Влияние значений ёмкости ( $C_{пл}$ ) ПП на напряжение затвор-исток и, соответственно, на отказы, связанные с пробоем транзистора при воздействии ЭСР моделью заряженной ПП, в настоящее время активно исследуется. Выявлено [9], что увеличение значения  $C_{пл}$  приводит к уменьшению воздействующего напряжения, при котором происходит пробой подзатворного диэлектрика транзистора. Некорректная трассировка ПП и учёт паразитных параметров посадочных мест со слоем припоя на электродах компонентов, могут привести к более серьёзным последствиям, за счёт взаимных электромагнитных связей проводников ПП и оказать негативное влияние на работу РЭС в целом [10]. Кроме того, результаты моделирования распределения плотности тока и температуры припоя посадочного места конденсатора показали, что увеличение толщины слоя припоя на электродах приводит к уменьшению амплитуд пиковых значений плотности тока и температуры [11]. Таким образом, при проектировании РЭС целесообразно учитывать паразитную ёмкость посадочного места с учётом слоя припоя на электродах компонента и проводить экспериментальные исследования по воздействию ЭСР, но подобных исследований мало.

Целью работы является оценка воздействия ЭСР на припаянный к ПП транзистор с учётом ёмкости посадочного места и слоя припоя на электродах.

## II. ВЫЧИСЛЕНИЕ ЁМКОСТИ ПОСАДОЧНЫХ МЕСТ ТРАНЗИСТОРОВ

### A. Модели посадочных мест для расчёта ёмкостей

Выбраны полевые транзисторы IRFZ46N и IRF4095 SPbF *n*- и *p*-типа, которые применяются при проектировании различных силовых устройств (импульсные преобразователи, источники питания и пр.). Они выбраны с двумя типоразмерами TO-220 и TO-263 корпусов при их горизонтальном размещении на ПП. Используя схемотехнические модели корпусов и SPICE модели транзисторов, вычислены передаточные вольт-амперные характеристики (ВАХ) (рис. 1) в программе LTspice. Из рис. 1 видно, что они согласуются с представленными в технической документации (ТД) [12, 13].

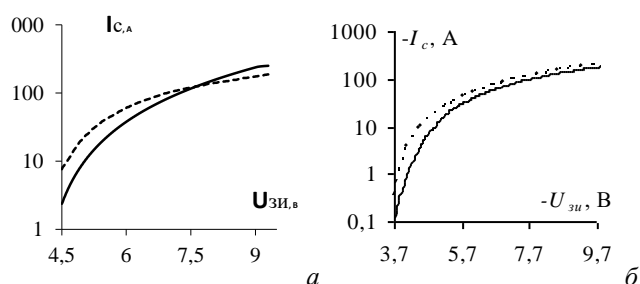


Рис. 1. Передаточные ВАХ транзисторов IRFZ46N (а) и IRF4095 SPbF (б), полученные в LTspice (—) и из ТД(- -)

Созданы квазистатические модели (рис. 2) по геометрическим параметрам, представленным в [12, 13]. Модели созданы с применением модуля «МOM3D» в ПО TALGAT [14]. Созданные модели позволяют легко изменять геометрические размеры и получать требуемые посадочные места для заданных типоразмеров корпусов транзисторов, с учётом и без учёта слоя припоя. Модели посадочных мест транзисторов созданы по максимальным размерам, указанным в ТД. В моделях учитывалась толщина ПП  $h = 1,6$  мм ( $\epsilon_r = 4,4$ ) и толщина посадочного места с учётом слоя припоя, которая вычислялась как:

$$t = t_\phi + t_n + t_n, \quad (1)$$

где  $t_\phi$  – толщина фольги ПП в месте расположения посадочного места без учёта слоя припоя ( $t_\phi = 35$  мкм),  $t_n$  – толщина пайки (при скелетной пайке  $t_n = 200$  мкм),  $t_n$  – толщина электродов транзистора ( $t_n = 500$  мкм для указанных корпусов).

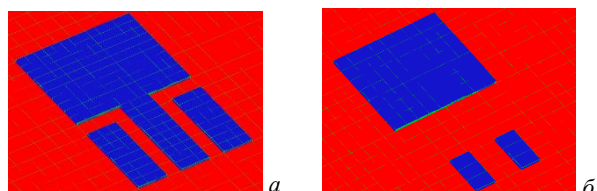


Рис. 2. Квазистатические модели посадочных мест для транзисторов IRFZ46N (а) и IRF4095 SPbF (б)

### B. Вычисление значений ёмкостей посадочных мест

На основе созданных квазистатических моделей, вычислены коэффициенты матриц электростатической индукции, с помощью которых вычислены матрицы ёмкостей (таблица 1).

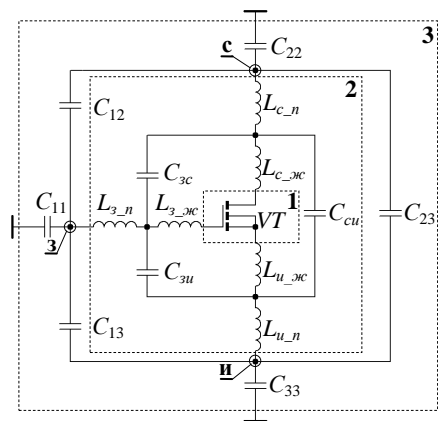
Таблица 1

Ёмкости посадочных мест для корпусов транзисторов IRFZ46N (TO-220) и IRF4095 SPbF (TO-263) с учётом и без учёта слоя припоя

Модель	C, фФ
IRFZ46N	$\begin{bmatrix} 422,3 & 115,1 & 4,1 \\ 115,1 & 5739,7 & 115,1 \\ 4,1 & 115,1 & 422,3 \end{bmatrix}$
IRFZ46N (C учётом слоя припоя)	$\begin{bmatrix} 450,4 & 196,8 & 6,6 \\ 196,8 & 5877,8 & 196,8 \\ 6,6 & 196,8 & 450,4 \end{bmatrix}$
IRF4095 SPbF	$\begin{bmatrix} 399,2 & 6,1 & 10,8 \\ 6,1 & 3287 & 6,1 \\ 10,8 & 6,1 & 399,2 \end{bmatrix}$
IRF4095 SPbF (C учётом слоя припоя)	$\begin{bmatrix} 434,8 & 13,9 & 23,5 \\ 13,9 & 3395 & 13,9 \\ 23,5 & 13,9 & 434,8 \end{bmatrix}$

Из таблицы 1 видно, что с учётом слоя припоя на ПП для IRFZ46N коэффициенты матрицы  $C_{11}(C_{33})$  и  $C_{22}$ , соответствующие собственным ёмкостям затвор (исток) и сток – изменились незначительно (менее 7%). Однако, значения паразитных ёмкостей  $C_{12}(C_{21})$  и  $C_{32}(C_{23})$ , соответствующие паразитным ёмкостям затвор-сток и сток-исток, увеличились в 1,7 раза. Значение  $C_{13}(C_{31})$ , соответствующее паразитной ёмкости затвор-исток (исток-затвор), увеличилось в 1,6 раза. При этом для IRF4095 SPbF учёт слоя припоя на электродах транзистора приводит к незначительному изменению (менее 9%) значений диагональных элементов матрицы, но увеличению в 2,3 раза паразитных  $C_{12}(C_{21})$ ,  $C_{32}(C_{23})$  и  $C_{13}(C_{31})$ . Значения  $C_{22}$  для корпуса IRFZ46N в 1,7 раза больше, чем для IRF4095 SPbF, а  $C_{13}(C_{31})$  в 3,6 раза меньше, что связано с конструктивной особенностью транзистора. Из этого следует, что наибольшие изменения будут у паразитных ёмкостей затвор-сток и сток-исток для обоих транзисторов.

Используя результаты вычисленных значений ёмкостей посадочных мест транзисторов (таблица 1), созданы схемотехнические модели посадочных мест транзисторов, учитывающие слой припоя и ёмкостную связь посадочного места, которые могут быть учтены при моделировании воздействия ЭСР. На рис. 3а представлена схемотехническая модель, которая включает сам транзистор 1, его корпус 2 и посадочное место 3. На рис. 3б представлены SPICE модели транзисторов IRFZ46N и IRF4095 SPbF.



```
.model IRFZ46N VDMOS(Rg=2.0 Vto=4 Rd=3.8m Rs=0.0m Rb=6.0m Kp=19 Cgdmax=3n
Cgdmn=0.01n Cgs=1.20n Cjo=0.9n Is=0.5p tt=67n ksubthres=.1
mfg=International_Rectifier Vds=55 Ron=12.8m Qg=72n)

.SUBCKT irf4905slpbf 1 2 3 M1 9 7 8 9 MM L=100u W=100u
.MODEL MM FPMOS LEVEL=1 IS=1e-32 VTO=-3.97259 LAMBDA=0 KP=26.9225
CGSO=3.0512e-05 CGDO=1e-11 RS 8 3 0.0102272 D1 1 3 MD
.MODEL MD D IS=1.94089e-08 RS=0.00286204 N=1.32392 BV=55 IBV=0.00025 EG=1
XTI=4 TT=1e-07 CJO=3.17458e-09 VJ=1.30108 M=0.464932 FC=0.5
RDS 3 1 1e+07 RD 9 1 0.0001 RG 2 7 5.01762 D2 5 4 MD1
.MODEL MD1 D IS=1e-32 N=50 CJO=3.59776e-09 VJ=0.682035 M=0.560604 FC=1e-08
D3 5 0 MD2
.MODEL MD2 D IS=1e-10 N=0.4 RS=3e-06 RL 5 10 1
FI2 7 9 VF12 -1 VF12 4 0 0 EV16 10 0 9 7 1 CAP 11 10 7.39273e-09 FI1 7 9
VF11 -1 VF11 11 6 0 RCAP 6 10 1 D4 6 0 MD3
.MODEL MD3 D IS=1e-10 N=0.4
.ENDS irf4905slpbf
.SUBCKT irf4905slpbf 3 0
.ENDS irf4905slpbf]
```

Рис. 3. Схематехническая модель транзистора с посадочным местом и учётом слоя припоя (а) и её SPICE модель для транзисторов IRFZ46N и IRF4095 SPbF (б)

### III. МОДЕЛИРОВАНИЕ ВОЗДЕЙСТВИЯ ЭСР

#### A. Модель имитатора ЭСР

Для моделирования воздействия ЭСР на транзистор, выбрана схематехническая модель имитатора ЭСР (рис. 4а) [15]. Её корректность подтверждена результатами экспериментальных исследований [15] и стандартом [16] при напряжении 4 кВ. Используя её, вычислены формы тока на выходе (рис. 4б) при изменении напряжения от 2 до 8 кВ.

#### B. Результаты моделирования воздействия ЭСР на транзисторы

На основе схематехнических моделей имитатора ЭСР (рис. 4а) и посадочных мест транзисторов (рис. 3) создана полная схема (рис. 5а) и её SPICE модель (рис. 5б) для вычисления амплитуды воздействующего напряжения ЭСР на транзистор. Кроме того, в модели и схеме учитывается паразитная ёмкость ПП ( $C_{ПП}$ ), которая зависит от площади металлизации, коэффициента заполнения печатными проводниками и размеров самой ПП, а сопротивления  $R_1$  и  $R_2$  необходимы для выравнивания потенциалов выводов транзистора.

Выполнено моделирование воздействия ЭСР на транзистор с учётом и без учёта ёмкости посадочного места, при  $C_{ПП} = 220$  пФ. Ёмкость  $C_{ПП}$  вычислена для реальной ПП, изготовленной для экспериментального

исследования. На рис. 6 представлены зависимости напряжений затвор-исток от напряжения ЭСР.

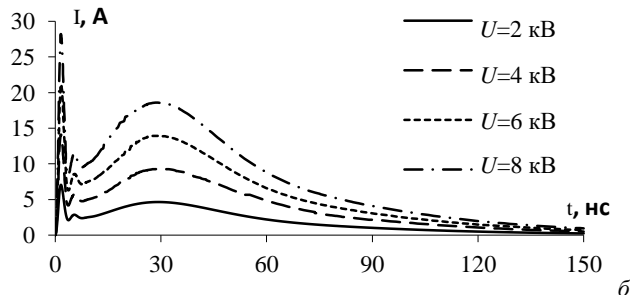
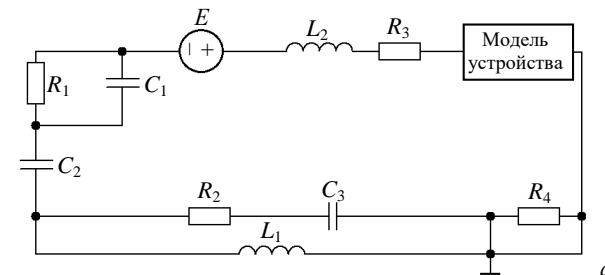
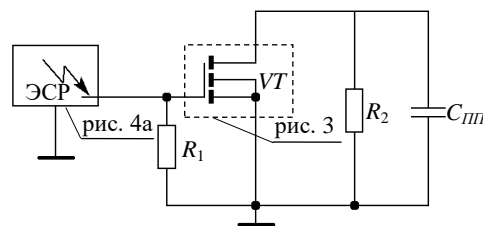


Рис. 4. Принципиальная схема имитатора ЭСР (а) и формы тока на его выходе при напряжениях 2–8 кВ (б)



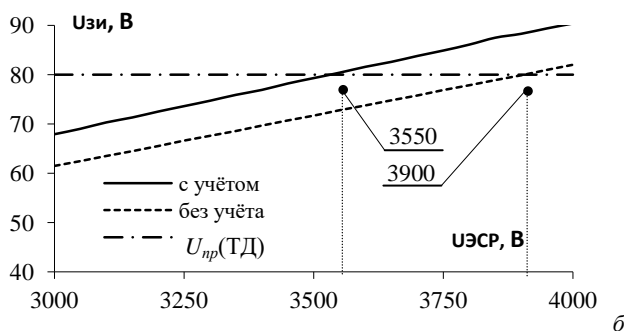
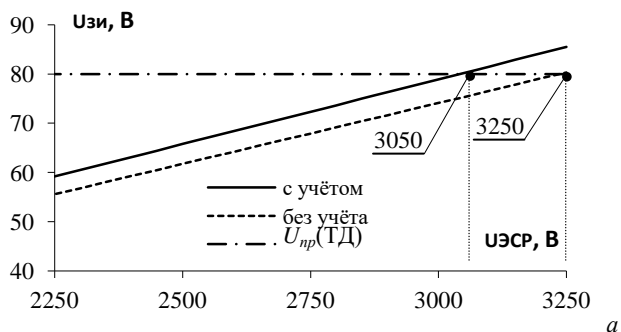
```
XZ1 N004 0 esd_gun
R1 N004 0 47k
C1 0 N001 220p
L2 N004 N005 1000p
L3 N005 N006 0.001p
L4 N003 N002 60p
L5 N002 N001 240p
L6 N009 N007 0.001p
L7 0 N009 1300p
C3 N002 N005 65f
C5 N005 N009 65f
C6 N002 N009 95f
R2 N001 0 1k
C2 N010 N001 450.4f
C4 N001 0 5877.8f
C7 N010 0 450.4f
M2 N003 N006 N007 N007
C8 N001 N008 196.8f
C9 N008 0 6.6f
C10 N001 0 196.8f

.SUBCKT esd_gun ESD GROUND
RL N004 ESD 2
Ltip N001 N004 0.152uH
Cg 0 N006 18.2pF
Lg 0 N005 2.7uH
Rg N006 N005 50
Cgun N003 N005 150pF
Cprs N002 N003 2.75pF
Rgun N002 N003 330
VT N001 N002 PULSE(0 -3950 0 1n 1n 300n)
RL GROUND 0 0.0001
.ENDS esd_gun
.MODEL NMOS NMOS
.LIB
C:\Users\User\AppData\Local\LTspiceXVII\lib\cm
p\standard.mos
.PARAM UESR={4000}
.TRAN 100n
.END
```

Рис. 5. Принципиальная электрическая схема воздействия ЭСР на транзистор (а) и её SPICE модель (б)

Согласно [17] напряжение пробоя ( $U_{пр}$ ) подзатворного диэлектрика транзисторов серии IRF составляет 80 В. Из рис. 6а видно, что для транзистора IRFZ46N без учёта ёмкости посадочного места пробой происходит при воздействии ЭСР с напряжением 3,25 кВ, а с его учётом – 3,05 кВ. Для транзистора IRF4095 SPbF без учёта ёмкости посадочного места пробой происходит при воздействии ЭСР с напряжением 3,9 кВ, а с его учётом – 3,55 кВ. Таким образом, для транзистора IRFZ46N чувствительность к ЭСР увеличилась на 6,2%, а для IRF4095 SPbF – на 9%. Результаты моделирования воздействия ЭСР на полевые транзисторы с учётом ёмкости посадочных

мест указывают на то, что посадочное место оказывает существенное влияние на значение воздействующего напряжения ЭСР, при котором происходит пробой транзистора.



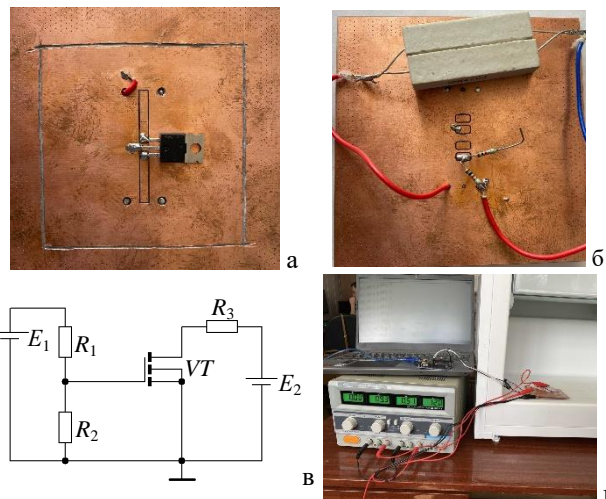
**Рис. 6. Зависимости напряжений затвор-исток от напряжения ЭСР с учётом и без учёта ёмкости посадочного места для IRFZ46N (а) и IRF4095 SPbF (б)**

#### IV. ЭКСПЕРИМЕНТ

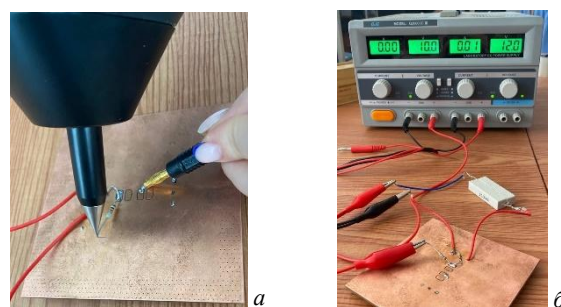
Для подтверждения результатов моделирования проведён натурный эксперимент по воздействию ЭСР на транзисторы IRFZ46N и IRF4095 SPbF. Для этого создан макет ППП с установленным на ней транзистором IRFZ46N (IRF4905S) (рис. 7а, б). Макет содержит делитель напряжения  $R_1 = R_2 = 1$  кОм в цепи затвор-исток, а в цепь стока транзистора подключались два параллельно соединённых резистора ( $R = 47$  Ом) с общим сопротивлением  $R_3 = 23,5$  Ом и суммарной мощностью 20 Вт (рис. 7в). В качестве источника питания выбран двухканальный лабораторный блок питания QJE (модель QJ5003С III) (рис. 7г).

Используя созданный макет и имитатор ЭСР ONYX 30, выполнено воздействие ЭСР на транзисторы IRFZ46N и IRF4095 SPbF (рис. 8а). Измерения передаточных ВАХ (рис. 8б) проводились после постепенного увеличения амплитуды воздействующего напряжения ЭСР от 1 до 3 кВ, с шагом 0,5 кВ. Экспериментальное исследование проведено для двух групп из трёх одинаковых транзисторов IRFZ46N и IRF4095 SPbF в корпусах ТО-220 и ТО-263.

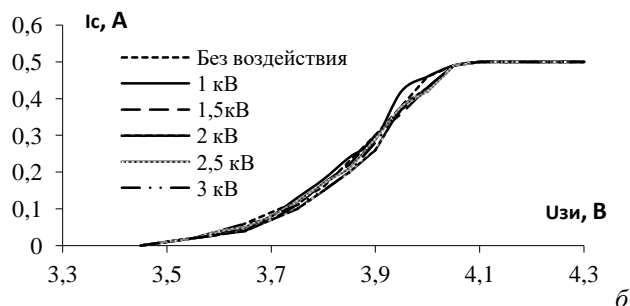
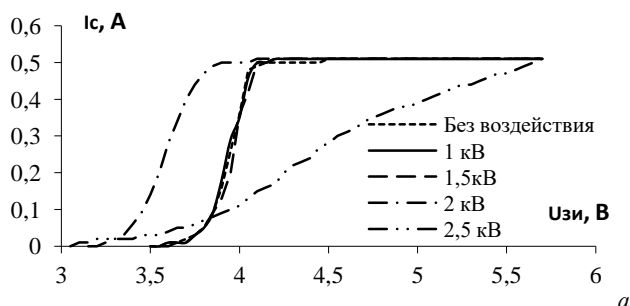
Результаты измерения передаточных ВАХ для транзисторов IRFZ46N и IRF4095 SPbF приведены на рис. 9.



**Рис. 7. Макет ППП с видами сверху (а) и снизу (б), его принципиальная схема (в) и лабораторная установка (г) для измерения передаточной ВАХ**



**Рис. 8. Экспериментальная установка (а) и результат измерения ВАХ (б) после воздействия ЭСР с амплитудой напряжения 3 кВ для транзистора IRFZ46N**



**Рис. 9. Измеренные передаточные ВАХ транзисторов IRFZ46N (а) и IRF4095 SPbF (б) после воздействия ЭСР**

Из рис. 9а видно, что для транзистора IRFZ46N воздействие ЭСР с амплитудой напряжения 1 и 1,5 кВ

не оказывает влияния на работоспособность транзистора. При воздействии ЭСР с амплитудой напряжения 2 и 2,5 кВ, ВАХ изменяет свой характер, при этом транзистор переходит в активный режим работы при значениях напряжений вблизи  $U_{зи} = 3,2$  В. При воздействии ЭСР с амплитудой напряжения 3 кВ произошёл пробой подзатворного диэлектрика и транзистор перестал функционировать. Для транзистора IRF4095 SPbF воздействие ЭСР с амплитудой напряжения от 1 до 3 кВ не оказывало вредоносного влияния (рис. 9б). Однако, при воздействии с амплитудой 3,5 кВ происходил пробой подзатворного диэлектрика и транзистор не функционировал.

Таким образом, результаты эксперимента согласуются с результатами моделирования. Так, при моделировании пробой подзатворного диэлектрика транзисторов IRFZ46N и IRF4095 SPbF происходит при воздействии ЭСР с амплитудой напряжения 3,05 кВ и 3,55 кВ, а случае эксперимента – 3 кВ и 3,5 кВ, соответственно. Таким образом, различие результатов моделирования и эксперимента составило 0,05 кВ (менее 2%).

## V. ЗАКЛЮЧЕНИЕ

Выполнено исследование воздействия ЭСР на силовые транзисторы, расположенные на ПП, с учётом ёмкости их посадочных мест. Созданы модели посадочных мест полевых транзисторов для корпусов ТО-220 и ТО-263. Данные модели могут быть использованы для различных транзисторов с заданными типоразмерами корпусов. Выполнен расчёт ёмкостей посадочных мест с учётом слоя припоя на электродах транзистора и без него. На основе вычисленных ёмкостей, созданы схематические модели посадочных мест корпусов, а также принципиальная электрическая схема воздействия ЭСР на транзистор. Выполнено моделирование воздействия ЭСР на транзисторы с учётом ёмкости их посадочных мест. Показано, что ёмкость посадочного места влияет на величину пробивного напряжения транзистора при воздействии ЭСР. Установлено, что для транзистора IRFZ46N напряжение, при котором происходит пробой, уменьшается на 200 В, а для IRF4095 SPbF – на 350 В, что необходимо учитывать на стадии проектирования. Экспериментальные исследования по воздействию ЭСР показали, что критическими уровнями напряжения для работоспособности транзисторов являются 3 и 3,5 кВ, при которых происходит пробой подзатворного диэлектрика. Различие результатов моделирования и эксперимента составило 0,05 кВ. Выявлено, что для транзистора IRFZ46N при амплитуде ЭСР 2 и 2,5 кВ транзистор работоспособен, но изгиб передаточной ВАХ смещается в область более низких (в 1,15 раза) напряжений, что может привести к смещению его рабочей точки после воздействия ЭСР, аналогичное поведение передаточной ВАХ может наблюдаться для транзистора IRF4095 SPbF при воздействии ЭСР с диапазоном амплитуд 3–3,5 кВ.

## ПОДДЕРЖКА

Работа выполнена при финансовой поддержке Российского научного фонда проект №19-79-10162.

## ЛИТЕРАТУРА

- [1] Кечиев Л.Н., Пожидаев Е.Д. Защита электронных средств от воздействия статического электричества. Москва, 2005. 352 с.
- [2] Lin N., Liang Y., Wang P. Evolution of ESD process capability in future electronic industry // 15th Int. conf. on electronic packaging technology. 2014. P. 1556–1560.
- [3] Xijun Z., Zhancheng W., Xuejun S., Wenwu S. Study on effect experiment of ESD EMP to single chip microcontroller // IEEE Int. Symp. on Microwave, Antenna, Propagation and EMC Tech. 2005. P. 631–634.
- [4] Алексеев В.Ф., Силков Н.И., Пискун Г.А., Пикулик А.Н. Методика испытания микроконтроллеров на чувствительность к электростатическим разрядам // Электроника, радиофизика, радиотехника, информатика. 2011. №5(59). С. 5–11.
- [5] Горлов М.И., Андреев А.В., Воронцов И.В. Воздействие электростатических зарядов на изделие полупроводниковой электроники и радиоэлектронной аппаратуры. Воронеж: Изд. Воронежского государственного университета. 1997. 160 с.
- [6] Konstantinov U.A., Pozhidaev E.D., Tumkovskiy S.R. Investigation of electrostatic discharge effect on high-power MOSFET-transistors considering the influence of PCB // Int. seminar on electron devices design and production (SED). 2019.
- [7] Структуры интегральных МОП-транзисторов. URL: <https://helpiks.org/7-69025.html> (дата обращения: 11.10.2021).
- [8] White paper 2: A case for lowering component level CDM ESD specifications and requirements, industry council on ESD target levels. 2010. 173 p.
- [9] Константинов Ю.А., Горланов Е.С., Пожидаев Е.Д., Тумковский С.Р. Компьютерное моделирование воздействия электростатических разрядов на мощные МОП-транзисторы с учетом влияния ёмкости печатной платы // Системный администратор. 2018. №9 (190). С. 84–89.
- [10] Комнатнов М.Е., Почувев М.И. Предварительный анализ причин аномальной работы автогенератора Пирса // Научно-техническая конференция молодых специалистов ОАО «ИСС». 2014. С. 90–92.
- [11] Z. Zhao., Liu Y., Jia K., Wang G., Ge Q. The numerical investigation of influence for shape-parameters to the current carrying capacity of solder joints in the CuCGA // 17th Int. Conf. on Electronic Packaging Technology (ICEPT). 2016. P. 656–660.
- [12] IRFZ46NPbF, HEXFET Power MOSFET. URL: [https://www.infineon.com/dgdl/Infineon-IRFZ46N-DataSheet-v01\\_01-EN.pdf?fileId=5546d462533600a40153563b734b2220](https://www.infineon.com/dgdl/Infineon-IRFZ46N-DataSheet-v01_01-EN.pdf?fileId=5546d462533600a40153563b734b2220) (дата обращения: 21.10.2021).
- [13] IRF4905SPb, HEXFET Power MOSFET. URL: [https://alltransistors.com/adv/pdfdatasheet\\_international\\_rectifier/irf4905lpbf\\_irf4905spbf.pdf](https://alltransistors.com/adv/pdfdatasheet_international_rectifier/irf4905lpbf_irf4905spbf.pdf) (дата обращения: 21.10.2021).
- [14] Куксенко С.П., Заболоцкий А.М., Мелкозеров А.О. Новые возможности системы моделирования электромагнитной совместимости TALGAT // Доклады ТУСУР. 2015. Т. 36. №2. С. 45–50.
- [15] Yousaf J., Shin J., Lee H., Nah W. Efficient circuit and EM model of electrostatic discharge generator // IEEE Int. symp. on electromagn. compat. and signal/power integrity (EMCSI). 2017. P. 164–168.
- [16] ГОСТ Р 51317.4.2-2010 (МЭК 61000-4-2:2008) Совместимость технических средств электромагнитная.

# Electrostatic Discharge Effect Exposure on the Transistor in Consideration of Seat Capacitance

A.A. Drozdova, I.I. Nikolaev, M.E. Komnatov

FSFI HE «Tomsk State University of Control Systems and Radioelectronics» (TUSUR),  
Tomsk, anastasiya.drozdova.00@list.ru

**Abstract** — This paper investigates the effect exposure of electrostatic discharge (ESD) on power transistors located on a printed circuit board (PCB) when the capacitance of the seat and solder layers are taken into account. To surface-mount the field-effect transistors IRFZ46N and IRF4905SPbF, we developed quasi-static models for mounting seats of TO-220 and TO-263 sizes, respectively. The capacitances of the seats were calculated with and without taking into account the solder layer on the transistor electrodes. Based on the calculated capacitances, we also developed a circuit diagram of ESD effect exposure on the transistor. The results are presented with and without taking into account the seat capacitance. The capacitance of the seat with a solder layer was shown to affect the value of the breakdown voltage of the gate dielectric when the transistor is exposed to ESD. It was found that the critical voltage levels for the IRFZ46N and IRF4905SPbF transistors to perform well are 3 and 3.5 kV, at which the gate dielectric breakdown occurs. The difference between the simulation and experimental results was no more than 2%.

**Keywords** — electromagnetic compatibility, electrostatic discharge, electronic components, transistor, breakdown voltage.

## REFERENCES

- [1] Kechiyev L.N., Pozhidayev Ye.D. Zashchita elektronnykh sredstv ot vozdeystviya sticheskogo elektrichestva (Protection of electronic means from the effects of static electricity). Moskva, 2005. 352 s.
- [2] Lin N., Liang Y., Wang P. Evolution of ESD process capability in future electronic industry // 15th Int. conf. on electronic packaging technology. 2014. P. 1556–1560.
- [3] Xijun Z., Zhancheng W., Xuejun S., Wenwu S. Study on effect experiment of ESD EMP to single chip microcontroller // IEEE Int. Symp. on Microwave, Antenna, Propagation and EMC Tech. 2005. P. 631–634.
- [4] Alekseyev V.F., Silkov N.I., Piskun G.A., Pikulik A.N. Metodika ispytaniya mikrokontrollerov na chuvstvitel'nost' k elektrostatcheskim razryadam (Methodology for testing microcontrollers for sensitivity to electrostatic discharges) // Elektronika, radiofizika, radiotekhnika, informatika. 2011. №5(59). S. 5–11.
- [5] Gorlov M.I., Andreyev A.V., Vorontsov I.V. Vozdeystviye elektrostatcheskikh zaryadov na izdeliye poluprovodnikovoy elektroniki i radioelektronnoy apparatury (The impact of electrostatic charges on the product of semiconductor electronics and radio-electronic equipment). Voronezh: Izd. Voronezhskogo gosudarstvennogo universiteta. 1997. 160 s.
- [6] Konstantinov U.A., Pozhidaev E.D., Tumkovskiy S.R. Investigation of electrostatic discharge effect on high-power MOSFET-transistors considering the influence of PCB // Int. seminar on electron devices design and production (SED). 2019.
- [7] Struktury integral'nykh MOP-tranzistorov (Structures of integrated MOSFETs). URL: <https://helpikis.org/7-69025.html> (access date: 11.10.2021).
- [8] White paper 2: A case for lowering component level CDM ESD specifications and requirements, industry council on ESD target levels. 2010. 173 p.
- [9] Konstantinov YU.A., Gorlanov Ye.S., Pozhidayev Ye.D., Tumkovskiy S.R. Komp'yuternoye modelirovaniye vozdeystviya elektrostatcheskikh razryadov na moshchnyye MOP-tranzistory s uchedom vliyaniya yomkosti pechatnoy platy (Computer simulation of the effect of electrostatic discharges on high-power MOS transistors, taking into account the influence of the capacitance of the printed circuit board) // Sistemnyy administrator. 2018. №9 (190). S. 84–89.
- [10] Komnatov M.Ye., Pochuyev M.I. Predvaritel'nyy analiz prichin anomal'noy raboty avtogeneratora Pirsas (Preliminary analysis of the reasons for the abnormal operation of Pierce's autogenerator) // Nauchno-tehnicheskaya konferentsiya molodykh spetsialistov OAO «ISS». 2014. S. 90–92.
- [11] Z. Zhao., Liu Y., Jia K., Wang G., Ge Q. The numerical investigation of influence for shape-parameters to the current carrying capacity of solder joints in the CuCGA // 17th Int. Conf. on Electronic Packaging Technology (ICEPT). 2016. P. 656–660.
- [12] IRFZ46NPbF, HEXFET Power MOSFET URL: [https://www.infineon.com/dgdl/Infineon-IRFZ46N-DataSheet-v01\\_01-EN.pdf?fileId=5546d462533600a40153563b734b2220](https://www.infineon.com/dgdl/Infineon-IRFZ46N-DataSheet-v01_01-EN.pdf?fileId=5546d462533600a40153563b734b2220) (access date: 21.10.2021).
- [13] IRF4905SPb, HEXFET Power MOSFET. URL: [https://alltransistors.com/adv/pdfdatasheet\\_international\\_rectifier/irf4905lpbf\\_irf4905spbf.pdf](https://alltransistors.com/adv/pdfdatasheet_international_rectifier/irf4905lpbf_irf4905spbf.pdf) (access date: 21.10.2021).
- [14] Kuksenko S.P., Zabolotskiy A.M., Melkozherov A.O. Novyye vozmozhnosti sistemy modelirovaniya elektromagnitnoy sovместimosti TALGAT (New possibilities of the TALGAT electromagnetic compatibility modeling system) // Doklady TUSUR. 2015. T. 36. №2. S. 45–50.
- [15] Yousaf J., Shin J., Lee H., Nah W. Efficient circuit and EM model of electrostatic discharge generator // IEEE Int. symp. on electromagn. compat. and signal/power integrity (EMCSI). 2017. P. 164–168.
- [16] IEC 61000-4-2. Testing and measurement techniques – Electrostatic discharge immunity test. 2008. 129 p.
- [17] International rectifier. – ESD testing of MOS gated power transistors. Application note AN-986.