

Самодвойственный контроль комбинационных схем с применением кодов Хэмминга

Д. В. Ефанов, Т. С. Погодина

Российский университет транспорта, Москва

TrES-4b@yandex.ru, pogodina-ts@mail.ru

Аннотация — Предлагается «базовая» структура для организации контроля вычислений на выходах комбинационных схем по классическим кодам Хэмминга с дополнительным контролем самодвойственности каждой контрольной функции. Для этого в схеме встроенного контроля применен кодер классического кода Хэмминга с $m=4$ информационными разрядами, позволяющий производить самодвойственное сжатие сигналов с последующим контролем вычислений. В работе приводятся некоторые результаты моделирования самодвойственных устройств, получаемых по предлагаемой структуре организации схемы встроенного контроля. Представленный способ организации схем встроенного контроля может эффективно применяться при синтезе самодвойственных устройств с большим количеством выходов с выделением групп по четыре выхода в каждой, синтезом отдельных схем встроенного контроля и их дальнейшей совместной оптимизацией для снижения показателей структурной избыточности.

Ключевые слова — контроль вычислений на выходах комбинационных устройств; контроль самодвойственности; самодвойственное сжатие сигналов; контроль вычислений по кодам Хэмминга.

I. ВВЕДЕНИЕ

Контроль вычислений в блоках и узлах устройств автоматики и вычислительной техники может быть организован разнообразными методами: применением методов кратного резервирования, использованием помехозащищенных и помехоустойчивых кодов, проверкой принадлежности формируемых функций заранее определенным особым классам булевых функций и пр. [1 – 5].

Остановимся на рассмотрении организации контроля вычислений комбинационными схемами автоматики с применением кодовых методов и соответствия вычисляемых функций классу самодвойственных булевых функций [6]. Булева функция $f(x_1, x_2, \dots, x_i)$ является самодвойственной, если выполняется равенство:

$$f(x_1, x_2, \dots, x_i) = \overline{f(\overline{x_1}, \overline{x_2}, \dots, \overline{x_i})}.$$

Самодвойственные функции имеют противоположные значения на ортогональных по всем входным переменным кодовым комбинациям. Эту

особенность можно эффективно использовать при организации схем встроенного контроля (СВК) для устройств автоматики и вычислительной техники (как с памятью, так и без таковой).

Одной из первых работ, в которых обращается внимание на возможности использования особых классов булевых функций для контроля вычислений, является статья [7]. В работе [8] особенности самодвойственных функций предлагается использовать при реализации дублированных устройств с восстановлением методом инвертирования данных. Доказано, что полностью определенный конечный автомат будет самодвойственным, если самодвойственной будет его комбинационная часть, приводятся самодвойственные реализации триггеров. В [9] предлагается структура организации СВК для комбинационных схем, основанная на контроле самодвойственности вычисляемых функций при реализации импульсного режима работы и приводятся методы синтеза самодвойственных устройств. В эксперименте с контрольными комбинационными схемами [10, 11] показана эффективность такой организации контроля вычислений. В среднем для выборки контрольных схем получена величина 0,16 % необнаруживаемых на 1000 парах псевдослучайных входных комбинаций ошибок путем самодвойственного контроля, что характеризует практически самопроверяемое устройство в рабочем режиме функционирования. В [12] данный подход развивается для формирования самодвойственной функции паритета в СВК и предлагается структура самодвойственного контроля вычислений по паритету. В [13] идея такого контроля развивается и предлагается структура, где каждый выход комбинационной схемы преобразуется в самодвойственный – реализуется структура самодвойственного дублирования. Также рассмотрен ряд модифицированных структур с использованием разнообразных комбинаций сверток по модулю $M=2$ для сигналов с рабочими выходами объекта диагностирования. Работа [14] посвящена изложению метода преобразования самодвойственных устройств в устройства, являющиеся еще и монотонными (имеющими монотонные функции), что направлено на улучшение обнаруживающих характеристик метода. В [15] описаны самодвойственные схемы с памятью и организация контроля вычислений в них. Результаты

исследований обобщены и представлены в трех монографиях [2, 16, 17].

Контроль самодвойственности вычисляемых функций можно использовать совместно с контролем принадлежности формируемых кодовых векторов на наблюдаемых выходах заранее выбранным равномерным блочным кодам. Такой подход описан в [18] при использовании так называемого способа логической коррекции (логического дополнения [19, 20]) при организации СВК. В данных работах предложено рассматривать применение равновесных кодов « r из $2r$ » с таким дополнением рабочих функций, при котором на ортогональных комбинациях по всем переменным формируются противоположные сигналы, что как раз и характеризует самодвойственные функции. Далее авторами данной работы развивается предложенный подход в сочетании с различными схемотехническими приемами, например, с использованием разнообразных схем жатия сигналов [21, 22].

Известно [8, 16], что ряд типовых цифровых устройств являются самодвойственными устройствами – устройствами, на выходах которых формируются самодвойственные булевы функции. К таким устройствам, например, относятся полные сумматоры и кодеры некоторых кодов. В данной работе предлагается использовать для контроля вычислений по двум диагностическим параметрам коды Хэмминга, кодеры которых при определенных значениях числа информационных разрядов являются самодвойственными.

II. Коды ХЭММИНГА С САМОДВОЙСТВЕННЫМИ КОНТРОЛЬНЫМИ ФУНКЦИЯМИ

Коды Хэмминга являются систематическими кодами, которые строятся с использованием линейных логических операций. Они являются самокорректирующимися и позволяют автоматически исправлять любые однократные ошибки. Кроме того, они также обнаруживают одно- и двукратные ошибки. Коды Хэмминга могут эффективно применяться при синтезе отказоустойчивых и самопроверяемых цифровых устройств [23 – 25]. В ряде работ [26 – 28] исследованы обнаруживающие характеристики кодов Хэмминга при применении их в процессе синтеза самопроверяемых устройств. Исследования показывают, что можно их применить при организации СВК по двум диагностическим параметрам, что будет показано далее.

Коды Хэмминга, далее обозначим их как H_m -коды, где m – количество информационных разрядов, строятся с использованием следующего правила. Значение контрольного разряда g_i , $i \in \{1, 2, \dots, k\}$, определяется как свертка по модулю $M=2$ тех информационных разрядов, в двоичном эквиваленте десятичных номеров которых на i -ой позиции, начиная с младшего разряда, стоит единица. Позиции же в кодовых словах, соответствующие числам 2^i , $i \in \{1, 2, \dots, k\}$, отведены под контрольные разряды.

Число контрольных разрядов для заданного значения числа m определяется как ближайшее целое, удовлетворяющее неравенству: $m + 1 \leq 2^k - k$.

Все разряды кода Хэмминга описываются с применением операции свертки по модулю $M=2$ (операции XOR). При этом может быть четное или нечетное количество переменных в функциях, описывающих информационные разряды, что определяется общим их количеством m .

Свойство 1. *Линейная функция является самодвойственной только при нечетном числе аргументов.*

Покажем справедливость данного положения. Как было отмечено ранее, функция является самодвойственной, если

$$f(x_1, x_2, \dots, x_t) = \overline{f(\overline{x_1}, \overline{x_2}, \dots, \overline{x_t})}$$
. Предположим, q есть число аргументов в функции. При этом q_0 – число нулевых аргументов, а q_1 – число единичных аргументов. Ясно, что $q = q_0 + q_1$.

Рассмотрим случай, когда q – четное число. Тогда существует два варианта. Первый, когда q_0 четно. Соответственно четно и q_1 . При инвертировании всех аргументов четность числа единиц не нарушится. Следовательно, функция примет точно такое же значение, что и на не инвертированных аргументах. Второй вариант – когда q_0 нечетно. Нечетным будет и q_1 в таком случае. Инвертирование всех аргументов приведет к тому, что число единиц останется нечетным. Функция не поменяет своего значения. Случай, когда q четно, описывает не самодвойственные функции.

Рассмотрим теперь случай, когда q является нечетным числом. Тогда также существует два варианта. Первый – когда q_0 четно и q_1 нечетно. Второй – наоборот. При инвертировании всех аргументов четность числа единиц нарушится. Отсюда следует, что функция примет противоположное значение при инвертировании всех аргументов. Таким образом, случай, когда q нечетно, характеризует как раз самодвойственные функции. ■

Свойство 2. *Кодер H_4 -кода является самодвойственным устройством.*

Получим функции кодера H_4 -кода. Согласно правилам построения H_m -кода, требуется найти ближайшее целое, удовлетворяющее неравенству $5 \leq 2^k - k$. Таким числом является $k=3$, в чем нетрудно убедиться, подставив данное значение в указанное неравенство. В табл. 1 приведены номера позиций информационных и контрольных разрядов в кодовых словах.

На основании этого и правил построения кодов Хэмминга контрольные функции H_4 -кода вычисляются по формулам: $g_1 = f_1 \oplus f_2 \oplus f_4$, $g_2 = f_1 \oplus f_3 \oplus f_4$, $g_3 = f_2 \oplus f_3 \oplus f_4$. В каждой из функций g_1 , g_2 и g_3 присутствует нечетное количество аргументов,

поэтому, следуя за утверждением свойства 1, получаем, что кодер H_4 -кода является самодвойственным.

Таблица 1

Таблица разрядов H_4 -кода

Десятичный номер разряда						
1	2	3	4	5	6	7
Двоичный номер разряда						
001	010	011	100	101	110	111
Расположение информационных и контрольных разрядов						
g_1	g_2	f_1	g_3	f_2	f_3	f_4

Используем это свойство кодера H_4 -кода для организации СВК по двум диагностическим параметрам: принадлежности каждой функции классу самодвойственных и принадлежности каждого контрольного вектора коду Хэмминга.

III. СТРУКТУРА САМОДВОЙСТВЕННОГО КОНТРОЛЯ ПО КОДУ ХЭММИНГА

Структура самодвойственного контроля по коду Хэмминга изображена на рис. 1. Объектом контроля вычислений (объектом диагностирования) является комбинационная схема $F(x)$, формирующая значения булевых функций f_1, f_2, f_3, f_4 .

СВК подразумевает контроль вычислений сразу же по двум диагностическим параметрам: 1) по принадлежности кодовых слов заранее выбранному коду Хэмминга и 2) по принадлежности контрольных функций классу самодвойственных. Для этого в СВК использован кодер H_4 -кода $G(f)$. Он снабжен своими рабочими выходами g_1, g_2, g_3 , на которых формируется контрольный вектор H_4 -кода. Блок $G(x)$ формирует контрольные разряды g'_1, g'_2, g'_3 H_4 -кода. Значения одноименных сигналов с выходов блоков $G(x)$ и $G(f)$ подаются на входы самопроверяемых модулей сжатия парафазных сигналов TRC (*two-rail checker*). На входы TRC сигналы должны поступать также парафазными. Поэтому значения с выходов одного из устройств $G(x)$ или $G(f)$ предварительно инвертируются (в данном случае инвертированы значения с выходов блока $G(x)$). Существует и альтернативный вариант организации СВК, при котором на выходах блока $G(x)$ сразу же формируются инверсные сигналы для контрольных функций H_4 -кода. Для контроля самодвойственности сигналов g_1, g_2, g_3 использованы стандартные тестеры самодвойственных сигналов SSC (*self-dual self-checking checker*) [16]. Для формирования одного наблюдаемого контрольного выхода используется самопроверяемый компаратор $4TRC1$, реализованный на трех модулях сжатия парафазных сигналов. Блоки $G(f)$ и TRC образуют тестер H_4 -кода (TSC – *totally self-checking checker*). Выходы компаратора $4TRC1$ являются контрольными выходами СВК.

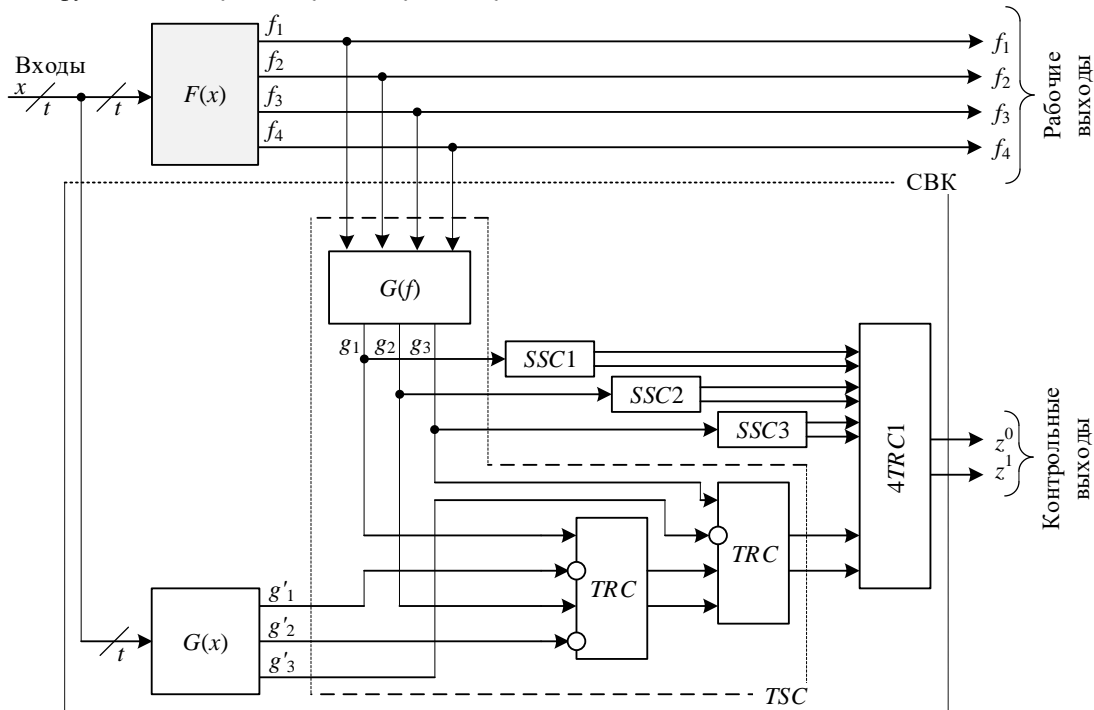


Рис. 1. Структура самодвойственного контроля по коду Хэмминга

Структура рис. 1 является «базовой». При построении СВК для многовыходных схем используется разбиение выходов на «четверки» с синтезом отдельной «базовой» структуры и последующим сжатием парафазных выходов

отдельных СВК с помощью самопроверяемого компаратора парафазных сигналов. Эффект от применения представленной структуры будет максимальным для устройств $F(x)$ с большим числом выходов. Например, при числе выходов $n=100$ число

четверок будет равным 25. Соответственно общее число контрольных выходов – $25 \cdot 3 = 75$.

Особенностью структуры рис. 1 является то, что устройства $F(x)$, $G(f)$ и $G(x)$ должны быть самодвойственными и должны функционировать в импульсном режиме работы согласно структуре, приведенной на рис. 1 в [9].

IV. МОДЕЛИРОВАНИЕ ЭЛЕМЕНТАРНЫХ КОМБИНАЦИОННЫХ СХЕМ

Продемонстрируем работу структуры рис. 1 на элементарном примере организации контроля вычислений для комбинационной схемы, приведенной на рис. 2. Для моделирования будем использовать среду Multisim.

Исходная схема реализована сразу же самодвойственной с применением самодвойственных аналогов элементарных элементов по способу, описанному в [16]. Особенностью схемы является то, что на нижние входы элементов AND (1U4, 2U4, 3U4, 4U4, 5U4, 6U4, 7U4) подается альтернативный сигнал a как раз позволяющий реализовать самодвойственную функцию.

Структура рис. 1, синтезированная в Multisim для рассматриваемого примера, приведена на рис. 3. С помощью генератора кодовых слов XWG1 с выбранной частотой в 1 кГц подаются ортогональные по всем переменным комбинации. Четвертый вывод генератора XWG1 используется для генерации импульсной последовательности альтернативной переменной a .

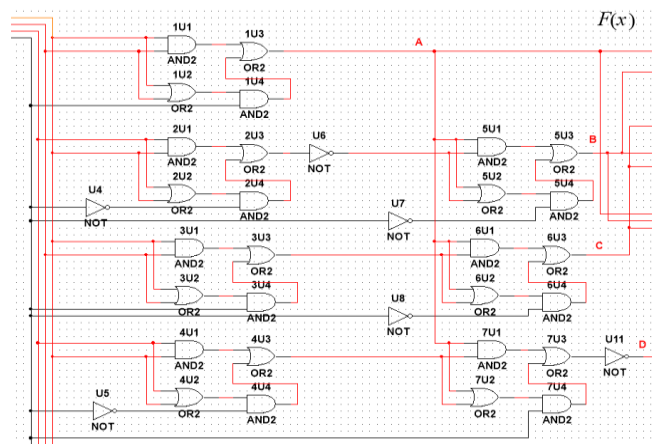


Рис. 2. Исходная комбинационная схема

При реализации тестера SSC учтена следующая особенность. Необходимо однофазный самодвойственный сигнал преобразовать в двухфазный. Это делается с помощью линии задержки

(рис. 3). Задержка равна одному такту импульсной последовательности a , частота которой 0,5 кГц. Задержка, равная одному такту импульсной последовательности, определяется величиной

$$\tau = \frac{1/\nu}{2} = \frac{1/0,5 \text{ кГц}}{2} = 1 \text{ мс}.$$

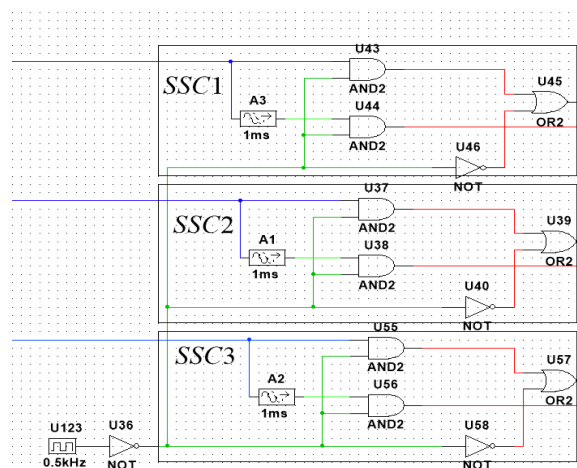


Рис. 3. Каскад тестеров самодвойственности

Особенностью заданной комбинационной схемы является то, что сигнал с элемента 1U3 имеет пути, связывающие его со всеми четырьмя выходами A , B , C и D . Остальные же элементы имеют связи только с одним из четырех выходов. Из [16] известно следующее свойство: любая одиночная ошибка в схеме будет обнаруживаться при самодвойственном контроле всегда. Интерес представляет рассмотрение неисправностей элемента 1U3, приводящих к установлению на его выходе сигнала ложного 0 (stuck-at-0) и сигнала ложной 1 (stuck-at-1). Работа устройства рис. 4 демонстрируется на временных диаграммах рис. 5.

Временные диаграммы на рис. 5, а) и б) демонстрируют штатную работу устройства. При этом на входы устройства комбинации $ax_3x_2x_1$ подаются парами в последовательности (0000, 1111), (0001, 1110), ..., (0111, 1000). На каждой паре входных комбинаций выходные функции, обозначенные через A , B , C и D принимают парафазные значения. Аналогично выведены и сигналы на выходах кодера $G(f)$ и блока контрольной логики $G(x)$: выходы обозначены через Gf_g1 , Gf_g2 , Gf_g3 и NOT_Gx_g1 , NOT_Gx_g2 , NOT_Gx_g3 соответственно. Также парафазные сигналы наблюдаются на выходах тестеров самодвойственности и модулей сжатия парафазных сигналов (см. рис. 5, б).

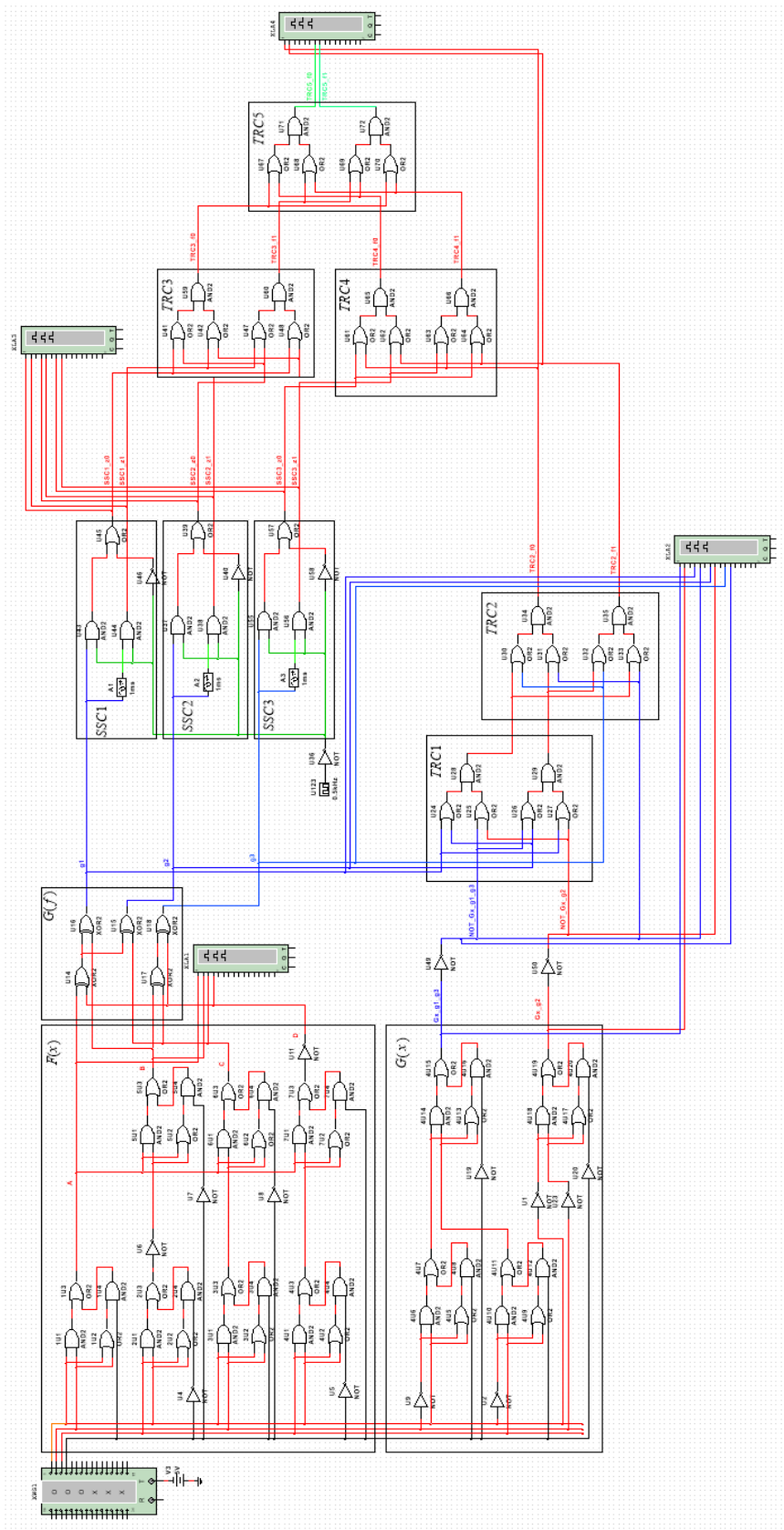


Рис. 4. Синтезированное устройство с СВК

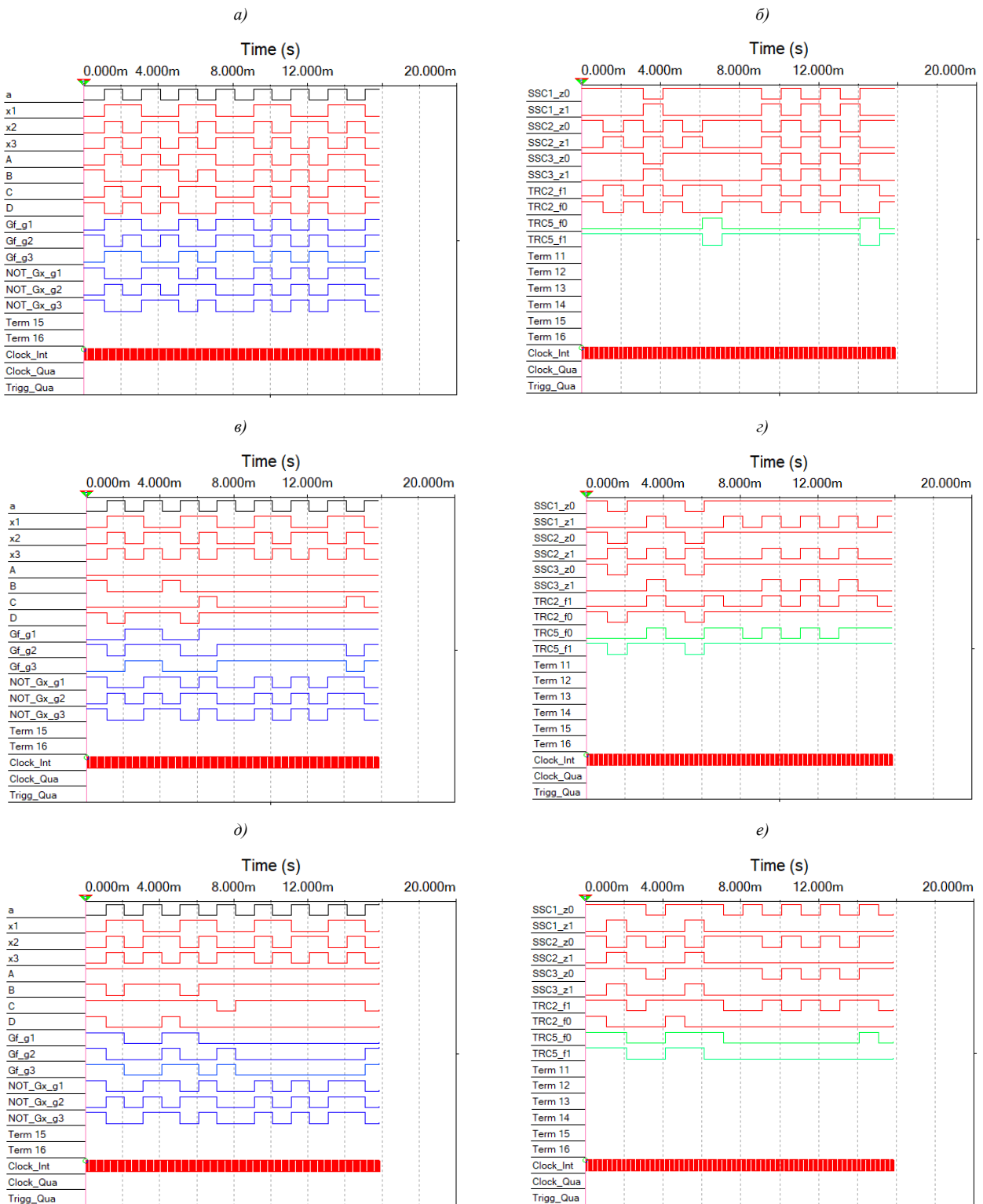


Рис. 5. Временные диаграммы работы устройства: а) сигналы на выходах устройств $F(x)$, $G(f)$ и $G(x)$ при штатной работе; б) сигналы на контрольных выходах $SSC1$, $SSC2$, $SSC3$, $TRC2$ и $TRC5$ при штатной работе; в) сигналы на выходах устройств $F(x)$, $G(f)$ и $G(x)$ при неисправности вида stuck-at-0 на выходе элемента 1U3; г) сигналы на контрольных выходах $SSC1$, $SSC2$, $SSC3$, $TRC2$ и $TRC5$ при неисправности вида stuck-at-0 на выходе элемента 1U3; д) сигналы на выходах устройств $F(x)$, $G(f)$ и $G(x)$ при неисправности вида stuck-at-1 на выходе элемента 1U3; е) сигналы на контрольных выходах $SSC1$, $SSC2$, $SSC3$, $TRC2$ и $TRC5$ при неисправности вида stuck-at-1 на выходе элемента 1U3

На рис. 5 в) и г) представлены временные диаграммы работы устройства с внесенной неисправностью stuck-at-0 на выходе элемента $1U3$. По временной диаграмме на рис. 5, в) видно, что для каждой из функций, вычисляемых объектом диагностирования, нарушается самодвойственность. Аналогично самодвойственность нарушается на выходах кодера Gf_g1 , Gf_g2 , Gf_g3 : на выходе Gf_g1 парафазность нарушена на каждой паре наборов, на выходе Gf_g2 – на 2, 5, 6, 7 парах, на выходе Gf_g3 – на 1, 2, 3, 5, 6, 7 парах. Тестеры самодвойственности фиксируют эти события на соответствующих комбинациях (см. рис. 5, г). Аналогично на выходах модулей TRC фиксируется неисправность.

На рис. 5, д) и е) представлены диаграммы работы устройства с внесенной неисправностью stuck-at-1 на выходе элемента $1U3$. Самодвойственность функций на выходах объекта диагностирования и кодера также нарушена (рис. 5, д). Контрольные устройства также фиксируют неисправность (рис. 5, е).

Анализируя временные диаграммы, полученные с выходов устройств $TRC2$ (выход схемы, которая контролирует вычисления только по коду Хэмминга) и $TRC5$ (контрольные выходы СВК по двум параметрам), приведенные на рис. 5, г) и е), можно сделать вывод о том, что добавление контроля вычислений по признаку самодвойственности функций, повышает количество входных наборов, на которых тестируется каждая из неисправностей (stuck-at-0 и stuck-at-1). К примеру, при тестировании неисправности stuck-at-0 на 4 и 8 парах комбинаций обе являются тестовыми при контроле по двум параметрам и только по одной из обозначенных пар при контроле только по коду Хэмминга (см. рис. 5, г). Аналогично при тестировании неисправности stuck-at-1 на 1, 2, 3, 5, 6, 7 парах обе комбинации являются тестовыми при контроле по двум параметрам и только по одной из каждой пары – при контроле только на основе кода Хэмминга (см. рис. 5, е). Таким образом, контролепригодность структуры за счет применения контроля сразу же по двум диагностическим параметрам повысилась.

Важно отметить то, что количество пар подаваемых комбинаций, на которых данная неисправность тестируется, весьма велико, что характеризует высокую контролепригодность метода. Аналогично работает структура и при возникновении других неисправностей логических элементов. Для иных схем может наблюдаться отсутствие фиксации ошибок одним из каскадов контрольных устройств. Например, на выходе кодера в результате неисправности может сгенерироваться контрольный вектор, принадлежащий H_4 -коду. Однако при этом может оказаться, что функция, реализуемая контрольным разрядом, будет несамодвойственной, что зафиксируется тестерами самодвойственности и приведет к установлению непарафазного сигнала на выходах СВК. Исследования особенностей фиксации неисправностей для различных устройств – дальнейшая задача.

V. ЗАКЛЮЧЕНИЕ

Представленный в данной работе способ организации СВК для комбинационных устройств автоматики и вычислительной техники позволяет на практике в ряде случаев получать структуры с высокими показателями обнаружения ошибок на контролируемых выходах. Это достигается за счет контроля вычислений по двум параметрам: как по самодвойственности вычисляемых функций, так и по принадлежности контрольных векторов кодам Хэмминга. Рассмотрен пример применения H_4 -кода для организации СВК, кодер которого является самодвойственным устройством. В работе не дается анализа показателей структурной избыточности синтезируемых схем, а показывается принципиальная возможность организации контроля вычислений по двум диагностическим параметрам. При этом в оценке структурной избыточности можно опираться на результаты известных исследований самодвойственных устройств. Так, например, в [9] приводятся результаты экспериментов с контрольными комбинационными схемами, включающие в себя также их преобразования в самодвойственные схемы. Преобразования осуществлялись путем замены несамодвойственных логических элементов на их самодвойственные аналоги с дальнейшей оптимизацией средствами MIS [29]. Рассматривались схемы с различными индексами самодвойственности (данный индекс показывает, насколько близка схема к самодвойственной) и было установлено, что для схем с высоким индексом самодвойственности $I_{SD} \geq 0,5$ избыточность составляет в среднем $\alpha = 146\%$, а для схем с низким индексом самодвойственности $I_{SD} < 0,5$ избыточность составляет в среднем $\alpha = 198\%$. В среднем это дает самодвойственные структуры с показателем $\alpha = 171\%$. Данные оценки говорят о преимуществе применения самодвойственных реализаций схем перед их дублированием.

В заключение отметим, что H_4 -код – не единственный код Хэмминга, функции контрольных разрядов которого являются самодвойственными. Существуют и коды с большим значением числа информационных разрядов. Это позволяет в некоторой степени судить о возможностях применения кодов Хэмминга при построении самодвойственных устройств автоматики и вычислительной техники с различным числом выходов разнообразными способами.

ЛИТЕРАТУРА

- [1] Согомонян Е.С., Слабаков Е.В. Самопроверяемые устройства и отказоустойчивые системы. М.: Радио и связь, 1989, 208 с.
- [2] Gößel M., Ocheretny V., Sogomonyan E., Marienfeld D. New Methods of Concurrent Checking: Edition 1, Dordrecht: Springer Science+Business Media B.V., 2008, 184 p.
- [3] Дрозд А.В., Харченко В.С., Антошук С.Г., Дрозд Ю.В., Дрозд М.А., Сулима Ю.Ю. Рабочее диагностирование безопасных информационно-управляющих систем, Под ред. А.В. Дрозда и В.С. Харченко, Харьков:

- Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ», 2012, 614 с.
- [4] Бестемьянов П.Ф. Методы обеспечения безопасности аппаратных средств микропроцессорных систем управления движением поездов // *Электротехника*, 2020, №9, С. 2-8.
- [5] Тельпухов Д.В., Жукова Т.Д., Кретинина П.Д. Разработка аналитического метода для выбора наиболее эффективного метода синтеза сбоеустойчивых комбинационных схем // *Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС)*, 2021, №3, С. 159-165, DOI: 10.31114/2078-7707-2021-3-159-165.
- [6] Яблонский С.В. Введение в дискретную математику: Учеб. пособие для вузов, Под ред. В.А. Садовничева, 4-е изд., стер, М.: «Высшая школа», 2003, 384 с.
- [7] Reynolds D.A., Meize G. Fault Detection Capabilities of Alternating Logic // *IEEE Transactions on Computers*, 1978, Vol. C-27, Issue 12, Pp. 1093-1098.
- [8] Аксенова Г.П. Восстановление в дублированных устройствах методом инвертирования данных // *Автоматика и телемеханика*, 1987, №10, С. 144-153.
- [9] Гессель М., Мошанин В.И., Сапожников В.В., Сапожников Вл.В. Обнаружение неисправностей в самопроверяемых комбинационных схемах с использованием свойств самодвойственных функций // *Автоматика и телемеханика*, 1997, №12, С. 193-200.
- [10] Sentovich E.M., Singh K.J., Moon C., Savoj H., Brayton R.K., Sangiovanni-Vincentelli A. Sequential Circuit Design Using Synthesis and Optimization // *Proceedings IEEE International Conference on Computer Design: VLSI in Computers & Processors*, 11-14 October 1992, Cambridge, MA, USA, pp. 328-333, doi: 10.1109/ICCD.1992.276282.
- [11] Collection of Digital Design Benchmarks [Режим доступа: <http://ddd.fit.cvut.cz/www/prj/Benchmarks/>].
- [12] Гессель М., Дмитриев А.В., Сапожников В.В., Сапожников Вл.В. Самотестируемая структура для функционального обнаружения отказов в комбинационных схемах // *Автоматика и телемеханика*, 1999, №11, С. 162-174.
- [13] Гессель М., Дмитриев А.В., Сапожников В.В., Сапожников Вл.В. Обнаружение неисправностей в комбинационных схемах с помощью самодвойственного контроля // *Автоматика и телемеханика*, 2000, №7, С. 140-149.
- [14] Гессель М., Морозов А.А., Сапожников В.В., Сапожников Вл.В. Построение самопроверяемых комбинационных схем на основе свойств самодвойственных функций // *Автоматика и телемеханика*, 2000, №2, С. 151-163.
- [15] Гессель М., Дмитриев А.В., Сапожников В.В., Сапожников Вл.В. Исследование свойств самодвойственных самопроверяемых многотактных схем // *Автоматика и телемеханика*, 2001, №4, С. 148-159.
- [16] Сапожников В.В., Сапожников Вл.В., Гессель М. Самодвойственные дискретные устройства, СПб: Энергоатомиздат (Санкт-Петербургское отделение), 2001, 331 с.
- [17] Сапожников В.В., Сапожников Вл.В., Валиев Р.Ш. Синтез самодвойственных дискретных систем, СПб: Элмор, 2006, 220 с.
- [18] Efanov D., Sapozhnikov V., Sapozhnikov V.I., Osadchy G., Pivovarov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems // *Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTS'2019)*, Batumi, Georgia, September 13-16, 2019, pp. 136-143, doi: 10.1109/EWDTS.2019.8884398.
- [19] Сапожников В.В., Сапожников Вл.В., Дмитриев А.В., Морозов А.В., Гессель М. Организация функционального контроля комбинационных схем методом логического дополнения // *Электронное моделирование*, 2002, Том 24, №6, С. 52-66.
- [20] Гессель М., Морозов А.В., Сапожников В.В., Сапожников Вл.В. Логическое дополнение – новый метод контроля комбинационных схем // *Автоматика и телемеханика*, 2003, №1, С. 167-176.
- [21] Efanov D.V., Pivovarov D.V. The Hybrid Structure of a Self-Dual Built-In Control Circuit for Combinational Devices with Pre-Compression of Signals and Checking of Calculations by Two Diagnostic Parameters // *Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021)*, Batumi, Georgia, September 10-13, 2021, pp. 200-206, doi: 10.1109/EWDTS52692.2021.9581019.
- [22] Ефанов Д.В., Пивоваров Д.В. Типовая структура организации схем встроенного контроля на основе логической коррекции и контроля вычислений по двум диагностическим параметрам в эксперименте // *Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС)*, 2022, №1, С. 50-58, DOI: 10.31114/2078-7707-2022-1-50-58.
- [23] Tshagharyan G., Harutyunyan G., Shoukourian S., Zorian Y. Experimental Study on Hamming and Hsiao Codes in the Context of Embedded Applications // *Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017)*, Novi Sad, Serbia, September 29 – October 2, 2017, pp. 25-28, doi: 10.1109/EWDTS.2017.8110065.
- [24] Тельпухов Д.В., Жукова Т.Д., Щелоков А.Н., Кретинина П.Д. Применение кода Хэмминга в задаче повышения сбоеустойчивости комбинационных схем // *Известия ЮФУ. Технические науки*, 2021, № 4 (221), С. 220-231, DOI 10.18522/2311-3103-2021-4-220-231.
- [25] Ефанов Д.В., Пивоваров Д.В., Осадчий Г.В., Зуева М.В. Организация самопроверяемых цифровых устройств по методу логического дополнения с применением кодов Хэмминга // *Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС)*, 2022, №1, С. 43-49, DOI: 10.31114/2078-7707-2022-1-43-49.
- [26] Ефанов Д.В. Предельные свойства кода Хэмминга в схемах функционального диагностирования // *Информатика и системы управления*, 2011, №3, С. 70-79.
- [27] Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Особенности применения кодов Хэмминга при организации самопроверяемых схем встроенного контроля // *Известия высших учебных заведений. Приборостроение*, 2018, Том 61, №1, С. 47-59, doi: 10.17586/0021-3454-2018-61-1-47-59.
- [28] Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Коды Хэмминга в системах функционального контроля логических устройств, СПб.: Наука, 2018, 151 с.
- [29] Brayton R.K., Rudell R., Sangiovanni-Vincentelli A., Wang A.R. MIS: A Multi-level Logic Optimization Program // *IEEE Transactions on Computer-Aided Design*, 1987, No. 7, pp. 1062-1081.

Self-Dual Control of Combinational Circuits with Using Hamming Codes

D. V. Efanov, T. S. Pogodina

Russian University of Transport, Moscow

TrES-4b@yandex.ru, pogodina-ts@mail.ru

Abstract — A “basic” structure is proposed to set up the calculation control at the outputs of combinational circuits according to classical Hamming codes with additional control of the self-duality for each control function. To achieve this result, an en-coder with $m=4$ data bits by the classical Hamming code is used in the integrated control circuits, that allows to produce self-dual compression signals with subsequent calculation control. This article reveals some results of self-dual devices modulation obtained by the proposed structure of the integrated control circuit organization. The presented method of integrated control circuits organization can be effectively used in the synthesis of self-dual devices with a large number of outputs organized as groups of four outputs by the synthesis of individual integrated control circuits and their further joint optimization to reduce structural redundancy indicators.

Keywords — checking of calculations at the outputs of combinational devices; checking of self-duality; self-dual compression of signals; checking of calculations by Hamming codes.

REFERENCES

- [1] Sogomonyan E.S., Slabakov E.V. Self-checking devices and fail-safe systems. Moscow: Radio and communication, 1989, 208 p.
- [2] Göessel M., Ocheretny V., Sogomonyan E., Marienfeld D. New Methods of Concurrent Checking: Edition 1, Dordrecht: Springer Science+Business Media B.V., 2008, 184 p.
- [3] Drozd A.V., Kharchenko V.S., Antoshchuk S.G., Drozd Yu.V., Drozd M.A., Sulima Yu.Yu. Working diagnostics of safe information and control systems, Eds. A.V. Drozd and V.S. Kharchenko, Kharkiv: National Aerospace University. NOT. Zhukovsky "KhAI", 2012, 614 p.
- [4] Bestemyanov P.F. Methods for ensuring the safety of hardware for microprocessor-based train traffic control systems // *Elektrotehnika*, 2020, №9, pp. 2-8.
- [5] Telpuhov D.V., Zhukova T.D., Kretinina P.D. Analytical method for choosing the most efficient algorithm for fault-tolerant combinational circuits synthesis // *Problems of Advanced Micro- and Nanoelectronic Systems Development (MES)*, 2021, №3, pp. 159-165, DOI: 10.31114/2078-7707-2021-3-159-165.
- [6] Yablonsky S.V. Introduction to Discrete Mathematics: Proc. manual for universities, Ed. V.A. Sadovnichev, 4th ed., erased, Moscow, Higher School, 2003, 384 p.
- [7] Reynolds D.A., Meize G. Fault Detection Capabilities of Alternating Logic // *IEEE Transactions on Computers*, 1978, Vol. C-27, Issue 12, pp. 1093-1098.
- [8] Aksjonova G.P. Restoration in Duplicated Units by the Method of Data Inversion // *Automation and Remote Control*, 1987, №10, pp. 144-153.
- [9] Goessel M., Moshanin V.I., Sapozhnikov V.V., Sapozhnikov V.I.V. Fault Detection in Self-Test Combination Circuits Using the Properties of Self-Dual Functions // *Automation and Remote Control*, 1997, №12, pp. 193-200.
- [10] Sentovich E.M., Singh K.J., Moon C., Savoj H., Brayton R.K., Sangiovanni-Vincentelli A. Sequential Circuit Design Using Synthesis and Optimization // *Proceedings IEEE International Conference on Computer Design: VLSI in Computers & Processors*, 11-14 October 1992, Cambridge, MA, USA, pp. 328-333, doi: 10.1109/ICCD.1992.276282.
- [11] Collection of Digital Design Benchmarks [Режим доступа: <http://ddd.fit.cvut.cz/www/prj/Benchmarks/>].
- [12] Goessel M., Dmitriev A.V., Sapozhnikov V.V., Sapozhnikov V.I.V. A Functional Fault-Detection Self-Test for Combinational Circuits // *Automation and Remote Control*, 1999, №11, pp. 162-174.
- [13] Goessel M., Dmitriev A.V., Sapozhnikov V.V., Sapozhnikov V.I.V. Detection of Faults in Combinational Circuits by a Self-Dual Test // *Automation and Remote Control*, 2000, №7, pp. 140-149.
- [14] Goessel M., Morozov A.A., Sapozhnikov V.V., Sapozhnikov V.I.V. Self-Testing Combinational Circuits: their Design Through the Use of the Properties of Self-Dual Functions // *Automation and Remote Control*, 2000, №2, pp. 151-163.
- [15] Goessel M., Dmitriev A.V., Sapozhnikov V.V., Sapozhnikov V.I.V. Self-Dual Self-Testing Multicycle Circuits: Their Properties // *Automation and Remote Control*, 2001, №4, pp. 148-159.
- [16] Sapozhnikov V.V., Sapozhnikov V.I.V., Goessel M. Self-Dual Discrete Devices // *St. Petersburg, Energoatomizdat (St. Petersburg branch)*, 2001, 331 p.
- [17] Sapozhnikov V.V., Sapozhnikov V.I.V., Valiev R.Sh. Synthesis of Self-Dual Discrete Systems // *St. Petersburg, Elmore*, 2006, 220 p.
- [18] Efanov D., Sapozhnikov V., Sapozhnikov V.I., Osadchy G., Pivovarov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems // *Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTS'2019)*, Batumi, Georgia, September 13-16, 2019, pp. 136-143, doi: 10.1109/EWDTS.2019.8884398.
- [19] Sapozhnikov V.V., Sapozhnikov V.I.V., Dmitriev A.V., Morozov A.V., Gessel M. Organization of functional control of combinational circuits by the method of logical addition // *Electronic Modeling*, 2002, Vol. 24, №6, pp. 52-66.
- [20] Goessel M., Morozov A.V., Sapozhnikov V.V., Sapozhnikov V.I.V. Logic Complement, a New Method of

- Checking the Combinational Circuits // Automation and Remote Control, 2003, №1, Pp. 167-176.
- [21] Efanov D.V., Pivovarov D.V. The Hybrid Structure of a Self-Dual Built-In Control Circuit for Combinational Devices with Pre-Compression of Signals and Checking of Calculations by Two Diagnostic Parameters // Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021), Batumi, Georgia, September 10-13, 2021, pp. 200-206, doi: 10.1109/EWDTS52692.2021.9581019.
- [22] Efanov D.V., Pivovarov D.V. The Concurrent Error-Detection Circuit Typical Structure Based on Boolean Correction and Calculations Control by Two Diagnostic Parameters in the Experiment // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2021. Issue 1. P. 50-58. doi:10.31114/2078-7707-2022-1-50-58
- [23] Tshagharyan G., Harutyunyan G., Shoukourian S., Zorian Y. Experimental Study on Hamming and Hsiao Codes in the Context of Embedded Applications // Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017), Novi Sad, Serbia, September 29 – October 2, 2017, pp. 25-28, doi: 10.1109/EWDTS.2017.8110065.
- [24] Telpukhov D.V., Zhukova T.D., Schelokov A.N., Kretinina P.D. Application of the Hamming code in the problem of increasing fault tolerance of logic circuits // Izvestiya SFedU. Engineering Sciences, 2021, №4 (221), pp. 220-231, DOI: 10.18522/2311-3103-2021-4-220-231.
- [25] Efanov D.V., Pivovarov D.V., Osadchy G.V., Zueva M. Self-checking digital devices organization by Boolean complement method with Hamming codes // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2021. Issue 1. P. 43-49. doi:10.31114/2078-7707-2022-1-43-49
- [26] Efanov D.V. The Hamming Code's Limit Properties in Functional Control Scheme // Informatics and Control Systems, 2011, №3, pp. 70-79.
- [27] Sapozhnikov V.V., Sapozhnikov V.I., Efanov D.V. Features of Hamming Codes Application in Self-Checking Test Circuit Organization // Journal of Instrument Engineering, 2018, Vol. 61, №1, pp. 47-59, doi: 10.17586/0021-3454-2018-61-1-47-59.
- [28] Sapozhnikov V.V., Sapozhnikov V.I., Efanov D.V. Hamming Codes in Concurrent Error Detection Systems of Logic Devices. – St. Petersburg: Nauka, 2018, 151 p.
- [29] Brayton R.K., Rudell R., Sangiovanni-Vincentelli A., Wang A.R. MIS: A Multi-level Logic Optimization Program // IEEE Transactions on Computer-Aided Design, 1987, No. 7, pp. 1062-1081.