

# Исследование характеристик компонентов устройств синхронизации для систем высокоскоростной передачи данных

А.Л. Макаревич<sup>1</sup>, Д.В. Гарага<sup>1</sup>, Ю.В. Захарова<sup>1</sup>, В.В. Карафизи<sup>1</sup>, В.В. Сорочан<sup>2</sup>

<sup>1</sup>Приднестровский государственный университет им. Т.Г. Шевченко, г. Тирасполь, mccar-bendery@mail.ru

<sup>2</sup>Калужский государственный университет им. К.Э. Циолковского, г. Калуга, vsorochan@mail.ru

**Аннотация** — Использование в оптических сетях технологий OFDM и MIMO позволили существенно увеличить скорости передачи данных в транспортных сетях использующих, методы оптического мультиплексирования. Более того, дальнейший прогресс в повышении пропускной способности одномодового оптоволокна связывают с усовершенствованием методов коммутации цифровых потоков на основе технологий WDM-SDM. Для реализации таких технологий потребуется новая электронно-компонентная база, реализуемая в виде специализированных микросхем, изготавливаемых на КМОП транзисторах с субмикронными проектными нормами. В наших исследованиях мы будем использовать модели транзисторов с проектными нормами 65 нм.

**Ключевые слова** — фазовая автоподстройка частоты PLL (ФАПЧ), компоненты PLL, управляемые напряжением генераторы (VCO), счетчик - делитель частоты (C-FD), фильтры нижних частот LPF (ФНЧ), SPICE модели компонентов ФАПЧ, системы синхронизации.

## I. ВВЕДЕНИЕ

Последнее время сетевой трафик существенно увеличивается за счет более широкого освоения технологии волнового мультиплексирования (WDM) при одновременном усовершенствовании способов коммутации в оптической среде с использованием технологии мультиплексирования в пространственном домене (SDM), что обеспечивает передачу данных с более высокой пропускной способностью [1]. Причем управление такой коммутацией можно реализовывать с помощью специализированных микросхем (ASIC) работающих на КМОП транзисторах с субмикронными проектными нормами. По мере того, как практические квантовые (оптоволоконные) сети готовятся обслуживать постоянно растущее число узлов, требования к точности работы сети синхронизации существенно возрастают [2]. В частности, приходится использовать процесс синтонизации частот, который заключается в точной подстройке частоты одного генератора, к частоте другого, например, к частоте опорного генератора с фиксированной настройкой. И основным средством поддержания такой синхронной работы также являются устройства ФАПЧ (петля PLL).

Здесь может быть достигнута субнаносекундная синхронизация, которая использует протокол точного времени (PTP). В этом случае для связи некоего эталонного времени и времени каждого конкретного модуля т.е. для точного измерения разности фаз между «эталонным» эталоном времени и локальным временем каждого модуля, фазовые частотные детекторы определяют эту разницу для каждого устройства. [2].

Перспективы применения технологий OFDM и MIMO [3, 4], изначально предназначенных для радиоканалов, и предусматривающих выбор наиболее оптимальных алгоритмов помехоустойчивого кодирования также совместимы и используются в современных оптических сетях. И применение в них устройств ФАПЧ, реализуемых в виде ASIC на КМОП транзисторах с субмикронными проектными нормами позволяет надеяться на успешную реализацию предлагаемых схемотехнических моделей, предлагаемых по результатам наших исследований.

## II. ОБЩЕЕ ИССЛЕДОВАНИЕ РАБОТЫ ФАПЧ

В нашей предыдущей работе [5], связанной с исследованием синхронизации в бортовых системах, основное внимание было направлено на построение управляемых напряжением генераторов (VCO), настраивающих приемник на синхронную работу с передатчиком в любой сети, организованной: на медном кабеле, на радиоканале или на оптическом кабеле [3, 4].

В своих исследованиях мы хотели сосредоточиться на моделировании работы системы синхронизации в устройствах коммутации для высокопроизводительных квантовых сетей, где устройства ФАПЧ и все их компоненты должны работать на предельных возможностях быстродействия логических элементов, построенных на КМОП транзисторах с субмикронными проектными нормами.

Наша задача заключалась в оценке возможности применения в оптических и квантовых сетях предлагаемых нами компонентов ФАПЧ, реализуемых на КМОП транзисторах с проектными нормами 65 нм.

А также в определении возможности применения таких компонентов в специализированных микросхемах (ASIC), предназначенных для использования в аппаратуре систем коммутации, необходимой для реализации квантовых сетей [1, 4].

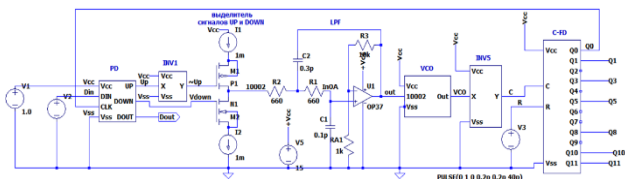


Рис. 1. Структура устройства ФАПЧ

На рис. 1 показана известная структура устройства фазовой автоподстройки частоты, использующая активный ФНЧ (LPF) второго порядка. Кроме этого мы рассмотрели и применение как пассивного, так и активных НЧ фильтров первого и второго порядков.

Наличие счетчика-делителя частоты (C-FD) позволило получить синтезатор частот [6], для выработки сетки частот, необходимых для технологии OFDM. При этом на каждой поднесущей частоте должно функционировать свое устройство ФАПЧ, обеспечивая синхронную работу приемников и передатчиков. И это также потребовало оценки их работоспособности в различных ситуациях с помощью схемотехнического моделирования. Основным средством такого моделирования была программа LTSpice, тип моделей транзисторов  $level = 3$ , а значения параметров моделей заимствованы из [7] и дополнены нами значениями сопротивлений и емкостей стоков и истоков.

### III. ИССЛЕДОВАНИЯ КОМПОНЕНТОВ ФАПЧ

Работоспособность фазовых детекторов (PD) и нескольких вариантов построения управляемых напряжением генераторов (VCO) были исследованы нами в предыдущих работах [8, 9]. Работа PD тогда была проверена для транзисторов с проектными нормами 45 и 90 нм. Работу разных вариантов построения генераторов VCO мы исследовали на транзисторах проектными нормами 45, 65 и 90 нм. Наилучшие результаты были получены для схемы, построенной на кольцевых инверторах, управляемых с помощью токового зеркала [10]. Именно такой VCO характеризуется наибольшим диапазоном управляющих напряжений и диапазоном выходных частот от единиц МГц до 6,0 – 8,0 ГГц.

В настоящем исследовании мы хотели бы оценить возможность применения устройства ФАПЧ с полученными параметрами в системах коммутации и управления высокопроизводительными квантовыми сетями [2]. Именно такие сети и системы предъявляют повышенные требования к синхронной работе многочисленных передатчиков и приемников, необходимых для реализации таких сетей. Причем скорости переключения в таких сетях должны быть существенно выше используемых в обычных сетях. Речь идет о работе по протоколу точного времени (PTP

- Precision Time Protocol), и возможности достижения субнаносекундной синхронизации, однако точность синхронизации в реальных сетях все равно будет ограничена по объективным причинам [11]. Сам процесс коммутации в пространственной области (SDM – Spice Domain Multiplexing) потребует новых алгоритмов, поскольку такая технология связана с программно-конфигурируемыми сетями (Soft-Ware Defined Networks – SDN) [1, 4]. Информация в них обычно представлена в пакетном виде (IP) и может содержать кадры любой иерархии: от PDH, SDH, OTN или Ethernet и до транспортных сетей MPLS. Для управления и контроля правильностью передачи таких кадров необходимы специализированные устройства, имеющие качественные системы синхронизации, использующие быстродействующие компоненты устройств ФАПЧ, а также совместимые с контролем правильности передаваемой информации.

### IV. РЕЗУЛЬТАТЫ ИССЛЕДОВАНИЙ РАБОТЫ УСТРОЙСТВ ФАПЧ ПРИ ИСПОЛЬЗОВАНИИ ИХ В ТЕХНОЛОГИИ OFDM

Поскольку технологии OFDM и MIMO стали использоваться для высокоскоростной передачи данных как в радиоканалах, так и в оптических сетях [4], то первой задачей, которую мы попробуем решить с помощью LTSpice – определим диапазон частот, вырабатываемых C-FD, что затем позволит оценить времена захвата частоты. Учитывая коэффициент деления 12 разрядного счетчика, составляющий 4096, при максимальной частоте на выходе Q0 порядка 3,5 ГГц на выходе Q11 частота составит величину порядка 0,85 МГц.

Поэтому для определения спектра частот, вырабатываемых внутренним генератором VCO, были проведены дополнительные исследования. На рис. 2 приведены осциллограммы входного  $V(din)$ , внутренних  $V(\$g\_d1)$ ,  $V(vco)$ ,  $V(c)$  и выходных сигналов младших разрядов Q0 – Q3 со счетчика устройства ФАПЧ.

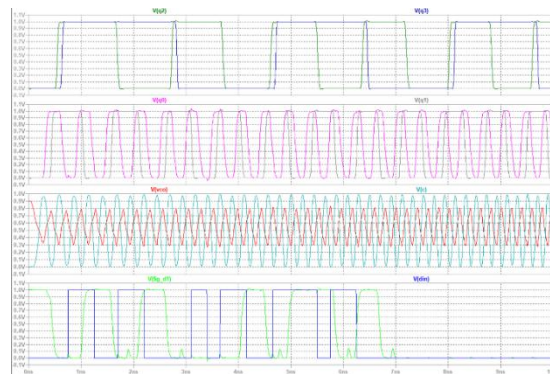


Рис. 2. Осциллограммы сигналов ФАПЧ

Внутренние сигналы подтверждают правильность работы детектора фазы и выделителя сигналов UP и DOWN. Амплитуда сигнала  $V(vco)$  меньше требуемой и для этого использован инвертор INV5 увеличивающий амплитуду сигнала  $V(c)$ . В результате на выходах младших разрядов счетчика Q0, Q1, Q2 и

Q3 сигналы имеют необходимый уровень и соответствуют алгоритму работы суммирующего двоичного счетчика.

Для оценки работоспособности управляемого напряжением генератора VCO был проделан эксперимент, результаты которого приведены на рис. 3.

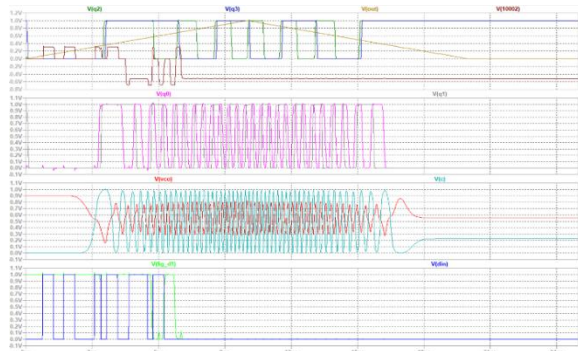


Рис. 3. Осциллограммы сигналов ФАПЧ при изменении управляющего напряжения V(out)

Здесь на вход VCO подается сначала линейно возрастающее напряжение от 0 до напряжения питания  $V_{cc} = 1 В$  в течение 10 нс, а затем линейно убывающее в течение такого же времени. Это сигнал V(out). На осциллограммах внутреннего сигнала V(vco), V(c) и внешних сигналов V(q0), V(q1) и V(q2) отмечается изменение их частоты в зависимости от амплитуды входного напряжения V(out).

Используемый нами генератор VCO построен кольце из трех инверторов, управляемых с помощью токового зеркала и схема его приведена в [12]. Серия экспериментов позволила получить передаточную характеристику VCO, которая приведена на рис. 4.

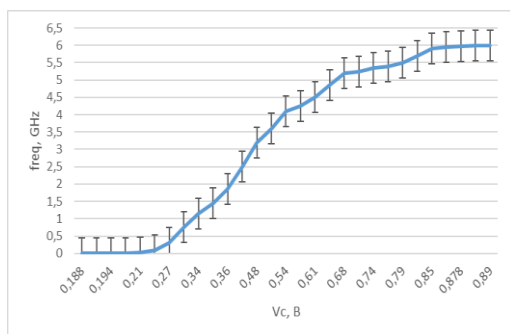


Рис. 4. Передаточная характеристика VCO

Необходимо отметить, что характеристика типична для схем генераторов такого класса [12], но имеет достаточно широкий диапазон управляющих напряжений, по сравнению с генераторами, исследованными нами ранее [9].

Осциллограммы внутренних V(\$g\_d1), V(vco), V(c) и выходных сигналов старших разрядов счетчика C-FD приведены на рис. 5 и рис. 6.

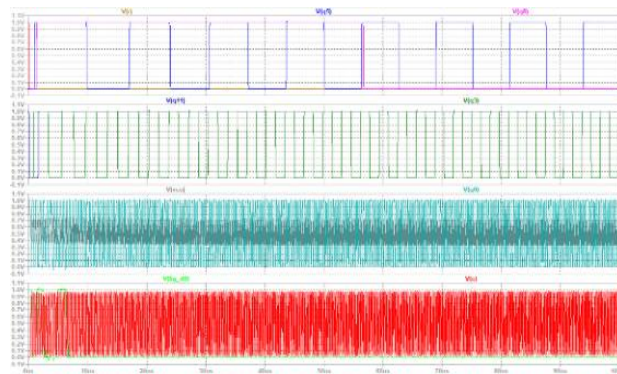


Рис. 5. Осциллограммы сигналов ФАПЧ до Q8

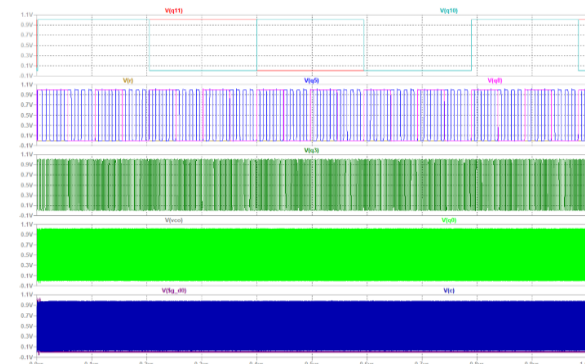


Рис. 6. Осциллограммы сигналов ФАПЧ до Q11

Приведенные на рисунках 5 и 6 результаты показывают возможность применения устройств ФАПЧ, реализуемых на КМОП транзисторах с проектными нормами 65 нм, в составе специализированных микросхем ASIC, реализующих необходимые алгоритмы управления передачей информации в высокоскоростных сетях. Тут отражена работа фазового детектора (PD), выделителя сигналов UP и DOWN, фильтра нижних частот (LPF) и генератора VCO, вырабатывающего внутреннюю частоту ФАПЧ.

Не вошли результаты исследований влияния различных вариантов построения фильтров: от пассивного, до активных фильтров первого, второго, третьего и пятого порядков, которые определяют реакцию генератора VCO на внешний сигнал, и, следовательно, могут влиять на время захвата частоты всей системой ФАПЧ. Но это может стать предметом дальнейших наших исследований.

Следующие эксперименты по схемотехническому моделированию работы устройств ФАПЧ были связаны с определением времени захвата частоты на максимальной (выход Q0) и минимальной частотах (выход Q11) счетчика – делителя частоты C-FD.

Схема оценки времени захвата частоты при работе на минимальной частоте (выход Q11) приведена рис. 7.

Начальная работа ФАПЧ осуществляется от внутреннего генератора VCO по сигналу с выхода LPF. Для подачи другой входной частоты использован двухканальный мультиплексор MUX, на второй

информационный вход которого (X2) подается сигнал от внешнего генератора V5. Результаты этих исследований приведены на рис. 8.

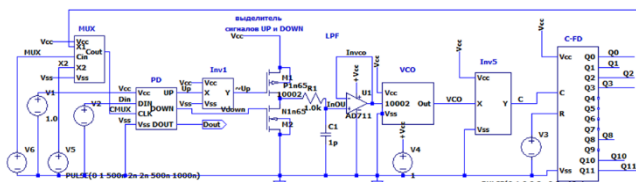


Рис. 7. Схема оценки времени захвата частоты на максимальной частоте работы ФАПЧ

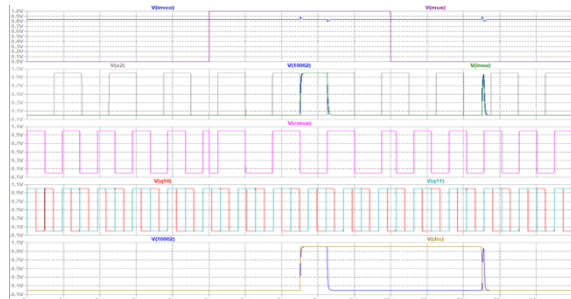


Рис. 8. Осциллограммы сигналов ФАПЧ при захвате более низкой частоты

Переход на другую частоту происходит практически мгновенно в районе времени 5 мкс по сигналу, подаваемому на управляющий вход MUX. В дальнейшем можно будет определить максимально допустимое рассогласование внешнего входного сигнала и сигнала внутреннего генератора VCO. Предположительно, эта величина будет составлять величину порядка половины периода сигнала с выхода Q11.

Аналогичные осциллограммы были получены для частот, выше внутренней частоты VCO, что и показано на рис. 9.

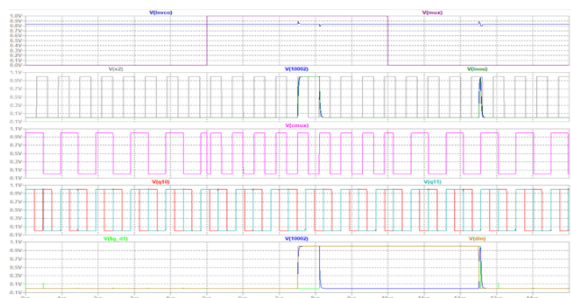


Рис. 9. Осциллограммы сигналов ФАПЧ при захвате более высокой частоты

Из этих приведенных результатов моделирования следует важный вывод: захват частоты в пределах полупериода максимального выходного сигнала C-FD происходит достаточно быстро как при захвате большей частоты, так и меньшей.

Для оценки реального времени захвата частоты были проведены аналогичные эксперименты при запуске VCO от выхода Q0 (рис. 10).

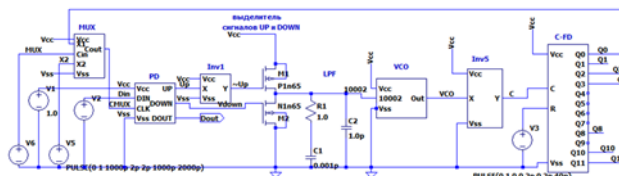


Рис. 10. Схема проверки времени захвата частоты на максимальной частоте работы ФАПЧ

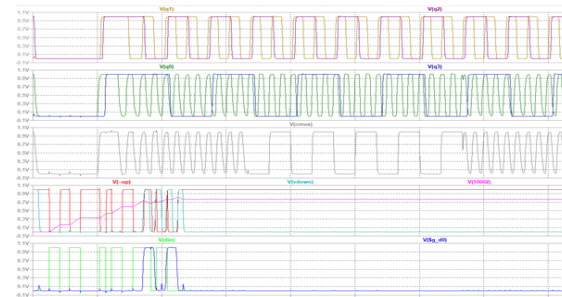


Рис. 11. Осциллограммы сигналов ФАПЧ захвата меньшей частоты при работе на максимальной частоте VCO

Таким образом, время захвата частоты составляет величину порядка единиц наносекунд (3 – 5 нс). Видимо таким же оно будет и при работе на максимальных частотах.

## V. ЗАКЛЮЧЕНИЕ

Полученные результаты подтверждают возможность использования предлагаемых схемотехнических решений компонентов системы ФАПЧ в случае применения их в устройствах, работающих по технологии OFDM, что подтверждено осциллограммами на рис. 8, 9 и 11. Захват частоты осуществляется однозначно как при уменьшении, так и при увеличении входной частоты. Время захвата составляет единицы наносекунд. Таким образом, применение аналогичных схемотехнических решений при создании специализированных микросхем (ASIC) изготавливаемых по КМОП технологии с проектными нормами 65 нм позволит создавать устройства синхронизации, обеспечивающие высокоскоростную передачу данных для самых современных аппаратных средств.

Следует отметить уверенную работу исследованной нами системы ФАПЧ при перестройке частоты как в сторону меньших, так и в сторону более высоких частот.

## ЛИТЕРАТУРА

- [1] Dan M. Marom, Miri Blau Switching Solutions for WDM-SDM Optical Networks // Article in IEEE Communications Magazine February 2015, P. 60–68.
- [2] Muneer Alshowkan, Philip G. Evans, Brian P. Williams, Nageswara S. V. Rao, Claire E. Marvinney, Yun-Yi Pai, Benjamin J. Lawrie, Nicholas A. Peters, and Joseph M. Lukens Advanced architectures for high-performance quantum networking // Journal of Optical Communications and Networking Vol. 14, Issue 6, P. 493–499 (2022)

- [3] Технология OFDM. Учебное пособие для вузов / Бакулин М.Г., Крейнделин В.Б., Шлома А.М. и др. – Горячая линия – Телеком, 2016. – 360 с.
- [4] Фокин В.Г., Ибрагимов Р.З. Оптические системы с терабитными и петабитными скоростями передачи. Учебное пособие для вузов. – М.: Горячая линия – Телеком. 2017. – 180 с.
- [5] A. L. Makarevich, D. V. Garaga, S. M. Sokovnich, N. S. Kostyukevich, and S. A. Karapetyan. «Circuit Design of a Frequency Synthesizer Device for High-Speed Data Transmission Systems» // Systems of Signals Generating and Processing in the Field of on Board Communications, 2022, P. 1–4, doi: 10.1109 / IEEE CONF 53456. 2022. 9744274.
- [6] А.В. Ченакин, В.Н.Кочемасов, А.В.Пестряков. Состояние и перспективы развития синтезаторов частот СВЧ-диапазона / Системы синхронизации, формирования и обработки сигналов №4-2018, С. 132 – 139.
- [7] URL:MICROWIND. Available at: <http://microwind.net> (accessed 08/12/2022)
- [8] A.L. Makarevich, M.S. Tokar, A.N. Kinash, V.A. Chubarov. “Analysis of the performance of PLL components in digital synchronization systems for high-speed applications,” 2018 Systems of synchronization, generation and processing of signals in telecommunications (SYNCHROINFO), July 2018, P. 267–269.
- [9] Макаревич А.Л., Гонцов Р.С., Кинаш А.В., Красавцев Н.И., Смелянец Ю.В., Соковнич С.М. Исследование характеристик компонентов системы ФАПЧ для устройств синхронизации в сетях высокоскоростной передачи данных // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2020. Выпуск 2. С. 147–152.
- [10] A.L. Makarevich, D.V. Garaga, S.M. Sokovnich, L.I. Matyna, V.V. Sorochan. «Investigation of the characteristics of regulated voltage generators for PLL systems and frequency synthesizers» // IEEE CONF Accepted for publication by IEEE
- [11] Эйдсон, Джон (10 октября 2005 г.). «Стандарт IEEE-1588 для протокола синхронизации точных часов для сетевых систем измерения и управления, учебное пособие». Национальный институт стандартов и технологий (NIST).
- [12] Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. // М.: Горячая линия-Телеком. – 2005. –373 с.

## Investigation of the Characteristics of the Components of Synchronization Devices for High-speed Data Transmission Systems

A.L. Makarevich<sup>1</sup>, D.V. Garaga<sup>1</sup>, J.V. Zaharova<sup>1</sup>, V.V. Karafizi<sup>1</sup>, V.V. Sorochan<sup>2</sup>

<sup>1</sup> Pridnestrovian State University named after T.G. Shevchenko, Tiraspol, Moldova  
mccar-bendery@mail.ru

<sup>2</sup> Kaluga State University named after K.E. Tsiolkovski, Kaluga, The Russian Federation  
vsorochan@mail.ru

**Abstract** — The use of OFDM and MIMO technologies in optical networks has made it possible to significantly increase the data transfer rates in transport networks using optical multiplexing methods. Moreover, further progress in increasing the throughput of single-mode fiber is associated with the improvement of digital stream switching methods based on WDM-SDM technologies. To implement such technologies, a new electronic component base will be required, implemented in the form of specialized microcircuits manufactured on CMOS transistors with submicron design standards. In our research, we have obtained operating circuit models of PLL-based synchronization systems, the components of which are built according to classical CMOS circuitry. These models made it possible to study the operation of PLL systems for their application in a frequency synthesizer designed to generate orthogonal frequencies necessary for the implementation of OFDM technology. The experiments carried out made it possible to estimate the time of frequency capture by our PLL device in various conditions of its operation. We used 65nm transistor models.

**Keywords** — phase locked loop (PLL), PLL components, voltage controlled oscillators (VCO), counter - frequency

divider (C-FD), low pass filters (LPF), SPICE PLL component models, timing systems.

### REFERENCES

- [1] Dan M. Marom, Miri Blau Switching Solutions for WDM-SDM Optical Networks // Article in IEEE Communications Magazine February 2015, P. 60–68.
- [2] Muneer Alshowkan, Philip G. Evans, Brian P. Williams, Nageswara S. V. Rao, Claire E. Marvinney, Yun-Yi Pai, Benjamin J. Lawrie, Nicholas A. Peters, and Joseph M. Lukens Advanced architectures for high-performance quantum networking // Journal of Optical Communications and Networking Vol. 14, Issue 6, P. 493–499 (2022)
- [3] Tekhnologiya OFDM. Uchebnoye posobiye dlya vuzov (OFDM technology. Textbook for universities)/ Bakulin M.G., Kreindel V.B., Shloma A.M. i dr. – Goryachaya liniya – Telekom, 2016. – 360 s.
- [4] Fokin V.G., Ibragimov R.Z. Opticheskiye sistemy s terabitnymi i petabitnymi skorostyami peredachi. Uchebnoye posobiye dlya vuzov. (Optical systems with terabit and petabit transmission rates. Textbook for universities) – M.: Goryachaya liniya – Telekom. 2017. – 180 s.

- [5] A. L. Makarevich, D. V. Garaga, S. M. Sokovnich, N. S. Kostyukevich, and S. A. Karapetyan. «Circuit Design of a Frequency Synthesizer Device for High-Speed Data Transmission Systems» // *Systems of Signals Generating and Processing in the Field of on Board Communications*, 2022, P. 1–4, doi: 10.1109 / IEEE CONF 53456. 2022. 9744274.
- [6] A.V. Chenakin, V.N.Kochemasov, A.V.Pestryakov. Sostoyaniye i perspektivy razvitiya sintezatorov chastot SVCH-diapazona (State and development prospects of microwave frequency synthesizers) / *Sistemy sinkhronizatsii, formirovaniya i obrabotki signalov* №4-2018, S. 132 – 139.
- [7] URL:MICROWIND. Available at: <http://http://microwind.net> (accessed 08/12/2022)
- [8] A.L. Makarevich, M.S. Tokar, A.N. Kinash, V.A. Chubarov. “Analysis of the performance of PLL components in digital synchronization systems for high-speed applications,” 2018 *Systems of synchronization, generation and processing of signals in telecommunications (SYNCHROINFO)*, July 2018, P. 267–269.
- [9] Makarevich A.L., Gontsov R.S., Kinash A.V., Krasavtsev N.I., Smelyanets J.V., Sokovnich S.M. Investigation of the characteristics of PLL components for synchronization devices in high-speed data networks // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 2. P. 147-152.* doi:10.31114/2078-7707-2020-2-147-152
- [10] A.L. Makarevich, D.V. Garaga, S.M. Sokovnich, L.I. Matyna, V.V. Sorochan. «Investigation of the characteristics of regulated voltage generators for PLL systems and frequency synthesizers» // *IEEE CONF* Accepted for publication by IEEE
- [11] Eydson, Dzhon (10 oktyabrya 2005 g.). «Standart IEEE-1588 dlya protokola sinkhronizatsii tochnykh chasov dlya setevykh sistem izmereniya i upravleniya, uchebnoye posobiye» (IEEE-1588 Standard for Accurate Clock Synchronization Protocol for Networked Measurement and Control Systems, Study Guide). Natsional'nyy institut standartov i tekhnologiy (NIST).
- [12] Enns V.I., Kobzev YU.M. *Proyektirovaniye analogovykh KMOP-mikroskhem. Kratkiy spravochnik razrabotchika.* (Design of analog CMOS microcircuits. Developer Quick Reference) // M.: Goryachaya liniya-Telekom. – 2005. –373 s.