

Метод оценки уровня кондуктивных помех DC-DC преобразователя на этапе проектирования

А.А. Беляев¹, Е.Ю. Щучкин²

¹АО НПЦ «ЭЛВИС», г. Москва, г. Зеленоград

²АО «ПКК Миландр», г. Москва, Зеленоград

shchuchkin-pkims@yandex.ru

Аннотация — К современным импульсным источникам вторичного электропитания предъявляют требования по обеспечению электромагнитной совместимости. Для удовлетворения требованиям стандартов разработчики применяют специальные схемотехнические решения и входные фильтры. Чтобы правильно спроектировать фильтр разработчику нужно знать профиль кондуктивных помех, создаваемых преобразователем. В данной работе предложен подход к определению профиля кондуктивных помех на основе упрощенной модели микрополосковой линии Хаммерстада-Дженсена. Описанный в работе метод позволяет эвристически оценить паразитные параметры межсоединений на основе длин проводников между компонентами и параметров технологического стека на этапе разработки схемы. Приведены результаты сравнения профиля электромагнитных помех полученного в результате классического моделирования схемы преобразователя, моделирования по предложенному методу и профиля, полученного в результате измерений характеристик собранного макета преобразователя в лаборатории ЭМС. Предложенный метод позволил обнаружить гармонические составляющие помех в мегагерцовом диапазоне частот.

Ключевые слова — ЭМС, кондуктивные помехи, DC-DC преобразователь, паразитные элементы межсоединений.

I. ВВЕДЕНИЕ

В современную автомобильную технику встроено большое количество электронных модулей. Это могут быть продвинутые системы помощи водителю (ADAS), системы контроля работы двигателя, системы мультимедиа и множество других. Электронные устройства одновременно обмениваются информацией по цифровым высокоскоростным интерфейсам и вызывают импульсное потребление тока. Все это создает электромагнитные помехи (ЭМП) как в виде излучаемых электромагнитных волн, так и в виде кондуктивных помех, т.е. пульсаций напряжения, передаваемых через общую сеть питания или паразитные связи [1]. ЭМП могут приводить к нарушениям работоспособности электронных систем, подвергая опасности жизни людей [2]. Таким образом в современной промышленности остро встает вопрос обеспечения электромагнитной совместимости (ЭМС).

Допустимые нормы создаваемых помех регламентируются как государственными стандартами такими как ГОСТ В 25803-91, MIL-STD-461G, так и международными промышленными стандартами, такими как CISPR22, CISPR25 [3-5]. При разработке электронного модуля должен пройти обязательную сертификацию на соответствие данным стандартам по создаваемым уровням ЭМП, чтобы в дальнейшем его могли устанавливать, например, в автомобильные системы [6]. Сертификация подразумевает проведение испытаний в лаборатории ЭМС. Сертифицируемый прибор подключается в соответствии со схемой подключения приведенной в стандарте и с помощью анализатора спектра выполняется измерение квазипикового или среднего уровня излучаемых помех. Так, например, при прохождении сертификации на соответствие стандарту ГОСТ 30805.22-2013, который является адаптацией международного стандарта CISPR 22:2006, измеренные значения уровня помех не должны превышать уровней, отмеченных на рис. 1, во всем диапазоне частот [7]. В случае неудовлетворительных результатов в модуль придется внести изменения и повторить испытания, что в конце цикла разработки влечет за собой значительные материальные затраты и увеличивает сроки выхода на рынок. Поэтому важно еще на этапе проектирования модуля оценить профиль создаваемых им помех исходя из требований стандартов и, при необходимости, спроектировать и добавить в устройство входной фильтр или внести изменения в схему.

В современной технике для обеспечения электропитанием вторичных цепей цифровых систем широко применяются DC-DC преобразователи, поскольку они обладают высоким КПД и надежностью. В то же время для внешней сети DC-DC преобразователи являются импульсной нагрузкой, и как следствие самым распространенным источником ЭМП. Для подавления кондуктивных помех, излучаемых во внешнюю сеть, необходимо правильно спроектировать входной фильтр модуля на основании его профиля ЭМП или применять специальные схемотехнические решения, например, метод расширения спектра [8].

Современные САПР предлагают два подхода к оценке профиля ЭМП.

Первый заключается в традиционном SPICE-моделировании схемы устройства во временной области с дальнейшим построением спектра помех [5]. Недостатком такого подхода является то, что на этапе разработки схемы нет информации о паразитных

составляющих печатной платы модуля. Поскольку через импульсные преобразователи могут протекать большие токи, то влияние топологии может оказаться существенным. Так в работах [9-10] показано влияние паразитных составляющих дискретных компонентов силового контура модуля на спектр ЭМП, однако в них не учитывается влияние проводников печатной платы.

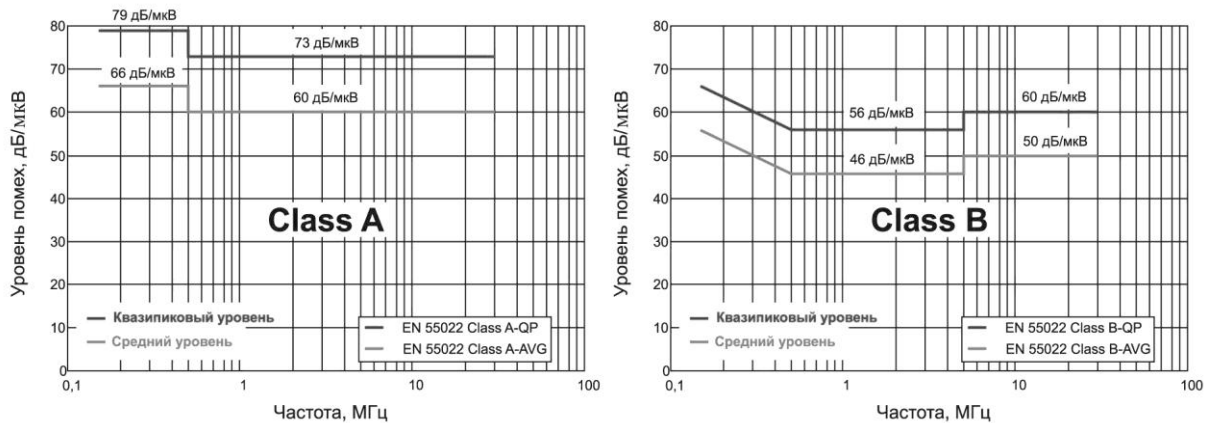


Рис. 1. Допустимый уровень кондуктивных помех для устройств классов А и Б согласно стандарту ГОСТ 30805.22-2013 (CISPR 22:2006)

Второй подход подразумевает полноценную разработку топологии модуля на основе схемы, экстракцию паразитных параметров из топологии с дальнейшим моделированием и построением спектра помех. Процесс экстракции паразитных элементов требует сложных вычислений и является затратным по времени [11]. При неудовлетворительных результатах моделирования потребуются внести изменения в схему устройства, что приведет к корректировкам топологии и повторному моделированию. Такой итеративный подход существенно увеличивает время разработки изделия.

В данной статье рассматривается новый подход к построению профиля кондуктивных помех DC-DC преобразователя на основе предварительной оценки паразитных параметров печатной платы на этапе разработки схемы. Он позволяет повысить достоверность результатов моделирования за счёт автоматизированной интеграции эвристически оцененных паразитных составляющих проводников платы в netlist-описание устройства при моделировании. Метод был апробирован на проекте понижающего buck-преобразователя. Полученные результаты сравниваются с профилями помех, полученными с применением программ LTspice XVII и в лаборатории ЭМС.

II. МАТЕРИАЛЫ И МЕТОДЫ ИССЛЕДОВАНИЯ

A. Место метода в маршруте проектирования

При традиционном маршруте проектирования DC-DC преобразователей, разработчик исходя из требования к изделию выбирает тип преобразователя. Затем на основе микросхемы ШИМ-регулятора для данного типа преобразователей разрабатывается электрическая схема и последовательно

рассчитываются номиналы всех компонентов модуля. При необходимости может быть проведено SPICE-моделирование схемы. Netlist-описание разработанной схемы служит входными данными для разработки топологии. По окончании разработки топологии с помощью специализированных пакетов САПР можно выполнить экстракцию паразитных параметров для детального SPICE-моделирования. Если результаты моделирования оказываются положительными, то можно начинать подготовку к производству модулей преобразователей. Однако, если результаты показывают потенциальные проблемы, то возникает потребность в корректировке топологии или схемы устройства с последующим повторным моделированием. Процедура корректировки является итерационной и может занимать много времени.

Если проектирование преобразователя выполняется в САПР на основе библиотек готовых решений [12], то можно ускорить разработку изделия и повысить достоверность результатов моделирования. Такие средства проектирования могут содержать данные о рекомендованном размещении компонентов на плате из документации на типовые микросхемы ШИМ-регуляторов. Зная приблизительное расстояние между компонентами можно выполнить оценку паразитных параметров межсоединений будущей печатной платы и с помощью пакета САПР сразу же добавить их в netlist-описание схемы DC-DC преобразователя для моделирования. Таким образом, при разработке схемы уже будет учитываться эмпирически оцененные паразитные параметры печатной платы. Если результаты моделирования не устраивают разработчика, то он может сразу внести необходимые корректировки в схему, а только потом приступить к разработке топологии. Таким образом достигается

сокращение количества циклов корректировки топологии изделия, что ускоряет процесс проектирования устройства.

В. Метод оценки паразитных параметров проводников на печатной плате

Одним из распространенных способов представления на электрической схеме паразитных составляющих проводников на плате является RLCG-модель линии. Для предварительной оценки RLCG параметров может применяться упрощенная модель микрополосковой линии Хаммерстада-Дженсена [13]. Отличительной особенностью модели является то, что она не требует детальной информации о расположении проводников из файла топологии печатной платы. Для получения значений паразитных параметров необходимы лишь вектор погонных параметров и матрица длин цепей.

Длины будущих проводников можно приблизительно оценить с помощью манхэттенского расстояния на основе библиотеки готовых топологических решений, рекомендуемых производителями микросхем ШИМ-регуляторов в предположении, что разработчик будет следовать данным рекомендациям при проектировании платы.

Модель микрополосковой линии Хаммерстада-Дженсена позволяет оценить волновое сопротивление микрополоска на основе технологического стека печатной платы [14]. Технологический стек задается разработчиком и, как правильно, может быть определен еще на этапе разработки схемы. Зная волновое сопротивление Z проводника можно найти его погонное сопротивление R_0 , погонную емкость C_0 , индуктивность L_0 и проводимость линии G_0 [15]:

$$R_0 = \frac{\rho}{W \cdot T},$$

$$C_0 = \frac{\varepsilon_{eff}}{c \cdot Z},$$

$$L_0 = C_0 \cdot Z^2,$$

$$G_0 = \tan \delta \cdot 2\pi \cdot f \cdot C_0,$$

где ρ – удельное сопротивление проводника,

W – ширина микрополосковой линии,

T – высота микрополосковой линии,

c – скорость света в вакууме,

f – частота передаваемого по проводнику сигнала,

ε_{eff} – эффективная диэлектрическая проницаемость,

$\tan \delta$ – тангенс угла диэлектрических потерь,

Z – импеданс микрополосковой линии.

С. Схема измерения уровня кондуктивных помех

Согласно стандартам по обеспечению ЭМС при измерении уровня кондуктивных помех импульсные преобразователи подключаются к внешней питающей сети через эквивалент сети LISN, как показано на рис. 2 [7]. При испытаниях необходимо изолировать испытываемую схему от сети электропитания. Для этого применяют эквивалент сети LISN, который стабилизирует импеданс сети и изолирует объект испытаний от помех. Схема LISN представляет собой фильтр и может отличаться в зависимости от частоты работы DC-DC преобразователя. Рекомендации по выбору схемы приведены в стандарте ГОСТ Р 51319-99.

Поскольку эквивалент сети, как и любой фильтр, вносит изменения в профиль спектра, при оценке уровня кондуктивных помех с помощью SPICE-моделирования необходимо добавить его эквивалентную схему между преобразователем и источником напряжения. Так как выбор схемы эквивалента сети связан только с частотой преобразования, то данная операция может быть автоматизирована. При испытаниях на ЭМС именно сигнал с эквивалента сети контролируется внешним анализатором спектра. Поэтому и при SPICE-моделировании нужно оценивать спектр сигнала с выхода LISN.

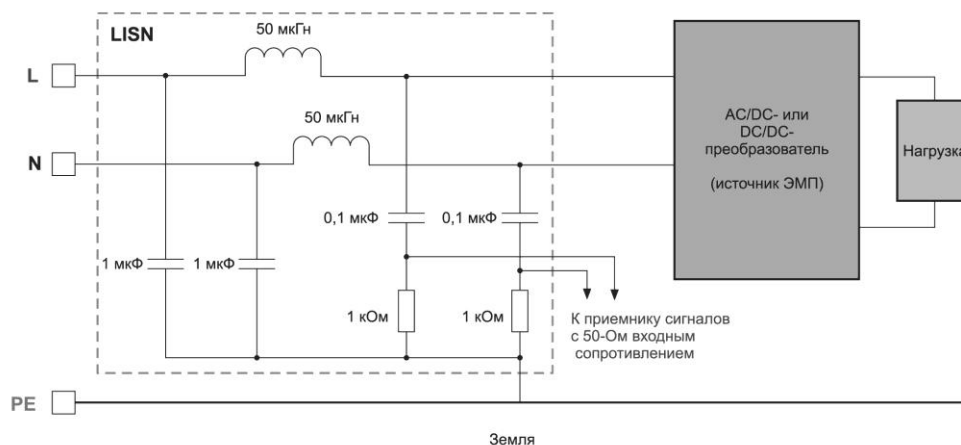


Рис. 2. Схема подключения импульсного преобразователя при испытаниях на ЭМС [7]

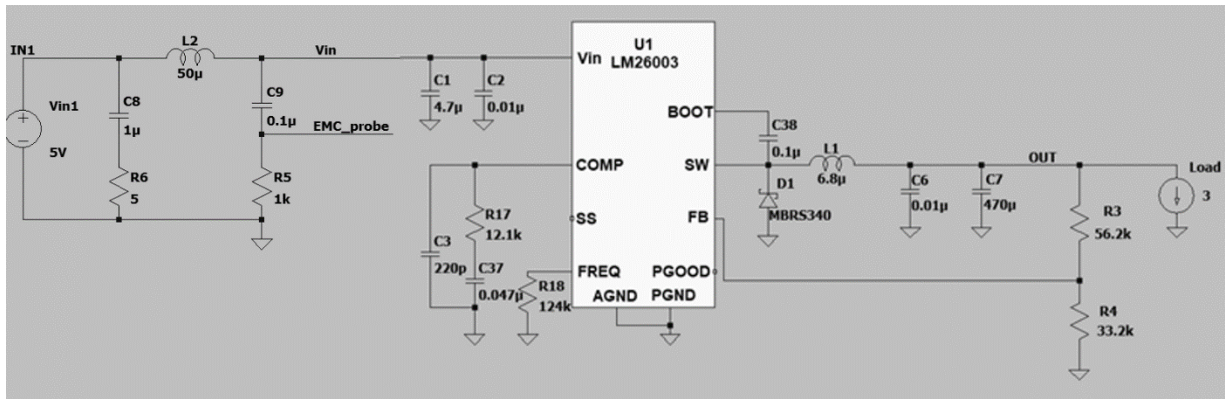


Рис. 3. Электрическая схема понижающего DC-DC преобразователя на основе микросхемы LM26003, подключенного через V-образный эквивалент сети по ГОСТ Р 51319-99

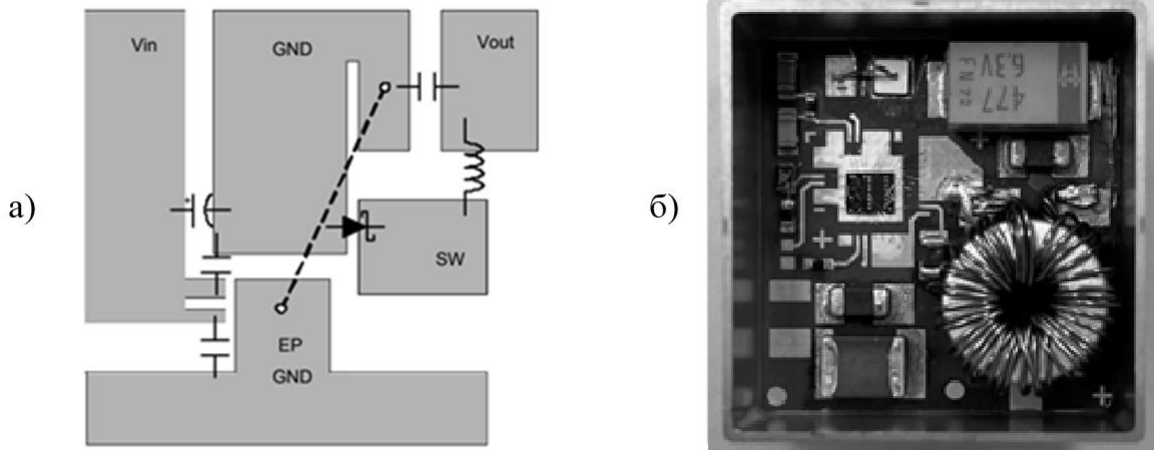


Рис. 4. Размещение дискретных компонентов понижающего преобразователя а) на шаблоне, рекомендуемом в документации на микросхемы LM26003 [16] б) на плате исследуемого макета

III. РЕЗУЛЬТАТЫ

Предложенный метод был апробирован при разработке модуля понижающего buck-преобразователя на основе микросхемы ШИМ-регулятора LM26003. Электрическая схема преобразователя приведена на рис. 3, а его характеристики в табл. 1. Модуль питания выполнен на керамическом основании АО630.

Таблица 1

Характеристики макета преобразователя	
Параметр	Значение
Входное напряжение V_{in} , В	5-12
Выходное напряжение V_{out} , В	3,3
Выходная мощность P_{out} , Вт	9,9
Частота переключения f_{sw} , кГц	300
Материал основания	Al2O3 (АО630)
Материал проводников	CuW
Количество слоев	4

На рис. 4а представлен рекомендуемый вариант размещения дискретных компонентов преобразователя от производителя микросхемы ШИМ-регулятора Texas Instruments [16]. Вариант с размещением компонентов по данному шаблону использовался для оценки длин межсоединений. Для оценки расстояния между компонентами на плате использовалась манхэттенская метрика. На рис. 4б представлена топология изготовленного макета преобразователя, которая разрабатывалась в соответствии с рекомендациями производителя ШИМ-контроллера. Технологический стек основания преобразователя выполнен по технологии Kyosera AO630 и состоит из 4 проводящих слоев из сплава CuW, разделенных диэлектриком Al2O3.

Разработанная схема была промоделирована во временной области в SPICE-симуляторе LTspice XVII. Схема подключения на рис. 3 соответствует стандартам измерения ЭМС. Измерения кондуктивных помех проводились на выводе V-образного эквивалента сети LISN, рассчитанного на полосу частот от 0,009 до 30 МГц по ГОСТ Р 51319-99. Для

определения профиля ЭМП контролируется сигнал на выходе LISN.

Для построения спектра ЭМП по результатам SPICE-моделирования во временной области использовался пакет MatLab. Над результатами временного анализа было выполнено быстрое преобразование Фурье с оконной функцией Блэкмана

для компенсации утечек спектра. На рис. 5 приведен спектр кондуктивных помех для исследуемой схемы понижающего DC-DC преобразователя, полученный в результате а) традиционного моделирования схемы в LTspice б) моделирования схемы с предварительной оценкой паразитных параметров по предложенной методике в) измерения макета преобразователя в лаборатории ЭМС.

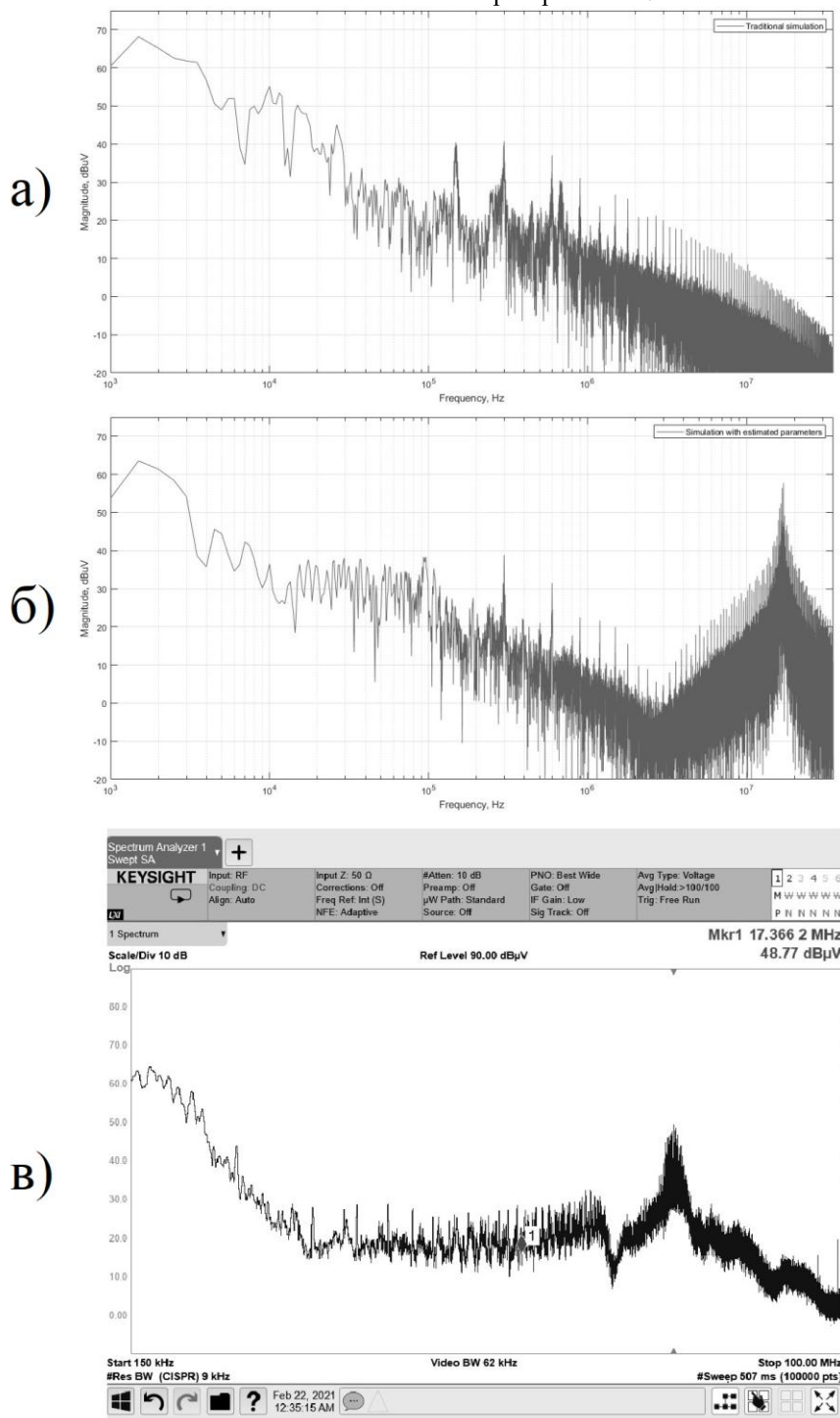


Рис. 5. Спектр кондуктивных помех для схемы понижающего DC-DC преобразователя, полученный в результате а) традиционного моделирования схемы б) моделирования схемы с предварительной оценкой паразитных параметров в) измерения макета в лаборатории ЭМС.

На всех графиках спектра видно повышенный уровень напряжения на частоте переключения преобразователя f_{sw} , а также на её нечетных гармониках, что свидетельствует о правильном построении спектра. Тем не менее ряд образованных субгармоник несколько отличается по частоте и величине. Данный факт можно объяснить влиянием паразитных составляющих печатной платы и разбросом значений дискретных компонентов, которые используются для конфигурации ШИМ-регулятора. Так различия во времени релаксации RC-цепи, которая задает частоту переключения, будут вызывать небольшое смещение частоты преобразования, которое будет особенно заметно на старших гармонических составляющих и субгармониках. Вызванные паразитными LC-контурами колебательные процессы будут приводить к расширению спектра, что в конечном итоге влияет на величину измеряемого сигнала. Также искажение величины помех отчасти вызвано оконной функцией Блэкмана, которая использовалась при построении спектра. Использование других оконных функций может позволить выделить другие субгармоники небольшой величины.

Наиболее значимые отличия в спектре измеряемых кондуктивных помех на рис. 5 видны в области частот 1-30 МГц. При моделировании схемы преобразователя с предварительной оценкой паразитных параметров, как и при измерениях макета, видно четкий пик на частоте 17 МГц. Данный факт можно объяснить резонансами на паразитных LC-контурах основания преобразователя, которые, однако, не учитываются в традиционном моделировании схемы. Поэтому на спектре рис. 6а величина кондуктивных помех монотонно убывает с увеличением частоты, что дает неверное представление о профиле ЭМП на высоких частотах.

IV. ЗАКЛЮЧЕНИЕ

В рамках исследования был предложен подход к определению профиля кондуктивных ЭМП DC-DC преобразователя на основе предварительной оценки паразитных параметров печатной платы на этапе разработки схемы. Упрощенная модель микрополосковой линии Хаммерстада-Дженсена позволяет оценить величины паразитных параметров межсоединений платы преобразователя на основе длин проводников между компонентами и параметров технологического стека. Метод был апробирован при разработке макета понижающего DC-DC преобразователя. Профиль ЭМП, полученный в результате моделирования схемы по предложенному методу, оказался близкими к результатам измерений характеристик макета в лаборатории ЭМС. По сравнению с традиционным моделированием включение в схему паразитных RLCG-цепей позволяет обнаружить гармонические составляющие в мегагерцовом диапазоне частот, допустимый уровень помех в котором регламентируется в стандартах по обеспечению ЭМС. Предложенные в данном исследовании изменения в маршруте проектирования

DC-DC преобразователей позволяют на этапе разработки схемы обнаружить потенциальные проблемы обеспечения ЭМС и сразу внести изменения в схему устройства, не прибегая к разработке топологии модуля. Таким образом, снижается вероятность необходимости корректировки схемы и топологии по результатам экстракции и сокращаются затраты на проведение дополнительных испытаний на ЭМС.

ЛИТЕРАТУРА

- [1] Ishibashi N. Black-Box DC-DC Integrated Circuit Modeling towards Design for EMC in Automotive Electronics / L. K. Manepalli, D. Nath, B. P. Nayak, S. Kadam and D. Gope // 2021 IEEE International Joint EMC/SI/PI and EMC Europe Symposium. 2021. P. 810-814. doi: 10.1109/EMC/SI/PI/EMCEurope52599.2021.9559210.
- [2] Youn H.L., Nasiri A. Analysis and modeling of conductive EMI noise of power electronics converters in electric and hybrid electric vehicles / H.L. Youn, A. Nasiri // 2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition. 2008. P. 1952-1957. doi: 10.1109/APEC.2008.4522995.
- [3] Kubik Z., Skala J. Industrial DC/DC converters in terms of EMC / Z. Kubik, J. Skala // 2011 7th International Conference-Workshop Compatibility and Power Electronics (CPE). 2011. P. 295-298. doi: 10.1109/CPE.2011.5942248.
- [4] Comin R., Ferreira S. B., Rhod E. L., A Simulation Methodology to Evaluate Electromagnetic Compatibility in Printed Circuit Boards. / R. Comin, S. B. Ferreira, E. L. Rhod // 2019 4th International Symposium on Instrumentation Systems, Circuits and Transducers (INSCIT). 2019. P. 1-6. doi: 10.1109/INSCIT.2019.8868525.
- [5] Silaghi A. M. EMC Simulation of Conducted Emissions Produced by a DC-DC converter / A. M. Silaghi, F. Berinde, C. Bleoju, A. De Sabata, // 2020 IEEE 26th International Symposium for Design and Technology in Electronic Packaging (SIITME). 2020. P. 440-443. doi: 10.1109/SIITME50350.2020.9292237.
- [6] Song C. Modeling of conducted EMI noise in an Automotive LED Driver Module with DC/DC Converters / C. Song, H. Kweon, U. Lee, J. Kim, S. Yang, J. Park // 2019 International Symposium on Electromagnetic Compatibility - EMC EUROPE. 2019. P. 1009-1013. doi: 10.1109/EMCEurope.2019.8872093.
- [7] Боков, Г. Электромагнитные помехи импульсных преобразователей / Г. Боков // «Электромагнитная совместимость в электронике». – 2019. – № 2. – С. 140-151.
- [8] Jing H., Weiying Z., Jinhong L. Study on improving EMC of APFC converter with chaotic spread-spectrum technique / H. Jing, Z. Weiying, L. Jinhong // 2017 IEEE 2nd Advanced Information Technology, Electronic and Automation Control Conference (IAEAC). 2017. P. 433-437, doi: 10.1109/IAEAC.2017.8054051.
- [9] Saito Y. A study on EMI noise source modeling with voltage source in synchronous DC-DC buck converter / Y. Saito, T. Ibuchi, T. Funaki, K. Kawai, T. Tsuda // 2020 IEEE 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). 2020. P. 470-475. doi: 10.1109/PEDG48541.2020.9244423.
- [10] Tahavorgar A., Quaicoe J. E. Modeling and prediction of conducted EMI noise in a 2-stage interleaved boost DC/DC converter / A. Tahavorgar, J. E. Quaicoe // 2014 16th

International Conference on Harmonics and Quality of Power (ICHQP). 2014. P. 117-121. doi: 10.1109/ICHQP.2014.6842814.

- [11] Безруков А.Е., Русаков А.С., Ткачев Д.Ф., Хапаев М.М. Методы экстракции паразитных элементов в интегральных схемах // Проблемы разработки перспективных микроэлектронных систем - 2005. Сборник научных трудов / под общ. ред. А.Л.Стемпковского. М.:ИППМ РАН, 2005. С. 45-50.
- [12] PI Expert Suite | Power Integrations, Inc. URL: <https://www.power.com/design-support/pi-expert/pi-expert-suite> (дата обращения: 10.08.2022).
- [13] Щучкин Е.Ю. Решение задачи размещения элементов на печатной плате на основе упрощённой модели микрополосковой линии // Проблемы разработки перспективных микро- и нанoeлектронных систем

(МЭС). 2021. Выпуск 3. С. 43-49. doi:10.31114/2078-7707-2021-3-43-49.

- [14] Использование метода конечных элементов для расчёта парциального распределения ёмкости микрополосковой линии / М. Г. Рубанович, Д. В. Вагин, В. А. Хрусталеv [и др.] // Доклады Томского государственного университета систем управления и радиоэлектроники. – 2014. – № 3(33). – С. 75-84.
- [15] Eudes Th., Ravelo Bl., Louis A., Transient Response Characterization of the High-Speed Interconnection RLCG-Model for the Signal Integrity Analysis / Th. Eudes, Bl. Ravelo, A. Louis // Progress In Electromagnetics Research. 2011. volume 112. doi:10.2528/PIER10111805.
- [16] Texas Instruments, LM26003-xx 3-A Switching Regulator With High Efficiency Sleep Mode datasheet (Rev. F), 2015. URL: <https://www.ti.com/lit/ds/symlink/lm26003.pdf> (дата обращения: 20.04.2022).

DC-DC Converter Conducted Emission Level Estimation at Design Stage

A.A. Belyaev¹, E.Yu. Shchuchkin²

¹Joint Stock Company Research and Development Center «ELVEES», Moscow, Zelenograd,

²JSC «ICC Milandr», Moscow, Zelenograd

shchuchkin-pkims@yandex.ru

Abstract — In modern systems electronic devices simultaneously send data via digital high-speed interfaces and cause impulse current consumption. This creates electromagnetic interference in the form of conducted emission through common power circuits or through parasitic connections and can disrupt the system performance. Modern DC-DC converters are required to have electromagnetic compatibility, because they are the most common sources of emission for external nets. To meet the standards requirements developers use special circuit solutions and input filters. To properly design an input filter the designer needs to know the conducted emission profile created by the DC-DC converter. At the schematic design stage traditional circuit simulation does not take into account parasitic components of a printed circuit board. If the layout parasitic parameters extraction results are not satisfactory, then a designer will have to make changes to the schematic or layout, which can take a long time. In this paper we proposed an approach to determining the profile of conducted emission based on a microstrip line simplified model of Hammerstad-Jensen. The method described in the paper allows to heuristically estimate the parasitic parameters of interconnections based on the conductors lengths between the PCB components and the technological stack parameters at the schematic design stage. Conductors length values can be obtained from the layout reference design library based on the PWM controllers datasheets. The study presents the conducted emission profile comparison as a result of the traditional SPICE simulation, simulation according to the proposed method and the profile obtained as a result of DC-DC converter characteristics measurements

in the EMC laboratory. The method proposed in the article made it possible to detect the harmonic components of conducted emission in the megahertz frequency range at the stage of schematic design. This reduces the probability of the circuit correction after layout extraction and helps to avoid additional EMC testing in laboratory.

Keywords — EMC, conducted EMI, DC-DC converter, interconnect parasitic elements.

REFERENCES

- [1] Ishibashi N. Black-Box DC-DC Integrated Circuit Modeling towards Design for EMC in Automotive Electronics / L. K. Manepalli, D. Nath, B. P. Nayak, S. Kadam and D. Gope // 2021 IEEE International Joint EMC/SI/PI and EMC Europe Symposium. 2021. P. 810-814. doi: 10.1109/EMC/SI/PI/EMCEurope52599.2021.9559210.
- [2] Youn H.L., Nasiri A. Analysis and modeling of conductive EMI noise of power electronics converters in electric and hybrid electric vehicles / H.L. Youn, A. Nasiri // 2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition. 2008. P. 1952-1957. doi: 10.1109/APEC.2008.4522995.
- [3] Kubik Z., Skala J. Industrial DC/DC converters in terms of EMC / Z. Kubik, J. Skala // 2011 7th International Conference-Workshop Compatibility and Power Electronics (CPE). 2011. P. 295-298. doi: 10.1109/CPE.2011.5942248.
- [4] Comin R., Ferreira S. B., Rhod E. L., A Simulation Methodology to Evaluate Electromagnetic Compatibility in Printed Circuit Boards. / R. Comin, S. B. Ferreira, E. L. Rhod // 2019 4th International Symposium on

- Instrumentation Systems, Circuits and Transducers (INSCIT). 2019. P. 1-6. doi: 10.1109/INSCIT.2019.8868525.
- [5] Silaghi A. M. EMC Simulation of Conducted Emissions Produced by a DC- DC converter / A. M. Silaghi, F. Berinde, C. Bleoju, A. De Sabata, // 2020 IEEE 26th International Symposium for Design and Technology in Electronic Packaging (SIITME). 2020. P. 440-443. doi: 10.1109/SIITME50350.2020.9292237.
- [6] Song C. Modeling of conducted EMI noise in an Automotive LED Driver Module with DC/DC Converters / C. Song, H. Kweon, U. Lee, J. Kim, S. Yang, J. Park // 2019 International Symposium on Electromagnetic Compatibility - EMC EUROPE. 2019. P. 1009-1013. doi: 10.1109/EMCEurope.2019.8872093.
- [7] Bokov, G. Elektromagnitnye pomekhi impul'snyh preobrazovatelej (Electromagnetic interference of pulse converters) / G. Bokov // «Elektromagnitnaya sovmestimost' v elektronike». – 2019. – № 2. – S. 140-151.
- [8] Jing H., Weiyang Z., Jinhong L. Study on improving EMC of APFC converter with chaotic spread-spectrum technique / H. Jing, Z. Weiyang, L. Jinhong // 2017 IEEE 2nd Advanced Information Technology, Electronic and Automation Control Conference (IAEAC). 2017. P. 433-437, doi: 10.1109/IAEAC.2017.8054051.
- [9] Saito Y. A study on EMI noise source modeling with voltage source in synchronous DC-DC buck converter / Y. Saito, T. Ibuchi, T. Funaki, K. Kawai, T. Tsuda // 2020 IEEE 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). 2020. P. 470-475. doi: 10.1109/PEDG48541.2020.9244423.
- [10] Tahavorgar A., Quaiocoe J. E. Modeling and prediction of conducted EMI noise in a 2-stage interleaved boost DC/DC converter / A. Tahavorgar, J. E. Quaiocoe // 2014 16th International Conference on Harmonics and Quality of Power (ICHQP). 2014. P. 117-121. doi: 10.1109/ICHQP.2014.6842814.
- [11] Bezrukov A.E., Rusakov A.S., Tkachev D.F., Khapaev M.M. Methods of the parasitic extraction of interconnect in the integral circuits // Problems of Perspective Microelectronic Systems Development - 2005. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2005. P. 45-50.
- [12] PI Expert Suite | Power Integrations, Inc. URL: <https://www.power.com/design-support/pi-expert/pi-expert-suite> (access date: 10.08.2022)
- [13] Shchuchkin E.Yu. The Problem of Element Placement on a Printed Circuit Board: the Solution Based on a Simplified Model of a Microstrip Line // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2021. Issue 3. P. 43-49. doi:10.31114/2078-7707-2021-3-43-49
- [14] Ispol'zovanie metoda konechnykh elementov dlya raschyota parcial'nogo raspredeleniya yomkosti mikropoloskovoj linii (Application of finite element method to calculate the partial distribution of the capacitance of a microstrip line) / M. G. Rubanovich, D. V. Vagin, V. A. Hrustalev [i dr.] // Doklady Tomskogo gosudarstvennogo universiteta sistem upravleniya i radioelektroniki. – 2014. – № 3(33). – pp. 75-84.
- [15] Eudes Th., Ravelo Bl., Louis A., Transient Response Characterization of the High-Speed Interconnection RLCG-Model for the Signal Integrity Analysis / Th. Eudes, Bl. Ravelo, A. Louis // Progress In Electromagnetics Research. 2011. volume 112. doi:10.2528/PIER10111805.
- [16] Texas Instruments, LM26003-xx 3-A Switching Regulator With High Efficiency Sleep Mode datasheet (Rev. F), 2015. URL: <https://www.ti.com/lit/ds/symlink/lm26003.pdf> (access date: 20.04.2022).