

Интегрированный регулятор напряжения для самопитаемых систем

П.С. Волобуев^{1,2}, А.В. Коршунов¹, М.В. Порядина²

¹Национальный исследовательский университет «МИЭТ», synopsis@bk.ru

²НПК «Технологический центр»

Аннотация — При проектировании энергоэффективных интегральных микросхем на основе современных технологий необходимо использование регуляторов напряжений. Рабочие напряжения, получаемые от доступных альтернативных источников, передаются подсистеме преобразования питания, которая стабилизирует напряжение для нужд потребителей: цифровой логики или СФ-блоков. Данная статья посвящена особенностям использования линейных регуляторов напряжения (LDO). Приведены анализ и результаты разработанного интегрального LDO для самопитаемых систем.

Ключевые слова — сложно-функциональный блок (СФ-блок), линейный регулятор напряжения, самопитаемая интегральная микросхема.

I. ВВЕДЕНИЕ

В последние годы происходит интенсивное развитие направления переносимых портативных устройств. Гибкость и удобство в использовании такими устройствами обеспечивается самопитаемыми технологиями, на основе которых устройство может поддерживать свое функционирование без получения внешнего батарейного питания. В основе самопитаемой системы лежит сбор и эффективное преобразование энергии от альтернативных источников. Схемам управления питанием в таких системах уделяется повышенное внимание [1][2]. Линейные регуляторы напряжения — важная часть схем управления питанием. Несмотря на наличие статей по данной тематике, разработка регуляторов напряжения для самопитаемых систем требует понимания особенностей функционирования регуляторов, что и предложено к рассмотрению в статье.

На рис. 1 показан пример структуры, обеспечивающей работу регуляторов напряжений в системе с альтернативными источниками. Напряжение от механического электромагнитного генератора проходит через опциональный регулятор, повышаясь на схемах умножителя напряжения, и далее поступает на внутрикристалльный регулятор напряжения.

Вместо традиционных схем в самопитаемых устройствах используются регуляторы со сниженным падением напряжения между входом и выходом, по зарубежной терминологии «low dropout regulators» или LDO [3][4]. С целью повышения КПД, схемы LDO

должны иметь собственное низкое энергопотребление. При необходимости LDO может следить за перегрузками по току и работать с другими видами защиты.

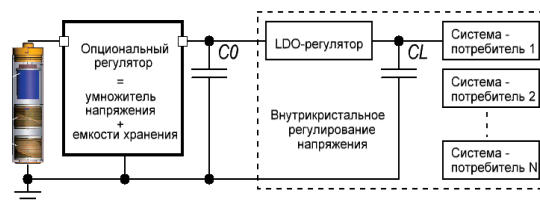


Рис. 1. Пример схемы самопитаемой системы с линейным регулятором напряжения (LDO)

При включении блока увеличение напряжения должно происходить плавно, без каких-либо скачков из-за наличия емкости. Подобное поведение во времени защищает нагрузку, а напряжение пересекает точку порога сброса только один раз (рис. 2). В системе запуска с ограничением напряжения выходной ток зависит от нагрузки и не контролируется напрямую, однако в условиях низкопотребляющей нагрузки эта особенность не критична.

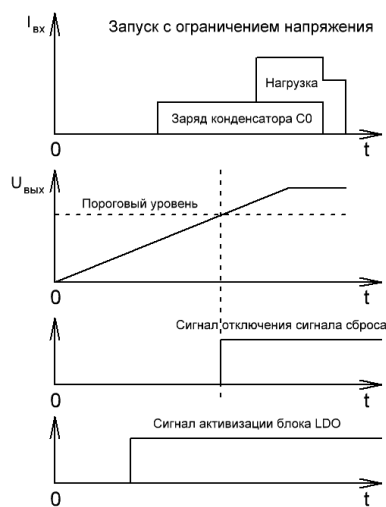


Рис. 2. Процедура плавного запуска LDO

Разработчик может учитывать то факт, что ток покоя блока приблизительно пропорционален выходному рабочему току нагрузки, по этой причине минимизация энергопотребления интегрального регулятора LDO на больших токах затруднительна [5].

Рассматривают LDO на основе n-МОП транзистора и на основе р-МОП транзистора. Первый вариант LDO обладает быстрым временным откликом, занимает меньше площади топологии при схожих характеристиках по максимальному току, отдаваемому в нагрузку. Недостатком n-МОП LDO является повышенное падение напряжения в рабочем режиме, что не способствует применению таких блоков в низковольтных схемах без добавления каких-либо дополнительных схемотехнических решений.

На практике вариант на р-МОП зачастую более предпочтителен, однако требует дополнительных усилий по обеспечению гарантий стабильного функционирования. Рассмотрение схемотехники р-МОП LDO регулятора приводится далее в главе II.

II. СХЕМОТЕХНИКА ИНТЕГРАЛЬНОГО LDO

Структура типового LDO регулятора состоит из усилителя ошибки на основе операционного усилителя (ОУ), мощного транзистора, цепи обратной связи на резисторах, а также источника опорного напряжения. На отрицательный вход усилителя ошибки должно подаваться напряжение $U_{опор}$, формируемое отдельным источником опорного напряжения. Падение напряжения на транзисторе определяет минимальный уровень входного напряжения, необходимый для обеспечения уровня выходного напряжения, причем минимум падения достигается при использовании широкого р-МОП транзистора (формирует один из полюсов частотного отклика) и положительной обратной связи (рис. 3а).

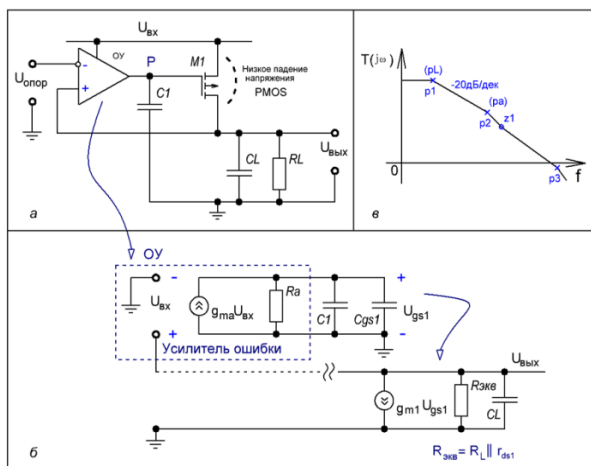


Рис. 3. Схема интегрированного блока LDO

Эквивалентная схема LDO регулятора и его АЧХ показаны на рис. 3б и 3в. Транзистор M1 используется в режиме «общий затвор», присутствует значительное петлевое усиление. По этой причине

снижены возможности по подавлению шумов по цепи питания в промежуточной рабочей частотной области, где требуется дополнительное внимание.

Схема LDO с возможностью управления уровнем выходного напряжения показана на рис. 4. Добавлены два резистора R1 и R2, включенные в цепь ОС.

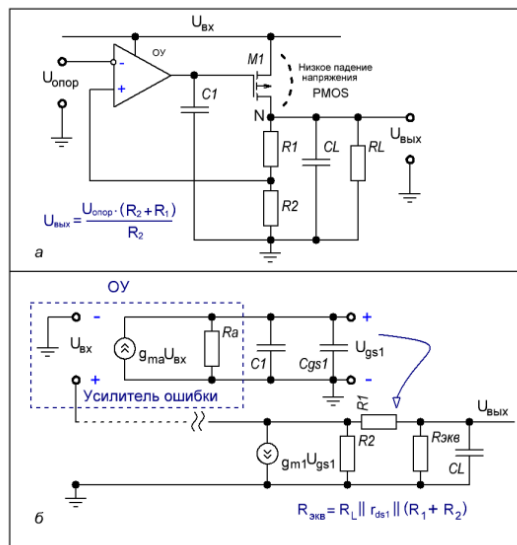


Рис. 4. Схема интегрированного блока LDO

Питание от альтернативных источников часто подразумевает периодический характер работы устройства по мере накопления энергии, при этом особенности режимов системы с LDO в интегральном исполнении и отдельные блоки обязательно должны быть проанализированы.

III. РЕЖИМЫ РАБОТЫ LDO И СТАБИЛИЗАЦИЯ

Можно выделить несколько важных режимов работы линейного регулятора (рис. 5):

- а) режим отключения,
- б) режим с падением напряжения,
- в) рабочий режим работы (пологая область).

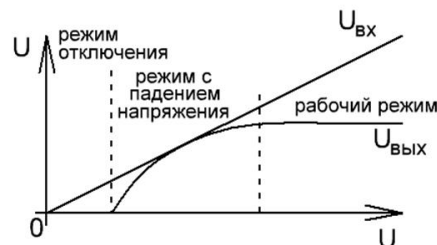


Рис. 5. График перехода между режимами работы LDO

В рабочем режиме происходит непрерывное регулирование выходного напряжения, петля ОС работает с положительным коэффициентом усиления.

Для самопитаемых систем важным фактором является низкая потребляемая мощность составных блоков LDO в рабочем режиме, быстрый системный временной отклик, хороший коэффициент подавления помех по питанию.

Из-за того, что выходной узел N (рис. 4) обладает высоким выходным импедансом, ухудшается переходная характеристика, затрудняется поддержание стабильного состояния регулятора при изменении нагрузочных параметров, вынуждая анализировать формируемые неосновные полюса частотного отклика.

При разработке LDO используют эффективные методы компенсации:

а) Стандартная компенсация добавлением основного (доминирующего) полюса. Данный вид компенсации основан на подключении к выходу блока большой емкости C_L , которая формирует низкочастотный полюс p_L . При этом эквивалентное сопротивление $R_{экв}$, появляющееся при внешнем подключении C_L , добавляет компенсирующий ноль z_1 на диаграмме Боде [6]. Требуется учесть, что номинал этого сопротивления подвержен влиянию температуры и других параметров. Полюс p_3 формируется при добавлении в схему LDO дополнительного разделительного каскада (например, повторителя).

При данном виде компенсации часто требуется отдельная внешняя ножка на корпусе микросхемы.

б) Компенсация на эффекте Миллера. Требует наличия большого интегрального конденсатора, номиналом от сотен пФ до единиц нФ [7].

Во многих работах предлагается использование дополнительного буфера между ОУ и управляющим транзистором [8], причем в основном это схема истокового повторителя. Данный подход улучшает временные параметры, развязывает высокое выходное сопротивление выхода ОУ и высокую эквивалентную емкость входа транзистора, улучшая фазовый запас системы. К сожалению, на низких напряжениях питания из-за внесения ограничений в размах уровня напряжения затвор-исток транзистора использование буферизации напряжения не является хорошим решением.

Нахождение передаточной функции открытой петли ОС для LDO трудоемкая задача. Если пренебречь емкостью затвор-сток транзистора M1 и не использовать промежуточный каскад между усилителем ошибки и транзистором M1, то для упрощенного анализа справедливо выражение, выделяющее только два основных частотных полюса:

$$G(s) = \frac{g_{ma} R_a \cdot g_{ml} r_{ds1}}{\left(1 + \frac{s}{\omega_{pa}}\right) \cdot \left(1 + \frac{s}{\omega_{pL}}\right)}, \text{ где}$$

$$\omega_{pa} = \frac{1}{R_a \cdot (C_{gs1} + C_1)}$$

$$\omega_{pL} = \frac{1}{(R_L \parallel r_{ds1}) \cdot C_L}$$

Коэффициент усиления регулятора на основе р-МОП транзистора при условии, что $r_{ds1} \ll R_L$:

$$A_U = (g_{ma} R_a) \cdot (g_{ml} r_{ds1}) = (g_{ma} R_a) \cdot \left(g_{ml} \cdot \frac{1}{\lambda \cdot I_{вых}}\right)$$

Для дифференциальной передаточной проводимости справедливо выражение:

$$g_{ml} = \sqrt{2 \cdot \mu_n C'_{ox} \frac{W}{L} \cdot I_{вых}}$$

Считая, что параметры g_{ma} и R_a не зависят от нагрузочного тока, подставив формулу проводимости в формулу для коэффициента усиления с разомкнутой цепью ОС, получим базовую формулу:

$$A_U = (g_{ma} R_a) \cdot \left(g_{ml} \cdot \frac{1}{\lambda \cdot I_{вых}}\right) = \frac{g_{ma} R_a \cdot \sqrt{2 \cdot \mu_n C'_{ox} \frac{W}{L} \cdot I_{вых}}}{\lambda \cdot I_{вых}} = \frac{g_{ma} R_a \cdot \sqrt{2 \cdot \mu_n C'_{ox} \frac{W}{L}}}{\lambda \cdot \sqrt{I_{вых}}}$$

Формула показывает обратно пропорциональную зависимость коэффициента усиления A_U от корня из тока, потребляемого подключенной нагрузкой.

$$f_{pL} = \frac{\omega_{pL}}{2\pi} = \frac{1}{2\pi \cdot (R_L \parallel r_{ds1}) \cdot C_L}$$

Так как $R_L = \frac{U_{вых}}{I_{вых}}$, то

$$f_{pL} = \frac{1}{2\pi \cdot (R_L \parallel r_{ds1}) \cdot C_L} \approx \frac{I_{вых}}{2\pi \cdot U_{вых} \cdot C_L}$$

При увеличении тока нагрузки частота полюса ω_{pL} (связана с емкостью C_L) будет возрастать, что приведет к снижению коэффициента усиления регулятора, т.е. параметры петли ОС регулятора динамически изменяются при работе LDO. Рост

ширины полосы пропускания с ростом тока нагрузки помогает улучшить временной отклик системы (основной полюс сдвигается вправо), однако цена такого увеличения — ухудшение стабильности. Отметим, что у LDO на основе р-МОП транзистора полюса имеют больше гарантий оставаться в рабочем режиме в пределах полосы пропускания (рис. 6).

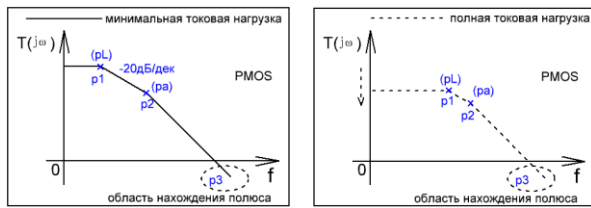


Рис. 6. АЧХ LDO регулятора при изменении действующей нагрузки на выходе

IV. УСИЛИТЕЛЬ ОШИБКИ

Особенностью реализации ОУ для LDO является работа с высокими нагрузочными емкостями. Регулятор должен обладать хорошим коэффициентом усиления и быстрым временем отклика, а это подразумевает использование небольших значений компенсирующих емкостей усилителя ошибки.

В отличие от LDO на основе n-МОП мощного транзистора, где требуется достаточно большой коэффициент усиления, для конфигурации на р-МОП транзисторе требования к данному параметру снижены. Причина в том, что общий коэффициент усиления вынужденно повышается благодаря работе мощного транзистора в режиме дополнительного усилителя. В литературе описаны различные варианты двухкаскадных ОУ [9]. Проведенный анализ показал, что вариант двухкаскадного ОУ с усилителем класса АВ и нагрузкой в виде низковольтного каскодного токового зеркала (рис. 7) будет подходящим решением в силу простоты настройки и компенсации схемы и итоговых параметров.

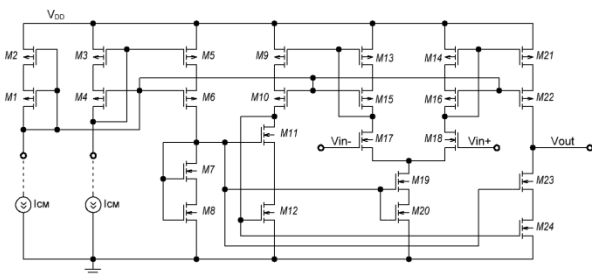


Рис. 7. Схема усилителя на транзисторном уровне

Источники тока смещения выполнены на основе низковольтной схемы, что позволяет усилителю использовать пониженное напряжение питания, расширяя рабочие возможности LDO.

За счет предложенной схемы токовой нагрузки на основе р-МОП транзисторов для ОУ (рис. 7) удалось

добиться хорошего значения коэффициента усиления по напряжению более 50дБ (рис. 8) и низкочастотного коэффициента подавления шумов по цепи питания более 70дБ (рис. 9).

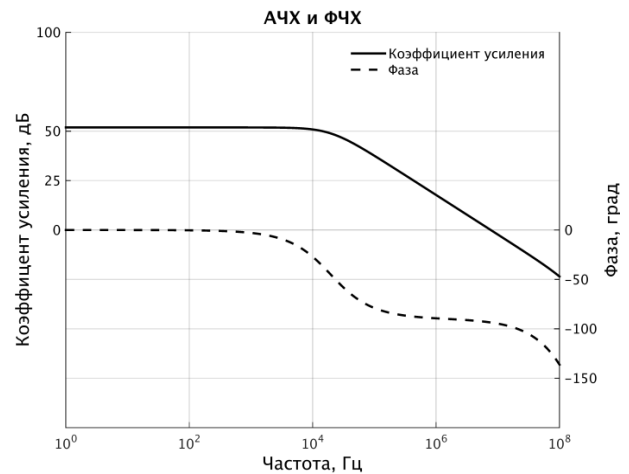


Рис. 8. Диаграмма Боде усилителя ошибки

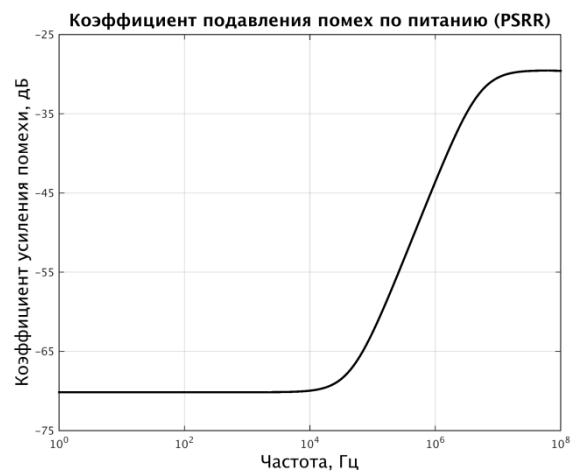


Рис. 9. Частотный анализ стабильности ОУ

Для расширенного контроля над значением коэффициента усиления разработчиком могут быть использованы подстраиваемые сопротивления, построенные на основе транзисторных ключей.

V. ХАРАКТЕРИСТИКИ РАЗРАБОТАННОГО БЛОКА LDO

В процессе разработки крайне важно провести анализ статических и динамических характеристик, расчет и проверку работы обратной связи, а также согласовать выбор порядка компенсации петли ОС. В противном случае регулятор может становиться нестабильным, иметь осцилляции сигнала на выходе при активных возмущающих воздействиях. В рамках научной работы был спроектирован и исследован стабильный вариант блока LDO (рис. 14) на основе предложенной схемы ОУ со стандартной компенсацией, подходящий для работы в самопитаемых системах.

Результаты проведенного анализа стабильности петли регулятора при изменении рабочего выходного тока показаны на рис. 10. При отсутствии нагрузки на выходе блока минимальный запас по фазе составляет 90 градусов, что подтверждает работу LDO в формате однополюсной системы. При токе нагрузки в 5мА запас по фазе составляет 45 градусов и не выходит за границы этого значения вплоть до максимальной нагрузки в 10мА.

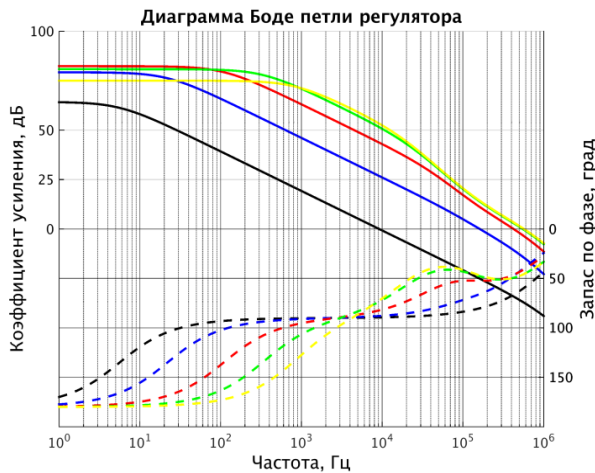


Рис. 10. Результаты анализа стабильности регулятора

Параметр нестабильности выходного напряжения по входному напряжению (рис. 11) показывает возможности линейного регулятора выдерживать статические изменения питающего напряжения. Он определяется отношением изменения выходного напряжения к изменению напряжения питания.

$$\frac{\Delta U_{\text{ВХ}}}{\Delta U_{\text{ВЫХ}}} \approx \frac{g_{\text{мл}} R_{\text{экв}}}{g_{\text{мл}} R_{\text{экв}} A_U \frac{R_2}{R_1 + R_2}} \approx \frac{1}{A_U \frac{R_2}{R_1 + R_2}}$$

Параметр нестабильности выходного напряжения по нагрузке зависит от выходного сопротивления $R_{\text{ВЫХ}}$. Чем выше коэффициент A_U , тем меньше $R_{\text{ВЫХ}}$ при закрытой петле ОС блока, а значит лучше параметр нестабильности (рис. 12). Если $I_{\text{ВЫХ}}$ — выходной ток через R_L , при этом $R_L \ll R_1 + R_2$, то справедливо отношение:

$$\frac{\Delta U_{\text{ВЫХ}}}{\Delta I_{\text{ВЫХ}}} \approx \frac{1}{A_U \cdot g_{\text{мл}} \frac{R_2}{R_1 + R_2}}$$

Проведенный частотный анализ на рис. 13 подтверждает стойкость регулятора к помехам по питанию в широком диапазоне частот помехи.

Полученные характеристики регулятора обобщены в табл. 1. По сравнению с некоторыми близкими аналогами, опубликованными в научной литературе, и

работающими на пониженных значениях питающих напряжений, для работы блока требуется стандартное напряжение питания от 2В до 2,5В, которое на практике может быть достигнуто наличием повышающего регулятора-преобразователя.

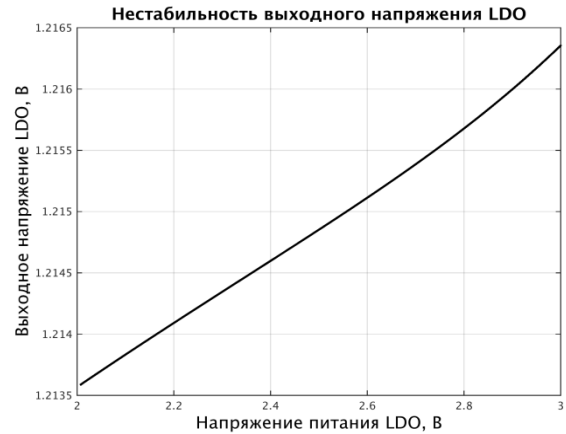


Рис. 11. Результаты анализа нестабильности выходного напряжения

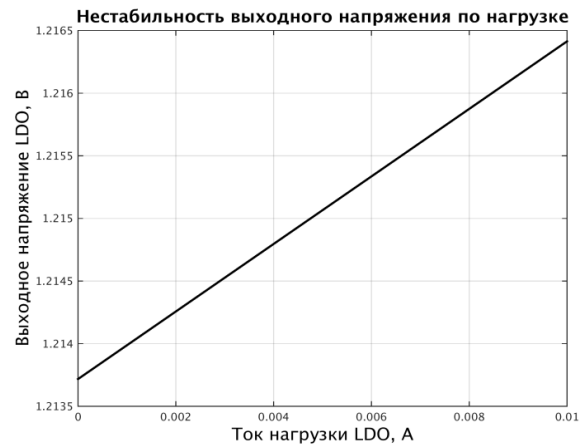


Рис. 12. Результаты анализа нестабильности выходного напряжения по нагрузке

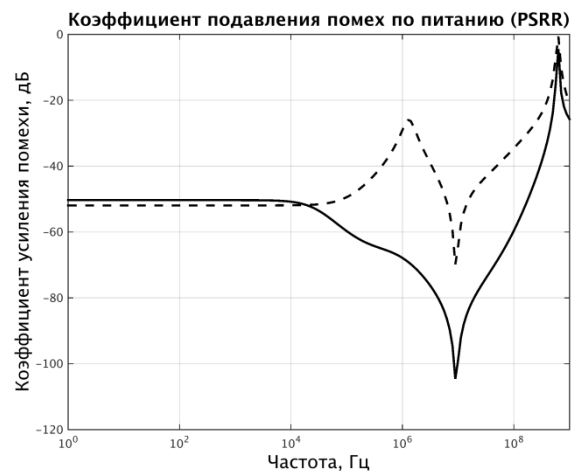


Рис. 13. Частотный анализ стабильности блока LDO при наличии шума по питанию

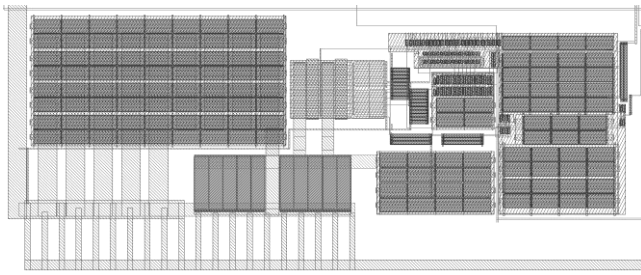


Рис. 14. Топология разработанного блока LDO для самопитаемых систем

Таблица 1

Сравнение регулятора напряжения для самопитаемых систем с представленными в литературе

Параметры LDO регулятора	Текущий вариант	[10]	[11]
Технология, нм	65	65	65
$U_{вх}$, В	2,5	1,2	1,2
$U_{вых}$, В	1,2	1	0,98
Нагрузка, мА	10	25	20
Падение напряжения, В	>0,2	0,2	0,22
Ток покоя, мкА	110 *без схемы ИОН	<300	385
Нестабильность выходного напряжения, мВ/мВ	0,0028	0,0038	0,08
Нестабильность по нагрузке, мВ/мА	0,27	0,042	2,3
PSRR, дБ	67,86	52	76,80
	@1МГц 98,88 @10МГц	@1МГц 36 @10МГц	@1МГц 58,3 @10МГц
Площадь, мм ²	0,025 *без схемы ИОН	0,087	0,092

VI. ЗАКЛЮЧЕНИЕ

В процессе выполнения работы удалось спроектировать LDO регулятор с низким током покоя для систем на основе альтернативных источников энергии. Практическая реализация регуляторов при большом количестве особенностей требует наличия у разработчиков высокой квалификации и опыта. Авторы надеются, что результаты, опубликованные в данной работе, позволят расширить представления по современной и крайне важной теме внутрикристалльного регулирования напряжения питания.

ПОДДЕРЖКА

Работа выполнена в рамках госзадания МИЭТ (тема FSMR-2020-0017 / АААА-А20-120071490038-5).

При выполнении работы использовалось оборудование Центра коллективного пользования научным и испытательным оборудованием «Функциональный контроль и диагностика микро- и наносистемной техники» на базе НПК «Технологический центр».

ЛИТЕРАТУРА

- [1] Hinov N. L., Stanev R. H., Vacheva G. I. A power electronic smart load controller for nanogrids and autonomous power systems //2016 XXV International Scientific Conference Electronics. – IEEE, 2016. – С. 1-4.
- [2] Volobuev P. S., Poryadina M. V., Korshunov A. V. CMOS Oscillators for Systems with Autonomous Power //2020 International Conference on Actual Problems of Electron Devices Engineering (APEDE). – IEEE, 2020. – С. 284-289.
- [3] Zeng Z. et al. Tradeoff analysis and optimization of power delivery networks with on-chip voltage regulation //Proceedings of the 47th Design Automation Conference. – 2010. – С. 831-836.
- [4] Huang C. H., Liao W. C. A high-performance LDO regulator enabling low-power SoC with voltage scaling approaches //IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2020. – Т. 28. – №. 5. – С. 1141-1149.
- [5] Li H., Zhan C., Zhang N. A fully on-chip digitally assisted LDO regulator with improved regulation and transient responses //IEEE Transactions on Circuits and Systems I: Regular Papers. – 2018. – Т. 65. – №. 11. – С. 4027-4034.
- [6] Rincon-Mora G. A., Allen P. E. A low-voltage, low quiescent current, low drop-out regulator //IEEE journal of Solid-State circuits. – 1998. – Т. 33. – №. 1. – С. 36-44.
- [7] Milliken R. J., Silva-Martinez J., Sánchez-Sinencio E. Full on-chip CMOS low-dropout voltage regulator //IEEE Transactions on Circuits and Systems I: Regular Papers. – 2007. – Т. 54. – №. 9. – С. 1879-1890.
- [8] Li Q., Wang K., Zhao J. A Capacitor-less LDO with Fast transient response using Push-Pull Buffer //2019 IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC). – IEEE, 2019. – С. 1-3.
- [9] Tang J., Lee J., Roh J. Low-power fast-transient capacitorless LDO regulator with high slew-rate class-AB amplifier //IEEE transactions on circuits and systems II: express briefs. – 2018. – Т. 66. – №. 3. – С. 462-466.
- [10] Lim Y. et al. An external capacitorless low-dropout regulator with high PSR at all frequencies from 10 kHz to 1 GHz using an adaptive supply-ripple cancellation technique //IEEE Journal of Solid-State Circuits. – 2018. – Т. 53. – №. 9. – С. 2675-2685.
- [11] Choe Y. J., Nam H., Park J. D. A Low-Dropout Regulator with PSRR Enhancement through Feed-Forward Ripple Cancellation Technique in 65 nm CMOS Process //Electronics. – 2020. – Т. 9. – №. 1. – С. 146.

An Integrated LDO Regulator for Self-powered Systems

P. S. Volobuev^{1,2}, A.V. Korshunov¹, M.V. Poryadina²

¹ National Research University of Electronic Technology “MIET”, Moscow, synopsis@bk.ru

² SMC “Technological Centre”

Abstract — In the contemporary energy-efficient integrated systems the demand for on-chip power management units like regulators has significantly increased. The voltages provided by alternative power sources are transmitted towards the power conversion subsystem. The main purpose for such subsystems is to stabilize the voltage level to meet the demands of the energy customers: digital logic blocks or IP-blocks. The reason for LDO regulator is to reject the power supply ripples from power management circuit. In this paper, the features of LDO operation and design formulas are observed with regard to regulator unit as a part of the self-powered design. During the LDO design process it is strongly recommended to perform analysis of static and dynamic characteristics, to verify the feedback loop parameters and agree on the way of compensation type.

As a part of the research activity we proposed the LDO with as much as 100uA quiescent current consumption and obtained the static characteristics. The low-voltage circuit solutions were used and good PSRR values at relatively high frequencies was achieved for entire design.

Keywords — intellectual property block (IP-block), linear voltage regulator, self-powered integrated circuit.

REFERENCES

- [1] Hinov, N. L., Stanev, R. H., & Vacheva, G. I. (2016, September). A power electronic smart load controller for nanogrids and autonomous power systems. In 2016 XXV International Scientific Conference Electronics (ET) (pp. 1-4). IEEE.
- [2] Volobuev, P. S., Poryadina, M. V., & Korshunov, A. V. (2020, September). CMOS Oscillators for Systems with Autonomous Power. In 2020 International Conference on Actual Problems of Electron Devices Engineering (APEDE) (pp. 284-289). IEEE.
- [3] Zeng, Z., Ye, X., Feng, Z., & Li, P. (2010, June). Tradeoff analysis and optimization of power delivery networks with on-chip voltage regulation. In Proceedings of the 47th Design Automation Conference (pp. 831-836).
- [4] Huang, C. H., & Liao, W. C. (2020). A high-performance LDO regulator enabling low-power SoC with voltage scaling approaches. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 28(5), 1141-1149.
- [5] Li, H., Zhan, C., & Zhang, N. (2018). A fully on-chip digitally assisted LDO regulator with improved regulation and transient responses. IEEE Transactions on Circuits and Systems I: Regular Papers, 65(11), 4027-4034.
- [6] Hazucha, P., Karnik, T., Bloechel, B. A., Parsons, C., Finan, D., & Borkar, S. (2005). Area-efficient linear regulator with ultra-fast load regulation. IEEE Journal of solid-state circuits, 40(4), 933-940.
- [7] Milliken, R. J., Silva-Martínez, J., & Sánchez-Sinencio, E. (2007). Full on-chip CMOS low-dropout voltage regulator. IEEE Transactions on Circuits and Systems I: Regular Papers, 54(9), 1879-1890.
- [8] Li, Q., Wang, K., & Zhao, J. J. (2019, June). A Capacitorless LDO with Fast transient response using Push-Pull Buffer. In 2019 IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC) (pp. 1-3). IEEE.
- [9] Tang, J., Lee, J., & Roh, J. (2018). Low-power fast-transient capacitorless LDO regulator with high slew-rate class-AB amplifier. IEEE transactions on circuits and systems II: express briefs, 66(3), 462-466.
- [10] Lim, Y., Lee, J., Park, S., Jo, Y., & Choi, J. (2018). An external capacitorless low-dropout regulator with high PSR at all frequencies from 10 kHz to 1 GHz using an adaptive supply-ripple cancellation technique. IEEE Journal of Solid-State Circuits, 53(9), 2675-2685.
- [11] Choe, Y. J., Nam, H., & Park, J. D. (2020). A Low-Dropout Regulator with PSRR Enhancement through Feed-Forward Ripple Cancellation Technique in 65 nm CMOS Process. Electronics, 9(1), 146.